

氏名	七森 公碩	
学位の種類	博士（工学）	
学位記番号	総博甲第128号	
学位授与年月日	平成30年3月23日	
学位授与の要件	学位規則第4条第1項	
文部科学省報告番号	甲第624号	
専攻名	総合理工学専攻	
学位論文題目	高性能電力変換器に向けた SiC MOSFET 応用に関する研究 (A Study on SiC MOSFET Applications for High Performance Power Converter)	
論文審査委員	主査 島根大学教授	吉田 和信
	島根大学教授	神宮寺 要
	島根大学教授	増田 浩次
	名古屋大学教授	山本 真義

論文内容の要旨

SiC MOSFET は従来まで使用されてきた半導体デバイスである Si デバイスに代わる半導体デバイスとして期待されている。SiC MOSFET の持つ、低オン抵抗、高耐圧等の優れた特性により、さらなる高性能電力変換器の実現が可能となる。一方で SiC MOSFET はシリコン半導体デバイスと比べその急峻な遷移によって回路寄生成分の影響を受けやすいことで回路安定動作を困難にさせている。またワイドバンドギャップ半導体であるがゆえに、ボディダイオードの順方向電圧が高く、産業界で多く用いられているインバータなどの還流・回生モードの有るアプリケーションにおいては損失増加を招いてしまう。このような問題に対して SiC SBD を並列接続させることで損失低減を実現できることは周知の事実である。しかしながら、回路寄生成分の影響を受けやすい SiC MOSFET における SiC SBD の並列化の有効性に関する検討が十分になされていない。そのため、SiC SBD の並列化に関する検討が重要視されている。また、SiC SBD だけでなく電気自動車やハイブリットカーをはじめとした大電力アプリケーションでは、SiC MOSFET の並列化が必要不可欠である。MOSFET の並列化は定格電流の増加や熱分散、導通損失低減の観点から使用されてきた手法である。しかしながら、SiC MOSFET の並列化は従来までのデバイスよりも並列接続特有の電流不平衡といった問題が顕著に現れやすい。そのため、SiC MOSFET の並列接続に関する電流モデルの作成と電流振動の抑制は非常に重要なテーマである。以上により、本論文では次に示す2つの並列接続について検討を行っている。

- 1、SiC MOSFET と SiC SBD の並列接続
- 2、SiC MOSFET 同士の並列接続

また、本論文は5章で構成されており、各章の内容は以下の通りである。

第1章では、パワーエレクトロニクス分野の定義と要求について示し、新素材半導体デバイスの電力変換器への応用化のための設計の必要性を述べている。また SiC MOSFET の並列接続手法の研究がさらなる電力変換器の高性能化と産業化促進を実現するために必要であることを述べ、2種類の SiC MOSFET の並列接続手法と、それぞれに対する研究目的を示している。第2章では SiC の材料の持つ諸特性と SiC MOSFET の基本特性と問題点を示す。第3章では、SiC MOSFET の抱える問題点を払拭する方法としての SiC MOSFET に SiC SBD を並列接続した際の実機評価を行う。実験結果より並列接続手法の問題点の抽出と考察を行い、降圧 DC/DC コンバータでの効率比較により並列接続手法の有効性を示す。第4章では SiC MOSFET 同士の並列接続手法について取り上げ、並列化した際に発生するスイッチング波形の振動のモデリングを行う。また、実機検証を行い提案モデルとの整合性を確認する。提案モデルの整合性を示した後、提案モデルにより SiC MOSFET の振動ループの特定と回路寄生パラメータの影響を確認する。影響が大きなパラメータを設計することで各経路に発生する振動を互いに打ち消す方法を提案する。第5章では、本論文の成果と並列接続手法を採用する上での検討事項の総括を述べている。

論文審査結果の要旨

これまで電力変換技術を担うパワー半導体は、ほとんどがシリコンを使用しており、各応用分野へ幅広く適用されている。しかし、シリコンの材料面での性能限界が指摘されはじめ、SiC や GaN などのワイドバンドギャップ半導体が注目を集めている。これらのワイドバンドギャップ半導体デバイスは耐電圧、耐熱性、高速動作、低温抵抗などの特徴を有するが、その特性故に回路寄生成分による共振現象など、活用していく上での技術的な課題が存在する。今回は SiC パワー半導体である SiC MOSFET に関して、従来まで電力変換器の高性能化のために使用されていた並列接続手法について議論を展開している。この SiC MOSFET は Si MOSFET に対して、高耐圧性能、低導通損失性能、高温動作性能等に優位性が挙げられるが、ボディダイオードの高い順方向電圧による導通損失が問題となっている。昨今の電力変換器の高性能化要求を実現するにあたって SiC MOSFET への並列接続手法導入が必要不可欠である。主に並列接続手法は半導体デバイスの並列化によってスイッチの導通損失低減、熱分散、電流定格の増加等を実現するための技術であり、Si MOSFET や IGBT を使用したアプリケーションでは幅広く普及している。また、SiC MOSFET の欠点であるボディダイオードの順方向電圧による導通損失やリカバリ損失を低減するために SiC SBD(Schottky Barrier Diode)の並列接続手法は、SiC MOSFET においてはシリコン半導体に比べ、より低損失化に有効な技術である。一方で SiC MOSFET はその急峻なスイッチング遷移により回路寄生成分による影響を受けやすく、並列接続手法を適応することによって増加する回路寄生成分の影響を無視できない。従って SiC MOSFET を用いて並列接続手法を適応するにあたり詳細な解析が必要となる。本論文では、以下の2種類の並列接続手法に関して解析を行っている。1) SiC MOSFET および SiC SBD の並列接続、2) SiC MOSFET 同士の並列接続である。

結果として、SiC SBD の並列接続手法適応に対する議論に係り以下の新しい知見を得た。1) SiC SBD 並列接続手法によるリカバリ損失抑制は有効領域が存在する。2) 並列接続による寄生容量の増加がリカバリ特性の劣化を招くことを確認した。3) 降圧型 DC/DC コンバータに適応

した際にも同様に並列接続手法の有効領域を確認した。また、SiC MOSFET 同士の並列接続手法適応に対する議論に係り以下の新しい知見を得た。1) 回路寄生成分を考慮した電流振動モデルを提案した。2) 電流ピーク値を増加させる連成振動発生条件を確認した。3) 寄生インダクタンス設計による連成振動抑制を実現した。4) 電流振動を利用した合成電流ピーク値低減条件を提案した。

以上のように、本論文では次世代パワー半導体の代表である SiC MOSFET の応用に際し技術ハードルとなる並列接続の解析を、他種および同種デバイス組み合わせによる解析と応用回路の詳細なモデル化により試みたものである。特にハーフブリッジ回路の配線インダクタンスを含んだ電流振動のモデル化はパワー半導体モジュール設計の基本指針となり、半導体応用分野への技術貢献が極めて高いと評価されるものである。これらの成果の一部は、IET Circuits, Devices & Systems へ 1 件掲載決定、パワーエレクトロニクス学会へ 1 件掲載および IEEE Industrial Electronics Society Japan Chapter Young Engineer Award を受賞している。

以上より、学術的知見の開拓、ならびに本学の規定を満たす学術論文数等の活発な学術活動を鑑み、本論文は博士（工学）のための学位授与のための論文として合格と判断した。