

磁気結合を利用した電力変換器の
高電力密度化とその応用に関する研究

A Study on High-Power-Density
Power Converter Utilizing Magnetic Integration
and Its Application

2015年9月
September, 2015

今岡 淳
Jun Imaoka

島根大学大学院総合理工学研究科
Graduate School of Science and Engineering,
Shimane University

博士学位論文要旨

近年、環境問題の改善を目的とした輸送機器(ハイブリットカー, 電気自動車, 燃料電池車など)の開発が推し進められている。また, MPU(Micro-Processing Unit)や FPGA(Field-Programmable Gate Array)をはじめとする電子演算器の飛躍的な性能向上により, スマートフォン, 携帯音楽プレーヤー, パーソナルコンピュータが急速に普及し, 電子機器のユビキタス化は日を迫うごとに加速している。こうした, 蓄電池を内蔵した輸送機器, 電子機器の電力変換回路は高出力を維持したうえで小型軽量化, すなわち高電力密度化が強く求められる。

これら機器に搭載される電力変換回路は蓄電池自体が直流であるため, 後段に接続される電力変換回路には, 回路構成の簡素さから非絶縁 DC-DC コンバータが多く活用される。この蓄電池を内蔵した電力変換器の特徴としては低電圧・大電流化の傾向が強く, この変換器を高電力密度化する方策としては回路方式の改良から変換器を多相並列化し, 各相のスイッチ信号の位相をシフトさせて駆動させるマルチフェーズ方式が注目を浴びている。

本方式の利点は, 大電流を変換器の並列化により分流化できることに加えて位相シフト駆動により交互に出力側に電力が伝送できるので平滑コンデンサの小型軽量化が可能である。しかしながら, この問題点としては変換器の多相並列化すると, コンデンサと対を成すもう一つの受動素子インダクタの数が増加してしまい, この点において重量とサイズの増大が懸念される。

このインダクタをはじめとする磁性部品には, レアメタルやベースメタルが多く使用されており, 今後の OECD 加盟諸国の経済発展, さらに BRICS 諸国, NEXT11 をはじめとする新興国の経済成長を考慮すると, 2050 年頃にはこれら金属資源のニーズが現有埋蔵量を大幅に上回る予測もある。従って, 価格高騰による技術発展の妨げを回避するためにも磁性部品の小型軽量化に向けた検討は重要である。

本研究では, このマルチフェーズ方式を適用した非絶縁 DC-DC コンバータのイ

インダクタを小型軽量化するため、従来独立していた各相のインダクタを単一の磁性体コアに巻線を集約させ、磁氣的に結合させた結合インダクタを提案し、その設計方法と高性能化に向けた検討を実施する。

第 1 章ではパワーエレクトロニクス分野における包括的な動向や社会的な意義について述べる。さらに、輸送機器や持ち運び使用する電子機器の電力変換システムの一例を示し、材料的資源の有限性、燃費向上や可搬性向上の視点から電力変換器の小型軽量化の必要性について述べている。また、電力変換器の小型軽量化に向けた手法について展開し、本研究の目的や立ち位置について掲示している。

第 2 章では、本研究で使用する磁気回路モデルを用いたインダクタ設計手法について述べる。磁気回路モデルを用いたインダクタ設計方法の有効性は任意形状の磁性体コアや巻線構造においても自由度が高く設計できることが利点として挙げられる。この磁気回路を用いたインダクタ設計の具体的な例として、シングルフェーズ方式昇圧チョップ回路内の直流用インダクタの設計方法を掲示する。

第 3 章では、車載用モータ駆動用電力変換システム内の昇圧チョップ回路を小型軽量化することが可能な結合インダクタを用いた 2 相マルチフェーズ昇圧チョップ回路を提案する。まず、インダクタ部分に関しては、各相独立していたインダクタを三脚の磁性体コアの外側脚に各相の巻線を巻く構造としている。この構造形態を有するインダクタの特性解析、設計手法の確立、実機による実証的評価によりその有効性について述べている。また、結合インダクタがマルチフェーズ方式の利点である“コンデンサの小型軽量化”に対して性能劣化の要因とならないか確認をする。さらに、シングルフェーズ方式とマルチフェーズ方式を比較して、どの程度出力側平滑コンデンサの静電容量が削減できるか、平滑コンデンサの小型軽量化の度合いについても評価する。

第 4 章では、第 3 章で提案した 2 相結合インダクタを 3 相へ展開させ、3 相化に適した結合インダクタのコア構造を提案し、その有効性について議論する。この評価に際しては、インダクタコアサイズと磁束密度を規定した際のインダクタに許容できる電力容量の算出法を提案し 3 つの非結合インダクタを用いる従来方式と比

較してインダクタの小型軽量化の効果について議論している。

第5章では、結合インダクタの磁気コア構造に着目した性能向上手法について提案する。結合インダクタは、高い結合係数を有している場合において小型軽量化が実現できるが、従来の三脚コア構造では結合係数が飽和することが存在していた。加えて、従来のコア構造は設計試作の際にエアギャップ長が設計値と一致しないケースが多く、磁気設計が複雑化していた。これに対して、これらの問題を解決可能な新規磁気コア構造の有する結合インダクタを提案し、理論解析と実機評価を踏まえ、その有効性について展開している。

第6章では、巻線構造の改良から結合インダクタの性能向上手法について検討する。この方式は、単一磁性体コア内で3つの巻線を活用し構成される結合インダクタである。これに対して他の巻線構造を有する方式と比較する形で電磁的特性の比較を実施する。また、当該インダクタに対する設計方法の確立、実機による妥当性まで検証している。また、実機評価により妥当性を確認された設計方法に基づいて仮想的なコア設計を通して、従来の結合インダクタとサイズ比較を実施し、その高電力密度な性能について確認する。

第7章では、MPUやFPGAに対する電力変換システムで活用されるPOL(Point of Load)コンバータ用積層結合チップインダクタについて提案している。インダクタの磁性材料としてはダストコアを適用しており、このダストコアはフェライトと比べて、電流増加に伴ってインダクタンスが大きく変化する特性を有する(直流重畳特性)。そこで、電磁界シミュレータを用いた積層結合チップインダクタの直流重畳特性を調査し、その有効性について確認する。また、低損失・高速スイッチング特性を有するGaNFETを適用し、1MHzの高周波駆動状態において当該インダクタを実機評価する。

第8章ではそれぞれの成果を統括し、本論文の結論を述べる。

目次

第1章：序論

1.1	パワーエレクトロニクス分野への要求と期待	1
1.2	移動が伴う輸送機器・電子機器に対する電力変換器への要望	3
1.3	電力変換器の高電力密度化の必要性	6
1.4	電力変換器の高電力密度化に向けた方法	7
1.4.1	高周波スイッチング駆動(ソフトスイッチング技術含む)	8
1.4.2	高性能受動素子の搭載	11
1.4.3	回路方式の改良	15
1.5	本研究の位置づけ, 目的, 論文構成	19
1.5.1	位置づけ	19
1.5.2	目的	21
1.5.3	論文構成	21

第2章：磁気回路と磁気回路モデルを用いたインダクタ設計法

2.1	諸言	24
2.2	磁気回路	25
2.3	磁気回路モデルを用いたインダクタの設計法	26
2.3.1	シングルフェーズ方式昇圧チョップ回路のインダクタ設計	26
2.3.2	特性解析	27
2.3.3	設計	29
2.3.4	実証評価	32
2.4	結言	32

第3章：車載用を想定した電力変換回路の小型軽量化

3.1	諸言	33
3.2	結合インダクタ搭載によるインダクタの小型軽量化	34
3.2.1	回路構成	34

目次

3.2.2	電気的特性解析	35
3.2.3	電磁的特性解析	39
3.2.4	結合インダクタの性能を高めるエアギャップ位置の条件	44
3.2.5	設計条件と設計	45
3.2.6	実験結果	51
3.3	マルチフェーズ化によるコンデンサの小型軽量化	53
3.3.1	シングルフェーズ方式の場合	54
3.3.2	非結合インダクタを用いたマルチフェーズ方式の場合	56
3.3.3	結合インダクタと用いたマルチフェーズ方式の場合	60
3.3.4	出力キャパシタ電圧の相対比較	63
3.4	結言	64
第4章：結合インダクタの3相化への拡張		
4.1	諸言	66
4.2	回路構成と磁気構造	67
4.2.1	回路構成	67
4.2.2	磁気構造	68
4.3	特性解析	70
4.3.1	電気的特性解析	71
4.3.2	磁気的特性解析	77
4.4	3相結合インダクタの導入による小型軽量化効果	80
4.4.1	磁束低減効果	80
4.4.2	最大出力電力容量解析	84
4.5	実機評価	88
4.6	結言	91
第5章：磁気構造変更による結合インダクタの性能向上		
5.1	諸言	93
5.2	従来の結合インダクタ構造の問題点の具体例	94

目次

5.3	従来結合インダクタ構造の結合係数飽和の原因	96
5.4	高い結合係数を実現可能な結合インダクタの磁気構造	99
5.5	特性解析	100
5.5.1	磁気回路モデル	100
5.5.2	磁気的特性解析	102
5.5.3	電気的特性解析	105
5.6	E-I-E コアの各脚部の断面積の関係	106
5.7	設計	108
5.8	実機評価	113
5.9	結言	114
第6章：巻線構造の改良による結合インダクタの性能向上		
6.1	諸言	116
6.2	統合巻線結合インダクタの巻線構造と磁気構造	117
6.3	電気的特性解析	118
6.3.1	インダクタ電流成分の分離と比較	118
6.3.2	インダクタ電流リップルのモデル化	120
6.3.3	等価回路表現と実証的評価	121
6.4	磁気的特性解析	124
6.4.1	直流磁束	124
6.4.2	交流磁束と比較	125
6.4.3	最大磁束	129
6.5	最大磁束の比較	129
6.6	設計条件と設計手法	130
6.6.1	設計条件	130
6.6.2	設計	132
6.7	実証評価	135
6.8	統合巻線結合インダクタの推定小型軽量化効果	137

目次

6.8.1	評価仕様	137
6.8.2	仮想的な統合巻線結合インダクタコアの設計	137
6.8.3	インダクタコアサイズ比較	140
6.9	結言	142
第7章：高周波POLコンバータ用積層結合チップインダクタ		
7.1	諸言	144
7.2	回路構成	145
7.3	電気的特性解析	146
7.4	積層結合チップインダクタの磁気構造と磁性材料	151
7.4.1	磁気構造	151
7.4.2	磁性材料と巻線材料	152
7.4.3	金属粒子間の絶縁処理	153
7.5	積層結合チップインダクタの直流重畳特性	155
7.6	実機評価	162
7.7	結言	164
第8章：結論		
参考文献		
発表文献		
謝辞		

第1章 序論

1.1. パワーエレクトロニクス分野への要求と期待

パワーエレクトロニクス技術は1974年にDr. William E. Newellの論文によって、その技術としてのすみ分けが広く認知された技術分野である⁽¹⁾。このパワーエレクトロニクス技術とは、電力工学(Power)、電子工学(Electronics)、制御工学(Control)の3分野を柱とする総合的技術分野であり、その役割はこれら3分野の技術を活用した半導体電力変換器を用いて、元々の電気性状（電圧・電流・周波数）を対象機器に適した電気性状へと、効率良く変換することである。図1.1に電力変換器の分類を示す。電力変換器は大きく分けて4種類に分類することができ、それぞれAC/DC変換器(整流器)、DC/DC変換器、AC/AC変換器、DC/AC変換器(インバータ)からなる。

1970年代初頭にかけては、冷戦を背景とした航空宇宙分野や大型コンピュータに向けたパワーエレクトロニクスの研究が盛んに実施されていたが、近年では半導体デバイス、受動素子の材料や構造的工夫による性能向上、デジタル演算プロセッサの発展により応用先も広がりを見せている⁽²⁾。現代においてパワーエレクトロニクス技術は家電民生機器、航空宇宙、鉄道や自動車を含む運輸機器、太陽光発電や風力発電などの新エネルギー利用、情報通信機器など多岐に渡って適用され

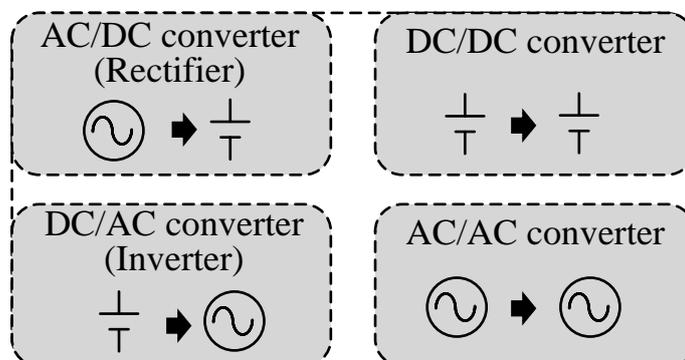


図 1.1 電力変換器の分類

第1章 序論

ており、現代の電力社会の根幹を担う技術分野として重要な役割を担っている。

一方で、このような電気エネルギーを活用する機器の普及は国際的にも増加傾向にあり、電力消費量は今後ますます増加する傾向⁽³⁾にある。こうした背景から現代においては以下の社会的問題に直面している。

(a) 化石エネルギー資源の有限・枯渇問題

(b) 環境問題(地球温暖化, 生態系の問題, 酸性雨など)

前者(a)に関しては、2011年に発生した東北地方太平洋沖地震による福島原子力発電所の事故を発端に、安全な発電方法や次世代エネルギーの行方について議論が加速している。これまで我が国は、石油・石炭・液化天然ガスを利用した火力発電に大きく依存しており、2010年時において一次エネルギー供給の約1割を担っていた原子力発電の大規模な稼働停止以降、化石燃料の依存度はさらに増し約9割(2012年)⁽³⁾にも上る。化石燃料については、近年米国などにて地下のシェール層から多量の原油・天然ガスが採掘されているものの、埋蔵量は有限であり将来的には枯渇する可能性を含むため、持続可能なものではない。また、資源に乏しい我が国の場合では化石燃料の多くが海外輸入に依存している状態である。

こうした中、電力会社の火力発電による大規模集中発電のみではなく、持続可能な発電方法として需要地内で分散電源を併用した新エネルギー利用による発電(太陽光・風力発電など)が国策として進められている⁽⁴⁾⁻⁽⁵⁾。さらに、これらの発電方法に加え蓄電装置を併用して、電力を効率良く管理するHEMS(Home Energy Management System)やBEMS(Building Energy Management Systems)と呼ばれるエネルギーマネージメントシステムも積極的に研究開発されており、HEMSに関しては日本国政府主導で2030年までに全世帯への普及が目標に掲げられている⁽⁵⁾。同様に、照明装置に関しても電力消費量が多い白熱電球に代わり長寿命で省エネルギー化可能なLED(Light Emitting Diode)や、直流駆動の機器に対して効率的な給電が可能な直流給電技術⁽⁶⁾⁻⁽⁷⁾に関しても活発に議論されており、エネルギー消費量削減や持続可能な発電に向けた取り組みが活発化している。

一方、後者(b)に関して、環境問題の面からも当該分野に対して大きな期待が寄

第1章 序論

せられている。京都議定書⁽⁸⁾によると、2008年から2012年までの期間で、地球温暖化やオゾン層の破壊の原因となる物質の排出を1990年と比較して、先進国では5%削減することを求められており、環境に配慮した社会形成を目指すことは国際社会において共通の認識となっている。さらに、我が国においては2012年には第四次環境基本計画⁽⁹⁾が閣議決定され、2050年までに温室効果ガスの約80%削減が目標に掲げられている。この温室効果ガスは主に化石燃料を燃焼させたときに発生し、その発生源の内訳は工場、家庭からの排出などがあるが、その中でも輸送部門は全体の17.1%⁽¹⁰⁾を占める。そのため、自動車業界では年を追うごとに国内・国外で厳しい排出ガス規制が制定されており、内燃機関の自動車(ガソリン車、ディーゼル車)に代わり、モータと蓄電池を搭載した次世代自動車(ハイブリットカー(HEV)、電気自動車(HV)、燃料電池車(FCEV))の普及に大きな期待が寄せられている。これら次世代自動車には従来の内燃機関の自動車にはなかったモータ駆動用の電力変換システムが必要になる。ハイブリット自動車は低速走行時・軽負荷時の内燃機関のエネルギー変換効率が悪い時を、モータにより内燃機関の動力をアシストすることができ、さらにブレーキ時に生じる制動エネルギーに対してはモータを発電機とすることで電力を回生できる。また、電気自動車に関しては、エネルギーを化石燃料ではなく電気にすることによって、新エネルギー利用による発電と親和性を持たせることができる。ただし、電気自動車の普及に際しては、パワーエレクトロニクス技術を活用した充電器の高性能化、電力変換システムの高性能化により連続航続距離をいかに伸ばせるかが課題となっている。

このように、本分野は化石エネルギー資源の有限性・枯渇問題、環境問題の是正に対する次世代エネルギー社会の形成に大きな期待が寄せられており、今後の世界市場の規模も拡大されることが予測されている⁽¹¹⁾。

1.2. 移動が伴う輸送機器・電子機器に対する電力変換器への要望

こうした中、蓄電池を内蔵し移動が伴う輸送機器・電子機器に対する電力変換回路についても需要が一層高まっている。前述した次世代自動車以外にも、電気駆動

第1章 序論

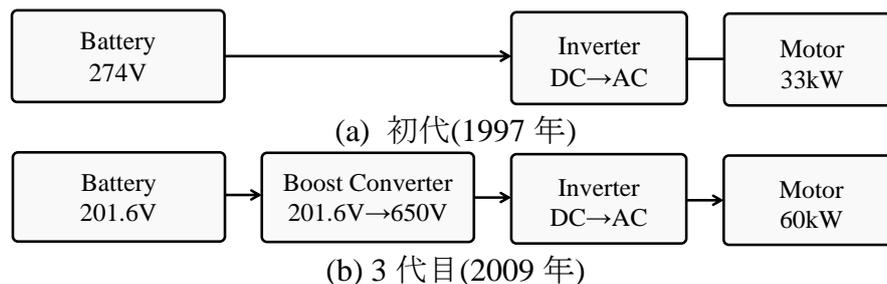


図 1.2 プリウスのモータ駆動用電力変換システム

バイク⁽¹²⁾⁻⁽¹³⁾、電気推進船⁽¹⁴⁾⁻⁽¹⁶⁾、蓄電池を搭載した鉄道車両⁽¹⁷⁾など輸送部門においても応用先は拡大している。さらに、高度情報化社会の中で手軽に持ち運びが可能なノートパソコン、携帯音楽プレイヤー、スマートフォンなど電子機器は普及し、これら電子機器のユビキタス化は加速している。蓄電池を対象とした電力変換システムは、蓄電池自体が直流電圧のため後段には直流-直流変換を担う DC/DC コンバータが搭載される。

具体的な事例として、トヨタ自動車株式会社のハイブリット自動車であるプリウスのモータ駆動用電力変換システムを図 1.2 に示す⁽¹⁸⁾⁻⁽¹⁹⁾。図 1.2(a)に示す初期のモータ駆動用電力変換システム(1997 年発売)では、バッテリー電圧 274V を直接インバータに印加してモータを駆動させ、モータ出力 33kW を実現していた。しかしながら、図 1.2(b)に示す 3 代目(2009 年発売)ではバッテリー電圧を 201.6V とし、昇圧コンバータを介して後段のインバータに最高 650V の電圧を印加してモータ出力 60kW の高出力化を実現している。ここで重要なことは、初代と 3 代目の間では昇圧コンバータの有無が大きく異なることである。この初代ではモータ高速回転時において、モータから逆起電力が発生し、安定した走行性能を得ることができなかったが、3 代目では蓄電池とインバータの間に昇圧コンバータを挿入し、高電圧を印加することで高出力化を実現し優れた走行性能を獲得している。

一方、ノートパソコン、携帯音楽プレイヤー、スマートフォンなどの情報通信機器分野においても MPU (Micro Processing Unit) や FPGA (Field-Programmable Gate Array), ASIC(Application specific integrated circuit)をはじめとする電子演算器の処理速度の高速化とバッテリーの高寿命化・容量増大化に伴って製品としての高機能化

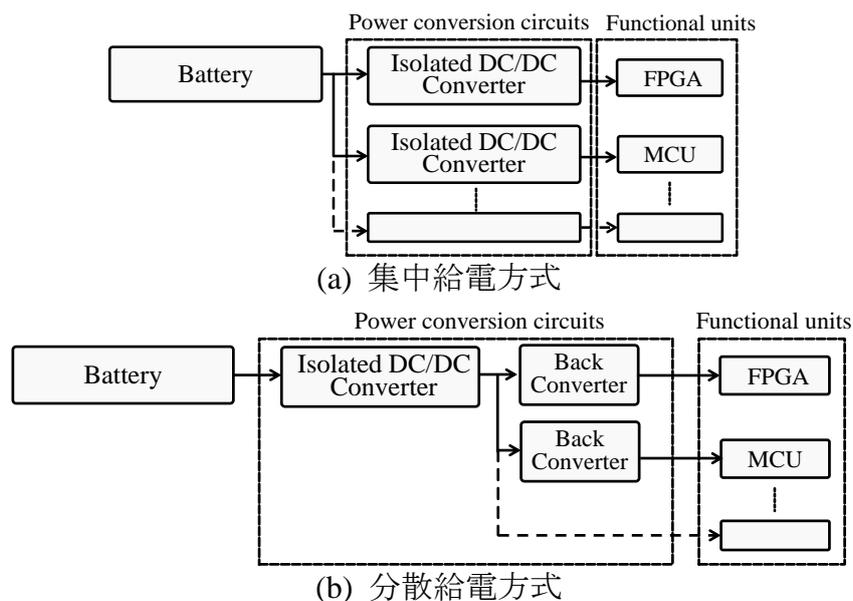


図 1.3 電子演算器に対する電力変換システム(文献(21)参照)

を実現している。

これら電子演算器に対する電力変換システムは図 1.3 (a), (b)に示すよう集中給電方式と分散給電方式が存在する⁽²⁰⁾⁻⁽²¹⁾。まず、集中給電方式は負荷に対して一段の変換器で給電する方法である。各々の演算器の需要電圧も高い場合では、高電圧で電力が供給することができるため、配線を太くする必要が無く高密度化実装が可能であった。しかしながら、近年では高速処理のため電子演算器の駆動電圧は低電圧化が進み、消費電力は増加傾向にある。このため、集中給電方式では給電の際に電流増大に伴って配線を太くせざるを得なくなり高密度化実装が困難になっている。加えて、絶縁 DC/DC コンバータと演算器の間の配線の寄生インダクタンスによって負荷が変動した際に電圧ディップ(瞬時的な電圧降下)が発生し、演算器が停止する場合がある⁽²¹⁾。

これに対して現在では、図 1.3(b)に示す絶縁 DC/DC コンバータにて絶縁機能を持たせ、演算器の需要電圧に合わせて非絶縁 DC/DC コンバータをそれぞれ挿入する分散給電方式が主流になっている。この2段構成の電力変換システムとすることで、演算器近傍まで高電圧で電力を伝送でき、配線を太くすることなく高密度化実装が可能となる。また、小型で高速応答の非絶縁 DC/DC コンバータを演算器の近傍

第1章 序論

に設置することで、寄生インダクタの影響を極力小さくし、安定した電力供給が可能となる。

上記は蓄電池を用いた電力変換システムの一例であるが、蓄電池を内蔵した電力変換システムでは、効率やサイズ、構成の簡素さから非絶縁 DC/DC コンバータが多く活用される。そこで、本研究では蓄電池を搭載し移動が伴う機器の電力変換システム内の非絶縁 DC/DC コンバータの高性能化へ向けた取り組みを実施する。

1.3. 電力変換器の高電力密度化の必要性

電力変換システムの非絶縁 DC/DC コンバータで望まれる性能は、電力変換効率などの電氣的な特性以外にも、輸送機器の場合では燃費向上や広い車内空間実現のため小型軽量化は強く望まれる。また、情報通信機器に関しても可搬性向上や軽薄なシステム、デザインの自由度向上のため変換器の体積・重量の面における付加価値が強く求められる。

また、材料資源の有限性の面からも DC/DC コンバータの小型軽量化は重要である。DC/DC コンバータは図 1.4 に示すようパワー半導体デバイス、インダクタやトランスといった磁性部品、コンデンサや冷却フィンなどから構成される。特に、この構成要素であるインダクタやトランス(その他の構成要素にも一部含む)は、レア

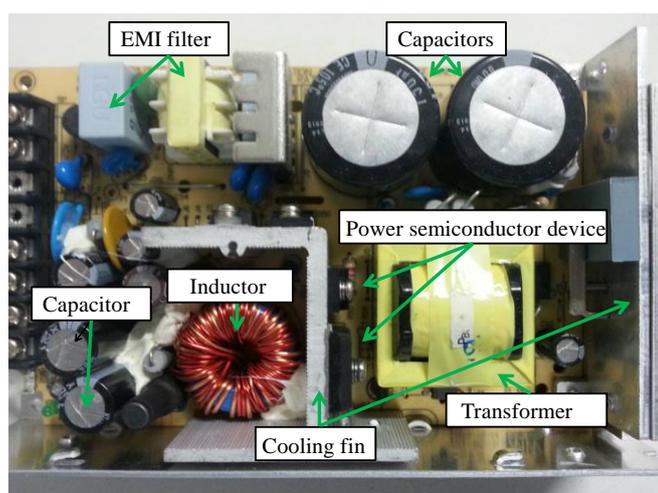


図 1.4 電力変換器の外観

第1章 序論

メタル(Ni, Mn, Co など)やベースメタル(Cu, Fe など)を用いて作成される。これらの金属資源は電力変換器以外にもモータ、蓄電池の電極などに必要不可欠な材料であり、将来的に世界人口の増大に伴う電気製品、輸送機器の大幅な普及に付帯してレアメタルは価格高騰を引き起こすとされている。また、レアメタル以外の鉄や銅などの一般的なベースメタルに関しても、OECD 加盟諸国の経済状態の維持や発展に加えて BRICs, NEXT11 など経済大国となる高い潜在性をもった国々の経済成長を考慮すると、これら金属資源のニーズは 2050 年までには現有埋蔵量(既に発見されている鉱物資源量で、経済的に採掘が成り立つもの)を大きく超えてしまう可能性が指摘されている⁽²²⁾⁻⁽²³⁾。例えば、インダクタやトランスなどで磁性材料として使用される Ni, Zn, Mn, Co などは 2050 年までには現有埋蔵量を大幅に上回るニーズが予測されている。従って、体積・重量の低減の付加価値を持たせること、材料資源の有限性の以上 2 点から DC/DC コンバータの高電力密度化は重要である。

1.4. 電力変換器の高電力密度化に向けた方法

DC/DC コンバータは図 1.4 に示す受動素子、冷却システムが主要な体積を占めるのでこれらの構成要素を小さくすることが変換器全体の高電力密度化に対する効果的な方法である。図 1.5 には変換器の高電力密度化へ向けた方法を示す⁽²⁴⁾。変換器の高電力密度化は、構成要素である半導体デバイス、誘電体や磁性体をはじめとする受動素子の物性的性能向上や構造的改良、応用側からは回路方式の改良など様々な方法が考えられる。これらの方法は物質の加工から製造技術まで含めると多数あるものの簡潔にまとめると高電力密度化へ向けたアプローチは以下の 3 つの方法に大きく分けることができると考えられる。

- 高周波スイッチング駆動(ソフトスイッチング技術含む)
- 高性能受動素子の搭載
- 回路方式の改良

ここでは、非絶縁 DC/DC コンバータの高電力密度化へ向けた方策について、上記で示した方法の有効性や問題点について取り上げる。

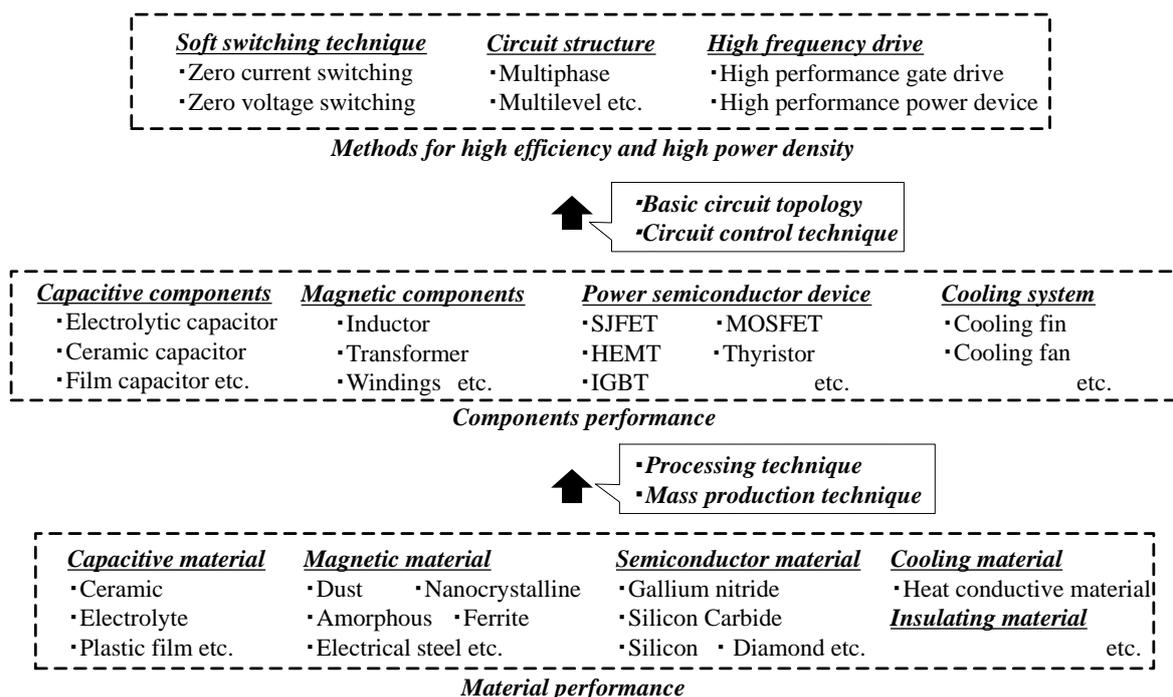


図 1.5 変換器の高電力密度化への方法

1.4.1. 高周波スイッチング駆動(ソフトスイッチング技術含む)

まず、第一の方策としてパワー半導体デバイスの高周波駆動が挙げられる。この操作により電力変換器内で小型軽量化できるものは、インダクタやコンデンサといったエネルギー蓄積素子である。原理としては、パワー半導体デバイスの高速なスイッチングによって、受動素子のエネルギー蓄積・放出のサイクルを早くできることに起因する。しかしながら、パワー半導体デバイスの低周波駆動から高周波駆動への変更は図 1.6 に示すように単位時間あたりのスイッチング損失や P-N 接合ダイオードでのリカバリ損失の増加を招き、この点における回路全体の電力変換効率の低下やパワー半導体用冷却システムの体積・重量増大につながってしまう。すなわち、高周波スイッチング駆動のみでの電力変換器の小型軽量化はパワー半導体デバイスの性能に依存する。この高周波駆動でのスイッチング損失を低減させる対策は、次世代パワー半導体デバイスの適用、ソフトスイッチング技術の適用と 2 つ考えられる。

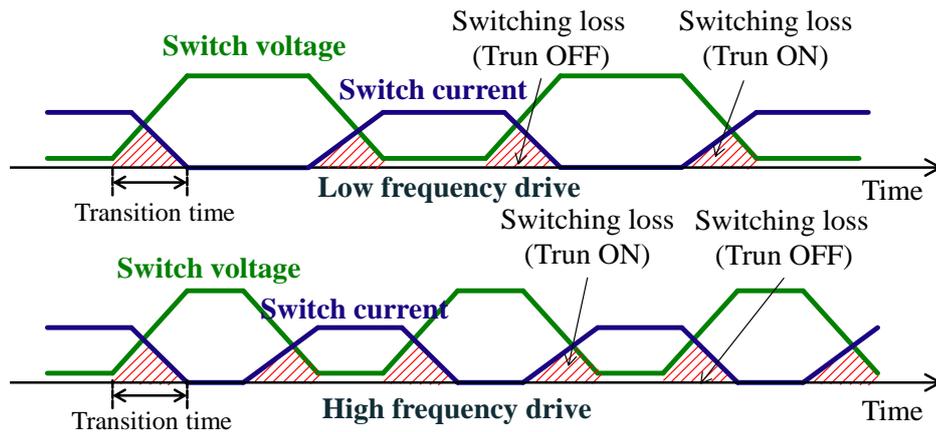


図 1.6 パワー半導体の低周波/高周波駆動とスイッチング損失

これまで、パワーエレクトロニクス回路は、シリコンをベースとした比較的大容量向けの絶縁ゲートバイポーラトランジスタ (Insulated Gate Bipolar Transistor, IGBT) や高周波駆動に適した電界効果トランジスタ (Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET) の構造的改良⁽²⁵⁾⁻⁽²⁷⁾を加えた研究開発によって、変換器の小型軽量化・高効率化が成し遂げられてきた。しかしながら、これらシリコンをベースとした半導体では、構造的改良のみによる性能向上に対する余白があまり残されておらず物性的な限界が近づいているとされている。これに対して、近年では炭化ケイ素 (Silicon Carbide, SiC) や窒化ガリウム (Gallium Nitride, GaN) と呼ばれるワイドバンドギャップ半導体材料が注目を集めている。表 1.1 には各半導体材料別の物性定数を示す⁽²⁸⁾。ワイドバンドギャップ半導体と呼ばれる SiC や GaN はバンドギャップが従来のシリコンと比べて約 3 倍程度あり、シリコンと比べて 1 桁大きい絶縁破壊電界を有している。このため、デバイスの耐電圧を確保する役割を持つドリフト層を約 1/10 程度まで短くすることができるため、低オン抵抗化、さらにスイッチング速度に関しても電子飽和速度が約 2 倍程度と高速スイッチングも可能である。新しい半導体材料の導入により、半導体デバイス自身の損失は低減できるため、高周波駆動で問題となる電力変換効率の低下および冷却システムのスケールアップに関する問題は改善することができる。

第1章 序論

表 1.1 パワー半導体デバイスで用いる半導体材料の物性定数(文献(28)より引用)

Types	Bandgap [eV]	Breakdown electric field [V/cm]	Saturation electron current [cm/s]
Si	1.12	3.0×10^5	1.0×10^7
4H-SiC	3.26	2.5×10^6	2.2×10^7
GaN	3.39	3.3×10^6	2.7×10^7

しかしながら、本質的に高速スイッチングはスイッチング遷移時の電圧電流変化率 (di/dt , dv/dt) が急峻になるため、電磁波障害 EMI(Electro Magnetic Interference)/RFI(Radio Frequency Interference)が深刻な問題となる。これらノイズに関する抑制の範囲は適用機器の項目や国内外でそれぞれ異なるものの、国際的には国際電気標準会議(International Electrotechnical Commission, IEC)やその特別委員会である国際無線障害特別委員会(Comité international spécial des perturbations radioélectriques, CISPR)の審議内容に準拠する必要がある。一般的には高周波駆動で基準を上回ったノイズの周波数帯域に対しては、EMI フィルタの追加が最も容易な解決方法になるが、フィルタ追加に伴ったコスト増大、変換器内での積載スペース増大やフィルタでの損失増大が懸念される。この点に対しては、ノイズの原因となる急峻な di/dt , dv/dt 抑制のためのゲートドライブ回路⁽²⁹⁾⁻⁽³¹⁾の改良、プリント基板やブスバーなどの回路の構造設計の面から抑制させる方法⁽³²⁾⁻⁽³⁴⁾などが研究されており、こういった面からの技術発展にも大いに期待を寄せたい。

次に、スイッチング遷移時の急峻な di/dt , dv/dt を抑制する有効な手段としてはソフトスイッチング技術の適用が考えられる⁽³⁵⁾⁻⁽⁴⁰⁾。前述した方式はハードスイッチングと呼ばれるのに対して、ソフトスイッチングは図 1.7 に示すよう LC 共振現象を利用してスイッチ端子電圧、スイッチ電流をゼロの状態からスイッチングさせる方法である。ソフトスイッチングはスイッチング遷移時の電圧・電流の重なりを低減でき、電圧・電流を緩やかに遷移させることができるので、パワー半導体デバイスでの電力損失低減やノイズ低減の面において効果的である。しかしながら、ソ

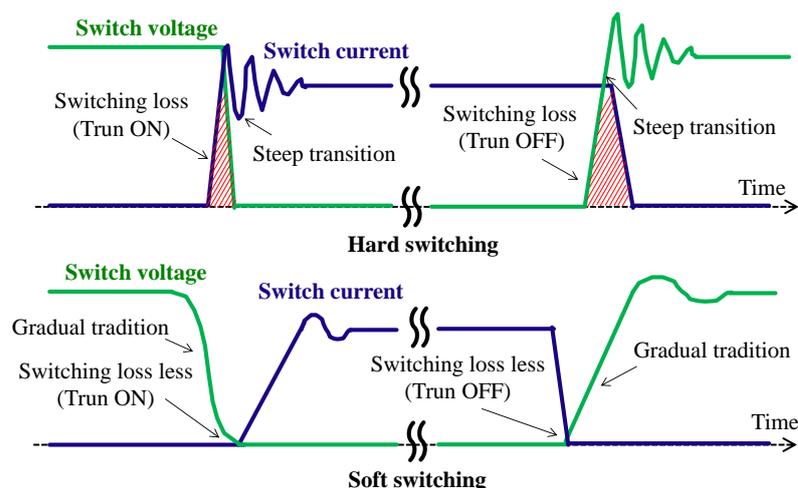


図 1.7 ハードスイッチングとソフトスイッチングの違い

フトスイッチングを実現するためにはLC共振現象を実現するためのインダクタやコンデンサを含む補助回路を追加で搭載しなければならず，追加された回路によって変換器の小型軽量化に対する効果は低くなる。また，ソフトスイッチングは半導体の損失低減には有効であるものの，回路全体の電力変換効率で考えた場合では，この補助回路の能動・受動素子での損失によりハードスイッチングでの損失を上回る事例⁽⁴⁰⁾も存在する。従って，本技術の有効範囲はスイッチング損失が変換器の全体損失のうちで大半を占めているとき，超高周波帯域(30MHz~300MHz)での駆動⁽⁴¹⁾⁻⁽⁴³⁾でスイッチング損失が許容できない場合など，LCの補助回路を追加するだけのメリットが見出せたときのみと考えられる。また，この技術は補助回路に追加される受動素子の性能にも左右されるので，次に高性能な受動素子の搭載による変換器の小型軽量化の可能性について述べる。

1.4.2. 高性能受動素子の搭載

これまでの電力変換器の小型軽量化に対するアプローチはパワー半導体デバイスの発展に寄与するところが大きいですが，受動素子の構造や材料特性向上によることも忘れてはならない。ここでは，変換器内のコンデンサやインダクタのサイズを決定する因子について述べ，受動素子で使用される材料の視点から小型軽量化の方策について議論を展開する。

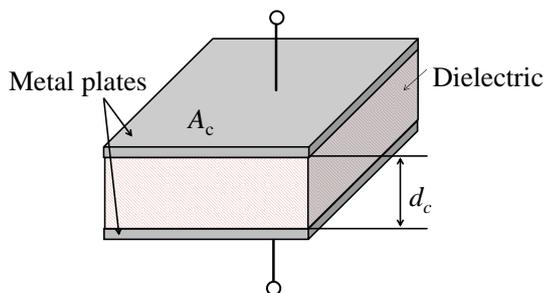


図 1.8 平行平板を用いたコンデンサのモデル

<高性能コンデンサの搭載> DC/DC コンバータの主要な体積物である平滑用コンデンサのサイズを決定づける主要な要素は、耐電圧、静電容量、電流実効値の 3 つである。ここでは、コンデンサの原理でも良く説明される図 1.8 に示す平行平板のモデルでその理由について説明する。耐電圧に関しては、コンデンサ自身の絶縁破壊を防ぐため必要である。ここでガウスの法則に基づくと、金属プレート間の電界の強さ E_c は、コンデンサの両端電圧を v_c 、金属プレート間の距離を d_c とすると次式で示される⁽⁴⁵⁾。

$$E_c = \frac{v_c}{d_c} \dots\dots\dots (1.1)$$

従って、この(1.1)式から分かる通り、金属プレート間の距離 d_c を大きくすれば、同じ絶縁破壊強度の誘電体でも耐電圧を得ることができる。

2 つ目の静電容量に関しては、回路仕様から電圧の脈動をどこまで抑制させるかによっても変わるが、回路仕様により所望の静電容量が必要になる。ここで、静電容量 C は真空の透磁率 ϵ_0 、コンデンサに使用される誘電体材料の比誘電率を ϵ_r 、金属プレートの断面積を A_c とすると次式で示される⁽⁴⁵⁾。

$$C = \frac{\epsilon_0 \cdot \epsilon_r \cdot A_c}{d_c} \dots\dots\dots (1.2)$$

従って、回路の仕様で要求される静電容量を得るためには耐電圧を考慮した金属プレート間の距離 d_c に加え、金属プレートの断面積 A_c を大きくすれば良いことが分かる。

3 つ目は発熱面からコンデンサの電流実効値に制限がかかる。この電流実効値の

第1章 序論

制約に関しては、コンデンサ内部の等価直列抵抗(Equivalent Series Resistance, ESR)と電流実効値で決定される損失からなる。コンデンサの充放電電流の電流実効値を I_{crms} 、等価直列抵抗 R_{ESR} とするとコンデンサの損失 P_{loss} は次式で示される。

$$P_{\text{loss}} = I_{\text{crms}}^2 \cdot R_{\text{ESR}} \dots\dots\dots (1.3)$$

従って、以上のことを考慮すると電流実効値の条件をクリアするために R_{ESR} をいかに小さくするかが重要になる。また、静電容量を確保するためには絶縁破壊強度の高い誘電材を用いていかに d_c を小さくするか、金属プレート両端の断面積 A_c を構造的工夫からいかに大きくするか、ということが重要な議論になる。これらの特性は、コンデンサで活用される誘電体によって特性が異なる。

DC/DC コンバータ内での電圧平滑用途で適用されるコンデンサには、主にアルミ電解コンデンサ、積層セラミックコンデンサ、タンタルコンデンサ、フィルムコンデンサの4種類がある。アルミ・タンタル双方の電解コンデンサは単位体積当たりの静電容量が高く小型という特徴を有する。しかしながら、コンデンサ内部の等価直列抵抗が大きく電流実効値の面で制約を受けやすい特徴があり、仮にコンデンサを並列化させ電流実効値を分散させたとしても回路の占有体積増大は避けることはできない。

一方、フィルムコンデンサ、積層セラミックコンデンサは上述したコンデンサに比べて R_{ESR} が低いので単位体積当たりの電流密度が大きくなることができ、電解コンデンサのように電解液を用いないため理論上では半永久的に使用可能、といった特徴がある。しかしながら、これらのコンデンサは、電力変換回路の電圧平滑用途としては単位体積当たりの静電容量の小ささから活用されることが多くなかったが、フィルムコンデンサは誘電体フィルムの薄膜化、積層セラミックコンデンサは材料の微細化と積層技術の発展により、単位体積当たりの静電容量が増大している傾向にある⁽⁴⁶⁾⁻⁽⁴⁸⁾。これにより、パワー半導体の高性能化に伴う電力変換器の高周波駆動に向かった動向と相俟って大電力用途の車載用モータ駆動用電力変換システム内の電圧平滑用コンデンサ^{(19), (49)}としても適用され始めている。また、これらのコンデンサは等価直列インダクタンス(Equivalent Series Inductance, ESL)が低い

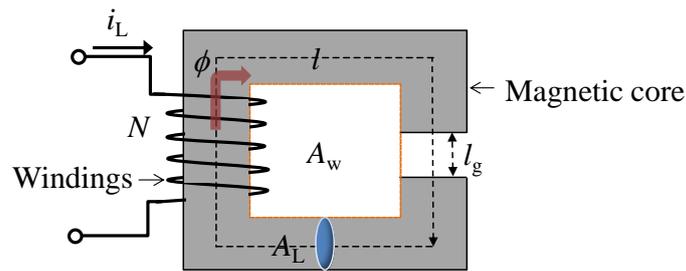


図 1.9 インダクタモデル

ので充放電に伴ったサージ電圧が発生しにくいので高周波用途にも適している⁽⁵⁰⁾。ただし、積層セラミックコンデンサは DC バイアス条件において静電容量が低下する特性があるが、DC バイアス条件において静電容量が増加する圧電材料を活用したコンデンサ⁽⁵¹⁾なども登場してきており、こうした高性能なコンデンサの活用することも小型軽量化に対する一つの切り口である。

＜高性能インダクタ，トランスの搭載＞ 次に，高性能な磁性部品搭載による小型軽量化の可能性について述べる。インダクタやトランスの構成要素は図 1.9 に示すように，一般的には磁性体コアと巻線の 2 つからなり，磁性体さえあれば巻線を巻きつけるだけなので設計の自由度が高い部品である。このインダクタやトランスのサイズ決定因子に関しては，巻線巻数や銅損を考慮した巻線の電流密度，磁性体の磁束密度，交番磁界による鉄損を含む磁性材料の損失特性，がそのサイズを決定づける要素に当たる。しかしながら，これらの要素はお互いに密接な関わり合いを持つため，単純にインダクタの体積を評価するのは非常に複雑である。これに対して，インダクタの体積を評価する手法の 1 つにエリアプロダクト法が存在する。このエリアプロダクト法とは窓面積 A_w と断面積 A_L の積 A_p からインダクタの体積を評価する手法で，その基本的な概念はインダクタの蓄積するエネルギーに着目したものであり次式によって示される⁽⁵²⁾。

$$A_p = A_L \cdot A_w = \frac{2W_{Lmax}}{K_w \cdot J_w \cdot B_{max}} = \frac{L \cdot I_{Lmax}^2}{K_w \cdot J_w \cdot B_{max}} \dots\dots\dots (1.4)$$

ここで， L は自己インダクタンス， W_{Lmax} はインダクタ蓄積する最大エネルギー，

第1章 序論

I_{Lmax} は巻線電流最大値、 J_w は巻線電流密度、 B_{max} は最大磁束密度、 K_w は窓面積に対する巻線断面積の占有率を示し巻線の絶縁被膜、絶縁距離を考慮して決定される係数である。この(1.4)式からインダクタのサイズを決定する基準は、インダクタンス L や I_{Lmax} や回路仕様から決定されるもの、 J_w は巻線の表皮効果や近接効果を含む AC 抵抗と DC 抵抗によって決定される要素なので、磁性材料の視点では B_{max} が体積に大きく関わりを持つことが分かる。ここで言う最大磁束密度 B_{max} とはコアの断面積 A_L に対するコア内の最大磁束 Φ_{max} の密度のことであり次で表現される。

$$B_{max} = \frac{\Phi_{max}}{A_L} \dots\dots\dots (1.5)$$

すなわち、この(1.5)式から分かるように、同じ Φ_{max} が巻線から生じたとしても磁束密度をより高く設定できる磁性体コア材料を選択することができれば、コアの断面積 A_L の縮小、コアに巻きつける巻線長の短縮できるので、結果として磁性部品の小型軽量化に繋がる。基本的には最大磁束密度 B_{max} がインダクタのサイズという点に関しては大きく関わりを持つが、これ以外にも比透磁率や温度定格以内に収めるための鉄損の特性など様々な因子がサイズに関わりをもつので回路仕様に合わせた材料選択が重要となる⁽⁵³⁾⁻⁽⁵⁴⁾。ここでは詳細な説明は割愛するが磁性体の分類は、比透磁率が高く高飽和磁束密度のアモルファスコアや積層鋼板、直流用リアクトル用として活用されるダストコア、高周波特性に優れて比較的安価なフェライトなどが挙げられる。上記の材料以外にも、近年では高速急冷技術の進展によりナノ結晶軟磁性材料⁽⁵⁵⁾⁻⁽⁵⁶⁾や粉末状のアモルファス金属⁽⁵⁷⁾が登場してきており、優れたコア材を適用することからの高効率化・小型軽量化の視点も忘れてはならない。

1.4.3. 回路方式の改良

最後の小型軽量化に向けた方法としては、応用側の目線から回路方式の改良が考えられる。ここでは本研究で取り扱う昇圧チョップ回路を事例にその有効性について述べる。ここでは、他の方式と比較するため、図 1.10 に示す回路をシングル

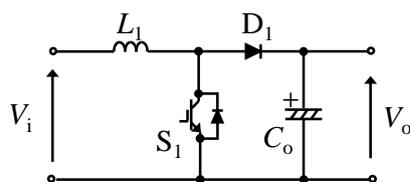


図 1.10 シングルフェーズ方式昇圧チョッパ回路

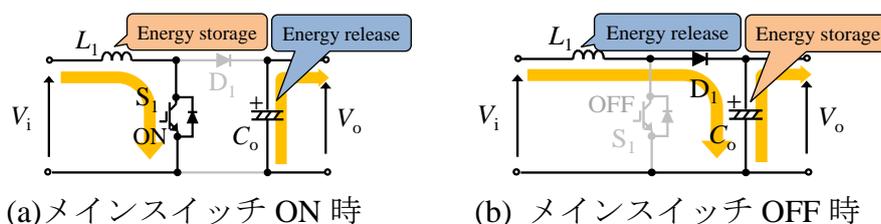


図 1.11 単相昇圧チョッパ回路の動作モードとエネルギーの流れ

フェーズ方式昇圧チョッパ回路と称する。この回路は、図 1.11(a), (b)に示すようにメインスイッチ S_1 がオンとオフ時で2つの動作モードが存在し、メインスイッチ S_1 がオン時に入力側からインダクタ L_1 へエネルギーが蓄積され、この時、出力電力は電圧平滑用コンデンサ C_o の電荷から供給される形となる。一方、メインスイッチ S_1 がオフ時にはインダクタのエネルギーは放出する形態となり、出力コンデンサに電荷が蓄積される。従って、受動素子のエネルギー伝達が1つのスイッチのオンとオフで決定されるため、スイッチ S_1 を高周波駆動することでコンデンサ C_o やインダクタ L_1 を小型軽量化する他ない。これに対して回路方式の改良から電力変換器の高電力密度化へ向けては、能動・受動素子の印加される電圧を分圧させることを目的としたマルチレベル化⁽⁵⁸⁾⁻⁽⁶²⁾、電流値を分流させることを目的としたマルチフェーズ化⁽⁶³⁾⁻⁽⁷⁵⁾の2つが挙げられる。

<マルチレベル化> 図 1.12 (a)にマルチレベル方式の一方式である3レベルDC/DCコンバータ⁽⁴⁹⁾を示す。本回路はインダクタ L_1 , 2つの出力コンデンサ C_{o1}, C_{o2} , 4つの半導体スイッチ S_1, S_2, D_1, D_2 より構成される。この方式は出力コンデンサを2個併用することで回路内に電圧レベルが3つ存在し、各素子の電圧ストレスを低減できるという特徴を有する。この駆動方法としてはメインスイッチ S_1, S_2 の駆動

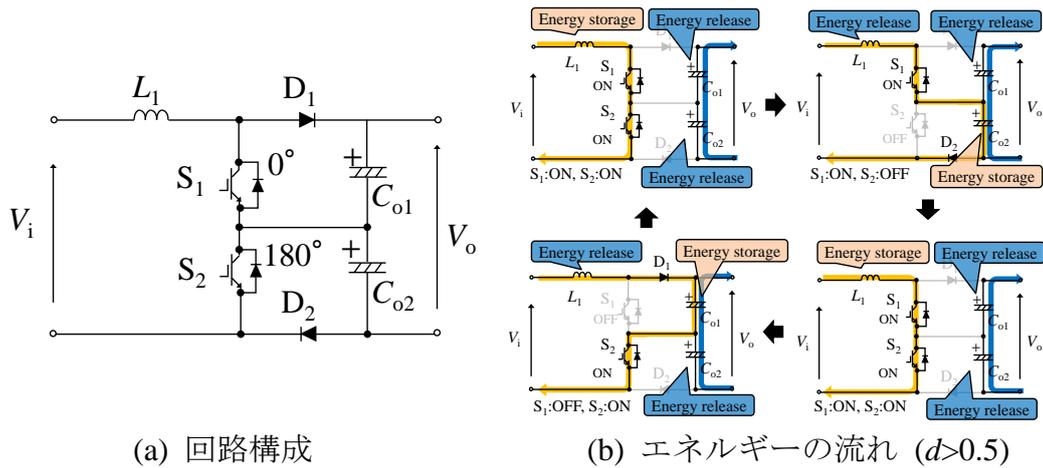


図 1.12 マルチレベル方式昇圧チョップ回路(3 レベル)

信号の位相を 180° シフトさせて駆動させる。図 1.12 (b)には各相のスイッチ信号のデューティ比 d を $d > 0.5$ の条件で駆動させた場合での 1 周期あたりでの受動素子のエネルギーの蓄積と放出の流れを示す。この図から、2 つの出力側電圧平滑用コンデンサそれぞれに着目して見ると、エネルギーの蓄積と放出のやりとりは 1 周期内で 1 回だけであるが、インダクタに関しては 2 回存在する。すなわち、インダクタに対しては等価的にシングルフェーズ方式を 2 倍周波数駆動していることと同じ意味合いをもち、インダクタの体格低減には効果的である。また、2 つの出力平滑コンデンサが直列に接続されるのでシングルフェーズ方式と比較して等しい静電容量を実現するためには、それぞれのコンデンサで 2 倍の静電容量が必要になり体積増大が懸念されるが、 C_{01} , C_{02} は分圧されることになるので、シングルフェーズ方式の C_0 と比較して耐電圧を抑えることができる。これにより、本節第 2 項でも説明した通り、絶縁距離 d を縮小化できるため、静電容量を得やすく、コンデンサの合計体積も従来のシングルフェーズ昇圧チョップ回路と比較してはほとんど変わらない。従って、インダクタの小型軽量化に対して色濃く有効性が残る。しかしながら、本方式は低電圧大電流用途ではパワー半導体デバイスの通過素子数が 2 つ存在するので、導通損失が増大する可能性がある。

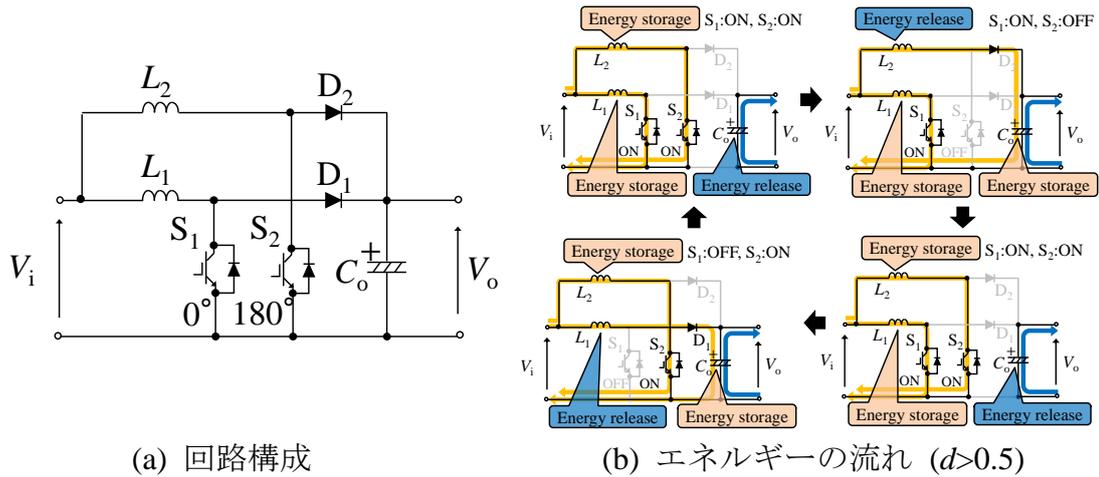


図 1.13 マルチフェーズ方式昇圧チョップ回路(2相)

<マルチフェーズ化> この問題に対して、有効なのは変換器の構成を多相並列化させるマルチフェーズ方式が考えられる。マルチフェーズ方式昇圧チョップ回路(2相)の回路構成を図 1.13 (a)に示す。本回路はシングルフェーズ方式昇圧チョップ回路を多相並列化させることで、入力側の大電流を各回路間で分流化できるので容易に大容量化しやすい特徴を有する。また、本回路の駆動方法はマルチレベル方式と同様にメインスイッチ S_1, S_2 の位相を 180° シフトさせて駆動させることで、交互に出力側へ電流が伝送され、コンデンサの充放電電荷量を低減することで、出力平滑コンデンサの小型軽量化に有効である。

この概念を掲示するため、図 1.13 (b)には各相のスイッチ信号のデューティ比 d を $d > 0.5$ の範囲で駆動させた際の1周期あたりでの受動素子のエネルギーの蓄積と放出の流れを示す。この図から、マルチレベル方式とは反対で、2個のインダクタ L_1, L_2 はそれぞれ1周期あたりで1回の蓄積と放出があるのに対して、出力コンデンサ C_0 では2回存在する。従って、出力コンデンサに対してはシングルフェーズ方式を等価的に2倍周波数で駆動していることに相当し、出力側平滑コンデンサの小型軽量化に対しては有効である。一方、インダクタの合計体積に関しては、入力電流が分流化するため、電流に比例して発生する磁束を低減できるので、合計のインダクタ体積はシングルフェーズ方式と比較しても体積増大の要素にはなりえな

い。従って、本方式はコンデンサの体格低減に有効性が色濃く残る方式と言える。

1.5. 本研究の位置づけ, 目的, 論文構成

1.5.1. 位置づけ

本研究では、小型軽量化が求められる移動が伴う機器内の非絶縁 DC/DC コンバータの高電力密度化に対する検討を実施する。この高電力密度化に対する方策としては第4節で述べたように数多く存在するが、一般的に新規の高性能半導体や高性能受動素子の適用は高価な材料を使用しているケースが多く価格面でボトルネックとなり易い傾向がある。一方で、回路方式の改良による小型軽量化のアプローチは、部品点数こそ多くなるものの高性能な受動素子を使用しなくても、これまでの安価な素子で変換器の高電力密度化を図ることができる。また、複数必要な半導体デバイスはモジュール化・実装技術の発展が考えられ、半導体駆動用ゲート駆動回路に関しては IC(Integrated Circuit)化で回路占有面積の削減や製造合理化で低コスト化が期待できる。こういった技術潮流からゲート駆動回路やパワー半導体を集積化し自己保護機能（短絡・過電圧・過電流など）有した IPM(Intelligent Power Module)や回路方式の改良に対応した半導体モジュールも活用されつつある。

一方で、将来的には高価な能動・受動素子も製造技術の発展や市場の需要・供給のバランスに合わせて安価になる可能性もあり、回路方式の工夫と高性能な素子との組み合わせで、更なる変換器の高電力密度化の可能性も見えてくる。従って、これらの背景を含めて考えても、回路方式の改良から変換器の高電力密度化を検

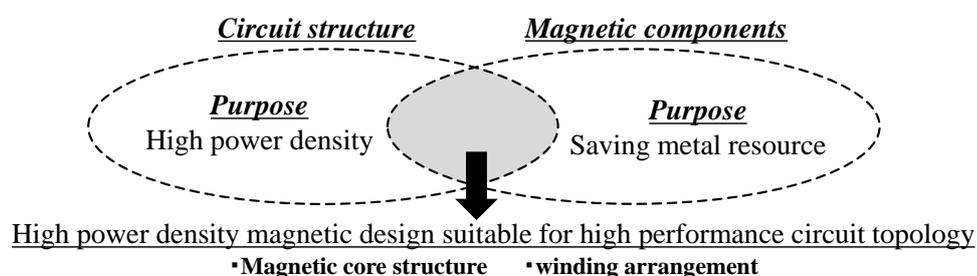


図 1.14 研究対象領域

第1章 序論

討することは普遍的にその有効性が残る。

また、求められる車載用電力変換システムの非絶縁 DC/DC コンバータは、搭載できるバッテリーセル数に価格面とサイズ面で制約があるので蓄電池のみでの高電圧化は難しいため、高出力化に際しては大電流を扱える性能の方が望まれる。同様に、情報通信機器に関しては電子演算器の高速処理と低電圧化の動向から、変換器へは電流容量を増やす方策が重要となる。従って、回路方式の改良としてはマルチフェーズ方式の適用を前提として考える。

しかしながら、マルチフェーズ方式は出力平滑コンデンサの小型軽量化には有効であるが、インダクタの部品点数が増加し実装占有領域を考慮してもインダクタ単体の低背化は可能であっても、複数必要なインダクタの合計体積・重量を効果的に小型軽量化できるものではない。さらに前述したように、インダクタなどの磁性材料はレアメタルを含む金属資源を含むケースも多く、価格面でも小型軽量化することが今後さらに求められる可能性が高いと考えられる。そこで、本研究では図 1.14 に示す研究領域を対象にマルチフェーズ方式に加えて各相それぞれ必要だったインダクタの機能を単一の磁性体コアに集約させ、部品点数削減や小型軽量化について検討を進める。

各相のインダクタを磁気的な結合を利用するとインダクタの小型軽量化に対して有効である。その理由としては3つからなる⁽⁶⁶⁾⁻⁽⁷⁵⁾。

1つ目は部品点数の削減である。従来のマルチフェーズ方式は並列化させた相数に等しい数のインダクタが増加することになる。これに対して各相の巻線を単一の磁性体コアに集約させることで、部品点数の削減が可能である。

2つ目はコア内磁束の低減である。一般的にコアサイズは、第4節2項で述べたように、コア内の最大磁束が大きく関わりを持つ。これに対して逆結合で磁気的に結合させたインダクタは、巻線の直流電流から発生する直流磁束を互いに打消しあうこと、並列化させた回路間で発生する交流磁束をトランスとして共有化できることが挙げられ、これらの点からコア内の磁束を低減でき、インダクタのサイズ低減が可能である。

第1章 序論

3 つ目はインダクタ電流リップルが等価的に従来の図 1.13 で示した方式と比較して高周波動作になることである。これは磁気的な結合によって形成されるトランスの相互誘導の影響により、自相のインダクタ電流は他相のインダクタ電流の影響を受けるため、等価的に高周波動作しているような振る舞いになる。

以上のことが、磁気結合の特徴および利点である。

1.5.2. 本研究の目的

本研究の目的は以下の通りである。

- (a) マルチフェーズ化させた非絶縁 DC/DC コンバータのインダクタを磁気的に結合させ、その有効性を明示することに加え、磁性体コアの磁化飽和を回避し所望の電気的特性を得る設計方法の確立とその実証評価
- (b) 磁気コアの構造や巻線構造の改良による更なる結合インダクタの性能向上の実現と特性解析に基づいた設計方法確立とその有効性の実証評価

以上を目的として、本論文は以下のように構成される。

1.5.3. 論文構成

本研究は全 8 章より構成される。その内容の概要はそれぞれ以下の通りである。

第 1 章では、パワーエレクトロニクス分野における包括的な動向や社会的な意義について述べた。さらに、移動が伴う機器に対する伴う電力変換システムの一例を示し、材料的資源の有限性や電力変換器の高電力密度化に向けた取り組みの必要性について述べている。また、これに対して電力変換器の小型軽量化に向けた方法論について展開している。その後、本研究の立ち位置や目的について掲示している。

第 2 章では、本研究で使用する磁気回路モデルを用いたインダクタ設計手法について述べている。磁気回路を用いたインダクタ設計方法の有効性は任意形状の磁性体コアや巻線構造においてもインダクタを設計できることが利点として挙げられる。また、その具体的な例としてシングルフェーズ方式昇圧チョップ回路の直流用インダクタを例に設計事例を掲示している。

第1章 序論

第3章では、車載用モータ駆動用電力変換システムを想定した2相マルチフェーズ昇圧チョップ回路について取り上げる。まず、インダクタの小型軽量化に向けて各相の非結合インダクタを磁氣的に相互結合させた結合インダクタの特性解析、設計手法の確立、実機による実証的評価の3点を踏まえて、その有効性について言及している。また、コンデンサに関しても従来の非結合インダクタを用いたマルチフェーズ方式はシングルフェーズ方式と比較して静電容量が低減でき小型軽量化が可能であるが、これに対して結合インダクタの搭載がマルチフェーズ方式の出力平滑コンデンサの小型軽量化に対して性能劣化の原因とならないか理論解析と実証評価により評価している。また、シングルフェーズ方式と比較して、マルチフェーズ方式はどの程度静電容量が削減可能か、という視点で小型軽量化の度合いについても合わせて議論している。

第4章では、第3章で取り扱った結合インダクタを三相化へ展開させ、磁性体コア構造に関する議論や電磁氣的な特性解析を実施している。また、従来の非結合インダクタ方式と比較して高電力密度な特性を有していることを示すため、コアサイズと磁束密度を規定した際の電力容量の算出法を提案している。また、実機評価を通してその妥当性について評価している。

第5章では、結合インダクタの磁気コア構造に着目した性能向上手法について提案している。結合インダクタは高い結合係数を有しているとき、サイズ低減に有効であるが、一般的に流用している三脚コアを使用した場合、結合係数が飽和する事例が存在する。加えて、結合係数を向上させるためには大きなエアギャップが必要となる事例が存在する。これに対して、本章ではこれらの問題を解決可能な新規磁気構造の結合インダクタを提案し、このインダクタに対して設計手法の確立と実機による実証評価を実施し、その有効性について論じている。

第6章では、結合インダクタの巻線構造に着目した性能向上手法について検討している。この章では、巻線構造に着目した結合インダクタの先行研究の各種有効性について述べ、本研究の立ち位置について述べている。次に、提案する巻線構造を有する結合インダクタの電磁氣的な特性解析、設計手法を掲示したのちに、仮想的

第1章 序論

なコアを設計することで、従来の結合インダクタとの体格低減効果について確認する。

第7章では、電子演算器の電力供給を担う降圧チョッパ回路について、マルチフェーズ方式を適用し、ダストコアで巻線を覆った積層結合チップインダクタを提案する。ダストコアの場合、比透磁率が直流電流重畳に伴って下がる傾向があり、インダクタンスの変化と直流電流との関係(直流重畳特性)を調査する必要がある。これに対して、電磁界シミュレータを用いて結合インダクタの直流重畳特性について調査を実施し、提案する積層結合チップインダクタの有効性について述べている。また実証評価ではスイッチングデバイスに GaNFET を適用し 1MHz での高周波駆動で評価を実施し提案方式の有効性について確認する。

第8章では、本論文の成果と提案する磁気結合を利用した電力変換器の総括を述べる。

第2章 磁気回路と磁気回路モデルを用いたインダクタ設計法

2.1. 諸言

汎用の磁性体コアを用いてインダクタを設計する方法には、磁性体コアのデータシートに記載されている AL-Value から設計する方法⁽⁷⁶⁾と磁気回路から設計する方法⁽⁷⁷⁾⁻⁽⁷⁸⁾の2つの方法がある。AL-Value から求める方法は、あらかじめ磁性体コアの製造企業が提供している巻線 N とインダクタンスの関係 ($AL=nH/N^2$)を用いてインダクタを設計する方法である。ここで、AL-Value を用いた場合、インダクタの自己インダクタンス L は次式の関係から導かれる⁽⁷⁶⁾。

$$L = AL \cdot N^2 \dots\dots\dots (2.1)$$

ここで、回路仕様で要求されるインダクタンス L がすでに決まっている場合、必要な巻線巻数 N は(2.1)式とコアのデータシートに記載されている AL-Value から容易に設計することができる。しかしながら、磁性体コアの製造企業が提供している AL-Value の数値は磁性体のエアギャップの位置などを限定して測定されていることが多く、企業が提供している情報の範囲内で設計する必要性があるので制約条件が多い。

一方、磁気回路をベースとしたインダクタ設計方法は磁性体コア内での電磁気的挙動について連成した解析を通して、磁性体コアの磁化飽和の回避と所望の電磁気的な特性を実現するインダクタ設計手法である。この利点は磁性部品の構造から磁気回路モデルを考えることで任意な磁性体コア形状や巻線構造の場合においても自由にインダクタを設計できる点にある。

まず、本章では磁気回路の基本的な考え方と磁気回路をベースとしたインダクタ設計方法について述べる。また、磁気回路を用いたインダクタ設計方法の基本的な概念を示すため、具体的に昇圧チョッパ回路の直流用インダクタを事例にその設計手法を掲示する。

2.2. 磁気回路

磁気回路とは、アンペールの法則に基づいた磁性部品に対する理論である。磁気回路は発生する磁束を電気回路における電流と捉え、磁束を作り出している起磁力を電気回路における電圧源として、電気回路と同様にオームの法則やキルヒホッフの法則を用いることができる磁性部品に対しての回路理論である。磁気回路では起磁力や磁束のほかに、それらの関係をオームの法則で結びつける磁気抵抗という因子が存在し、これが電気回路における抵抗に相当する。これらの起磁力、磁束、磁気抵抗の関係はアンペールの周回積分の法則によって定義することができる。

図 1.9 に示すインダクタの磁気回路モデルを導出し、磁気回路モデルと電気回路の対応関係について述べる。図 1.9 に示すインダクタに対して周回する閉磁路 l に対してアンペールの周回積分を適用すると次式が得られる。

$$\oint H dl = N \cdot i_L = H \cdot (l - l_g) + H_g \cdot l_g \dots\dots\dots (2.2)$$

ここで、 H は磁性体コア中に生じる磁界の強さ、 H_g はエアギャップ中の磁界の強さである。磁性体内部とエアギャップでの磁束 ϕ はガウスの法則に基づいて連続しており、磁性体内部とエアギャップ部分で同じ断面積 A_L を磁束が通ると近似すれば、磁束密度 B 、磁界の強さ H 、 H_g の関係は真空中の透磁率 μ_0 と磁性の比透磁率 μ_r とすると次式で示される。

$$\phi = B \cdot A_L = \mu_0 \cdot \mu_r \cdot H \cdot A_L = \mu_0 \cdot H_g \cdot A_L \dots\dots\dots (2.3)$$

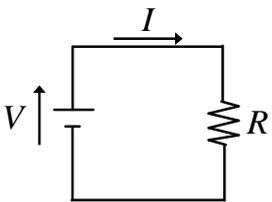
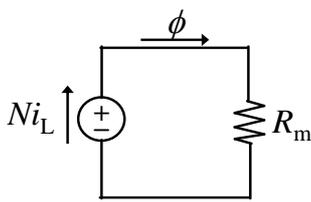
ただし、導出の際にエアギャップ部分の比透磁率 μ_r は真空中と等しいものとして 1 としている。従って、(2.2)-(2.3)式より次式の関係が導出される。

$$N \cdot i_L = \frac{l - l_g}{\mu_0 \cdot \mu_r \cdot A_L} \cdot \phi + \frac{l_g}{\mu_0 \cdot A_L} \cdot \phi = R_{\text{mcore}} \cdot \phi + R_{\text{mg}} \cdot \phi = R_m \cdot \phi \dots\dots\dots (2.4)$$

ここで、 R_{mcore} はコア内の磁気抵抗、 R_{mg} はエアギャップでの磁気抵抗、 R_m はこれらの合成抵抗値であり、変換の際には以下の関係を用いている。

$$R_{\text{mcore}} = \frac{l - l_g}{\mu_0 \cdot \mu_r \cdot A_L}, \quad R_{\text{mg}} = \frac{l_g}{\mu_0 \cdot A_L} \dots\dots\dots (2.5)$$

表 2.1 磁気回路と電気回路の各要素の対応関係

Electric circuit		Magnetic circuit	
			
Components	Symbols	Components	Symbols
Voltage	V	Magnetomotive force	Ni_L
Current	I	flux	ϕ
Resistance	R	Magnetic reluctance	R_m

この(2.4)式を磁気回路におけるオームの法則といい、電気回路理論における起電力 V 、電流 I 、電気抵抗 R と対応させて考えると、表 2.1 に示すように起電力 V には起磁力 Ni_L 、抵抗 R にはコアの寸法や材質で一様に決定される磁気抵抗 R_m 、電流 I には起磁力から発生する磁束 ϕ がそれぞれ対応関係に当たる。ただし、電気回路との違いとして、抵抗 R は電力を消費する要素であるが、磁気抵抗 R_m はエネルギーを蓄積する要素であり、この点が電気回路と大きく違う点である。

2.3. 磁気回路モデルを用いたインダクタ設計法

2.3.1. シングルフェーズ方式昇圧チョッパ回路のインダクタ設計

この磁気回路モデルを用いたインダクタの設計方法の事例として、図 1.10 に示すシングルフェーズ方式昇圧チョッパ回路の直流用インダクタの設計事例を掲示する。

まず、インダクタを設計する上で重要なのはインダクタ電流リップル値とコア内磁束の最大値である。前者はコンバータ全体の電力変換効率に関係を持つことや回路内の半導体デバイスの通電時における電流最大値を決める要素である。また、負

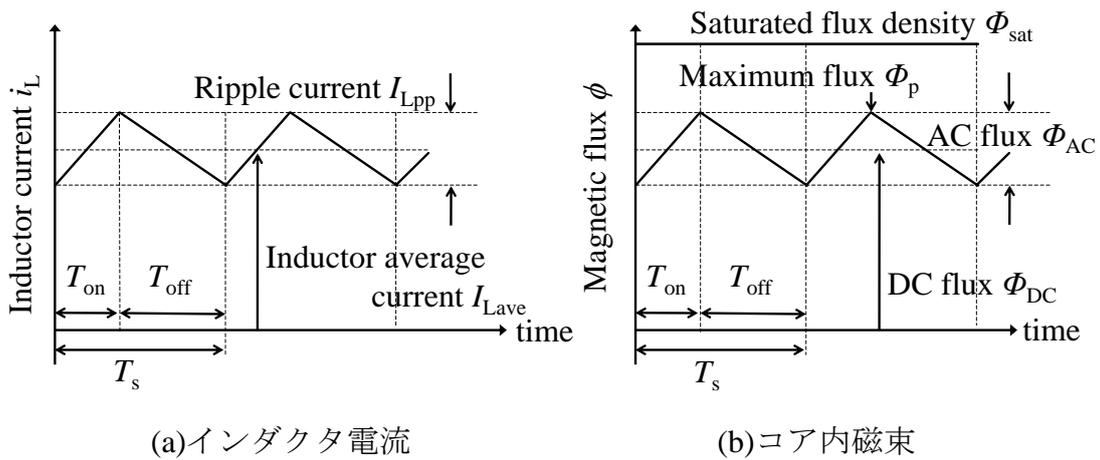


図 2.1 インダクタ電流とコア内磁束の模式図

荷変動時における電流連続モードや電流不連続モードとなる範囲を決定づける要素であるので仕様に合わせて設計される必要性がある。一方、後者は磁性体コアの磁化飽和を発生させないで、高出力時においても安定してインダクタンスを保持するために設計しなければならない要素である。仮に、磁性体コアの磁化が飽和すると磁性体コアを用いることで得ていた高いインダクタンスは大幅に低下し、等価的に巻線のみインダクタンスとなってしまいうため過剰な電流が回路内を通過することになる。その結果、変換器内の半導体デバイスの熱暴走を招き、破損する可能性がある。

以上のことから、インダクタリプル電流値とコア内磁束密度を設計することが重要である。

2.3.2. 特性解析

まず、インダクタ電流リプルとコア内磁束についてモデル化するにあたり昇圧チョップ回路の電流連続モード駆動時におけるインダクタの電流波形とコア内磁束波形を図 2.1 (a), (b)にそれぞれ示す。インダクタ電流 i_L は平均電流 I_{Lave} の上にメインスイッチ S_1 のオンとオフのスイッチングに伴って変化するインダクタ電流リプル I_{Lpp} が重畳する電流波形である。インダクタ平均電流は回路の負荷状態に伴っ

第2章 磁気回路と磁気回路モデルを用いたインダクタ設計法

て変化し、リップル電流はデューティ比やインダクタンス等に依存して変化する要素である。

まず、磁性体コアの磁化の飽和を避けるためには図 2.1 (b)に示す最大磁束 Φ_p を使用する磁性体コアの材質と断面積から決定される飽和磁束 Φ_{sat} より下げて設計すれば磁化飽和を避けることができるので、最大磁束 Φ_p を磁気回路からモデリングする。

<直流磁束解析> はじめに、インダクタの平均電流 I_{Lave} から発生する直流磁束 Φ_{DC} の解析を実施する。表 2.1 の磁気回路モデルより i_L を I_{Lave} とし、 ϕ を Φ_{DC} とすれば、キルヒホッフの法則を用いると次式の関係が得られる。

$$N \cdot I_{Lave} = \Phi_{DC} \cdot R_m \dots\dots\dots (2.6)$$

これより、インダクタ平均電流に伴って発生する直流磁束 Φ_{DC} は次式で示される。

$$\Phi_{DC} = \frac{N \cdot I_{Lave}}{R_m} \dots\dots\dots (2.7)$$

<交流磁束解析> 次に、交流磁束 Φ_{AC} を求める。交流磁束は、ファラデーの法則に基づいてインダクタ巻線に電圧が印加されることで発生する。ここで、図 1.10 よりスイッチ S_1 のオン期間 T_{on} には、インダクタ巻線に印加される電圧 v_L はキルヒホッフの法則に基づいて、入力電圧 V_i と等しくなることから、ファラデーの法則を適用すると次式の関係が得られる。

$$v_L = V_i = N \cdot \frac{\Phi_{AC}}{T_{on}} \dots\dots\dots (2.8)$$

ここで、磁束の変化値 Φ_{AC} について解くと、次式が得られる。

$$\Phi_{AC} = \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots (2.9)$$

ただし、 T_{on} はデューティ比 d とスイッチング周期 T_s を用いて $T_{on} = dT_s$ としている。一方、メインスイッチ S_1 がオフ期間においては、インダクタ巻線電圧は $v_L = V_i - V_o$ の電圧が印加されることになるが、定常状態においては、スイッチオンとオフ期間に磁束の増減は図 2.1(b)のように等しくなるので、ここでは、解析結果を改めて記

載することは省略する。

<最大磁束> これまでの解析結果を用いてコア内磁束の最大値をモデル化する。コア内における最大磁束 Φ_p は図 2.1 (b) から見て分かるように直流磁束 Φ_{DC} と交流磁束の半値 $\Phi_{AC}/2$ の和で示される。従って、コア内の最大磁束 Φ_p は式(2.7)と式(2.9)より、次式で表現される。

$$\Phi_p = \Phi_{DC} + \frac{1}{2} \Phi_{AC} = \frac{N \cdot I_{Lave}}{R_m} + \frac{1}{2} \cdot \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots (2.10)$$

従って、使用するコアの断面積を A_L とすれば、駆動時におけるコア内の最大磁束密度 B_{max} は次式で与えられる。

$$B_{max} = \frac{\Phi_p}{A_L} \dots\dots\dots (2.11)$$

<インダクタリプル電流解析> 次に、インダクタ電流リプル I_{Lpp} を磁気回路モデルより、数式的にモデル化する。ここでは、磁束変化 Φ_{AC} に対する起磁力の変化に着目してインダクタ電流リプル I_{Lpp} について求める。表 2.1 の磁気回路モデルをすべて交流成分に置き換え起磁力を NI_{Lpp} 、発生する磁束を Φ_{AC} とし、磁気回路モデルにおいてキルヒホッフの法則を適用すると次式の関係が得られる。

$$N \cdot I_{Lpp} = \Phi_{AC} \cdot R_m \dots\dots\dots (2.12)$$

従って(2.9)式と(2.12)式よりインダクタ電流リプル I_{Lpp} は次式で表現される。

$$I_{Lpp} = \frac{R_m \cdot \Phi_{AC}}{N} = \frac{V_i \cdot R_m}{N^2} \cdot d \cdot T_s \dots\dots\dots (2.13)$$

2.3.3. 設計

次に、インダクタの設計について述べる。設計する評価回路定数を表 2.2 に示す。使用する磁性体コアのサイズと材質は汎用フェライトコア PC40EC90×90×30 を用いて行う。設計は、コア内磁束密度を 250mT、インダクタリプル電流を 5A とし、設計するものとし、これらの特性を得ることを実機評価する上での評価事項とする。

表 2.2 回路仕様と設計条件

Input voltage	V_i	50V
Output voltage	V_o	120V
Duty ratio	d	0.583
Switching frequency	f_s	50kHz
Output power	P_o	1kW
Inductor average current	I_{Lave}	20A
Inductor ripple current	I_{Lpp}	5A
Maximum flux density	B_{max}	250mT
Sectional area in center leg (PC40EC90×90×30)	A_L	707mm ²

設計はコア内磁束に関する条件とインダクタ電流リップルに関する条件を両方満たす必要性があり、(2.10)式と(2.13)式から分かる通り、磁気抵抗値 R_m と巻線巻数 N の2つの要素から考えなければならない。従って、(2.10)式と(2.13)式を連立させて2つの特性を満足させる設計方法を掲示する。設計する手順としては、巻線巻数 N の決定、磁気抵抗 R_m の算出、インダクタンス L の算出の順序で設計する。

<巻線巻数 N の決定> まず、巻線巻数 N から決定する。磁性体内の磁化を飽和させないためには変換器駆動時における最大磁束を Φ_{max} とし、解析で求めた最大磁束 Φ_p で $\Phi_p \leq \Phi_{max}$ の条件を考えればよい。従って、最大磁束に関する(2.10)式にインダクタ電流リップルに関する(2.13)式の R_m を代入して $\Phi_p \leq \Phi_{max}$ を考えると次式が得られる。

$$(2 \cdot \Phi_{max} \cdot I_{Lpp}) \cdot N - (2 \cdot I_{Lave} + I_{Lpp}) \cdot V_i \cdot d \cdot T_s \geq 0 \dots\dots\dots (2.14)$$

ここで Φ_{max} は、巻線を巻きつける磁性体コアの中央脚断面積 A_L は 707mm²、設計する B_{max} は 250mT であるので(2.11)式より 176.8μWb となる。この巻線数 N に関する(2.14)式に対して、表 2.2 に示す回路仕様を代入すると巻線巻数は $N \geq 16.49$ となり、ここでは巻線巻数は 17turn と決定する。

表 2.3 作成したインダクタの設計値と実測値

Number of winding turns		N	17turns
Self-inductance	Designed value	L^*	116 μ H
	Measured value	L	116.3 μ H



図 2.2 作成したインダクタ

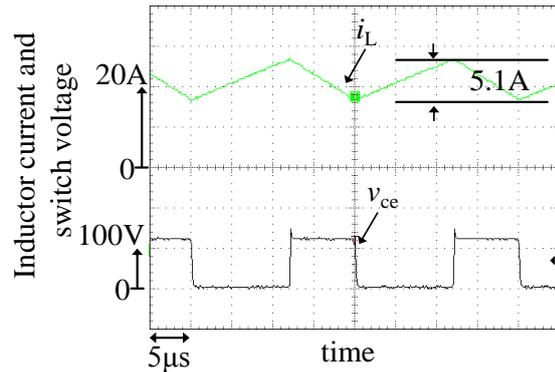


図 2.3 動作波形

<磁気抵抗の算出> 巻線巻数 N が決定したので、次に磁気抵抗値 R_m を決定する。磁気抵抗値 R_m を決定するに当たっては、インダクタ電流リップルの条件式から求める。(2.13)式を変更すると次式が得られる。

$$R_m = \frac{I_{Lpp} \cdot N^2}{V_i \cdot d \cdot T_s} \dots\dots\dots (2.15)$$

この(2.15)式に表 2.2 で示す回路仕様を代入すると、 $R_m=2.48A/\mu Wb$ と算出される。

<インダクタンス値の算出> 最後に、磁気抵抗の直接測定は不可能であるため、具体的に設計した巻線巻数と磁気抵抗値を以下の関係式に代入して設計する自己インダクタンス L を算出し、これを目標値としてエアギャップを設けインダクタを作成する。

$$L = \frac{N^2}{R_m} \dots\dots\dots (2.16)$$

ここで、(2.16)式に対して設計した磁気抵抗 R_m 、巻線巻数 N を代入すれば、インダク

第2章 磁気回路と磁気回路モデルを用いたインダクタ設計法

タンスの設計値を得ることができる。このインダクタ設計方法に基づいて作成したインダクタの外観を図2.2に示し、実際にLCRメータを用いて測定したインダクタンス実測値と(2.16)式に基づいて計算した設計値を表2.3に示す。この表から設計値と実測値に関しては、ほとんど誤差なく作成できていることが確認できる。

2.3.4. 実証評価

設計方法の妥当性を確認するため、実際に設計したインダクタをシングルフェーズ昇圧チョッパ回路に搭載し実機動作を評価する。動作波形を図2.3に示す。ここで、図中のスイッチ電圧はIGBTのコレクタ-エミッタ間の電圧を測定している。この実機動作波形から、インダクタ電流リップル I_{Lpp} は実測値5.1Aとなっており、設計値である5.0Aとほぼ等しくなっていることが確認できる。また、インダクタ電流は磁気飽和特有のひずんだ波形ではなく安定して動作していることが確認できる。このことから磁気回路モデルを用いたインダクタの設計方法の妥当性が確認できる。

2.4. 結言

本章では、磁気回路の基本的な考え方を提示し、実際に磁気回路をベースとしたインダクタの設計手法について述べた。この設計方法では、インダクタの構造から決定される磁気回路を考えることで、電磁的な特性を所望の仕様へと設計することが可能である。次章からは、この磁気回路を用いて車載用モータ駆動用電力変換器内の昇圧チョッパ回路のインダクタの小型軽量化可能な結合インダクタの設計法やその有効性について議論する。

第3章 車載用を想定した電力変換回路の小型軽量化

3.1. 諸言

2014年にハイブリットカーや電気自動車に続く第3のエコカー燃料電池車(MIRAI)が発表された。このモータ駆動用電力変換システムでは燃料電池とモータ駆動用インバータの間に4相マルチフェーズ方式昇圧チョップ回路が採用されている⁽⁷⁹⁾。この昇圧チョップ回路の特徴は、走行時に変動する負荷状態に合わせて並列化させた1-4相ある各相の回路を軽負荷では1相分、重負荷になるにつれて駆動相数を増やす制御をすることで回路全体の総合効率の向上が達成されている。このように負荷に応じて駆動相数を変化させることは、高効率化による連続航続距離向上の面において非常に魅力的であるものの、本コンバータのインダクタには4つの非結合インダクタが適用されており、この点における部品点数や占有体積・重量の増加が懸念される。これに対して、本研究ではインダクタの小型軽量化を目的にマルチフェーズ方式昇圧チョップ回路内の非結合インダクタを単一磁性体コアに各相の巻線を集約させた結合インダクタを用いたマルチフェーズ昇圧チョップ回路を提案する。まず、第2節では結合インダクタを用いたインダクタの小型軽量化について述べる。想定する相数は回路構成の容易さから2相マルチフェーズ方式昇圧チョップ回路を取り上げ、この回路に搭載した場合の結合インダクタの特性解析、設計手法、実機による実証評価を通して、その有効性について述べる。

従来独立していた各相の非結合のインダクタを1つの磁性体コアに統合すると、相互誘導と漏れインダクタンスでの自己誘導を同時に扱う必要があるため、単純なインダクタやトランスの設計方法とは異なり、それぞれの機能配分の割合、すなわち、結合の強さを考慮することが重要となる。これに対して、本研究ではインダクタの電流成分を相互誘導と自己誘導に関わる成分の2つに分けて捉え、インダクタ電流の振る舞いを詳細に解析する。次に、磁気回路モデルを用いてこれら2つの

第3章 車載用を想定した電力変換回路の小型軽量化

電流成分とコア内磁束の連成させた解析を実施し、相互誘導に関わる磁束と漏れ磁束による自己誘導に関わる磁束と電流の関係性についても明らかにする。また、解析結果を用いて結合インダクタを設計する方法について述べ、実験的に評価する。

第3節からではマルチフェーズ方式のコンデンサの小型軽量化の可能性について議論する。すでに、第1章にて非結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路はシングルフェーズ方式と比較して各相交互に出力側に電荷が供給されるので出力側平滑コンデンサの小型軽量化に有効である概念について掲示した。ここでは、2相マルチフェーズ方式昇圧チョップ回路に対して結合インダクタの搭載が従来の非結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路と比較して性能劣化の要因とならないか、理論解析と実機評価により検証する。また、シングルフェーズ方式と比較してマルチフェーズ方式はどの程度静電容量が削減できるか調査する。

3.2. 結合インダクタ搭載によるインダクタの小型軽量化

3.2.1. 回路構成

図3.1に結合インダクタを用いた2相マルチフェーズ方式昇圧チョップ回路を示す。ここで V_i , V_o はそれぞれ入力電圧, 出力電圧, i_{L1} , i_{L2} は各相のインダクタ電流, S_1 , S_2 はメインスイッチ, D_1 , D_2 は出力ダイオード, L_1 , L_2 は結合インダクタの自己インダクタンス, M は相互インダクタンス, C_o は出力側平滑コンデンサを示す。

2相マルチフェーズ方式の場合は図3.2に示すように各相のスイッチング信号の位相を 180° シフトさせて駆動させるので、スイッチングの状態に応じて4つの動作モードが存在する。動作モードの定義については、モード1は S_1 がオン, S_2 がオフの状態, モード2は S_1 がオフ, S_2 がオンの状態であり各相のスイッチング状態がモード1と逆転の状態である。同様に、モード3は両方のスイッチがオフ, モード4は両方のスイッチがオンとなるモードである。回路動作時のモードの出現パターン

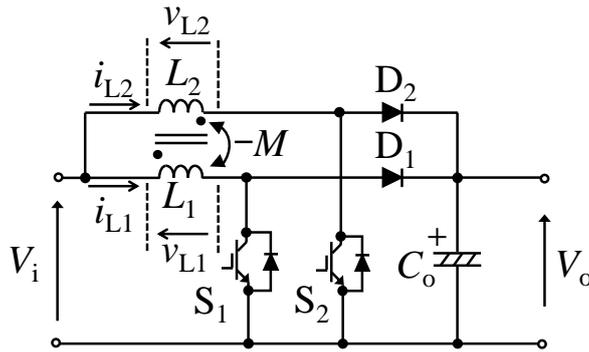


図 3.1 結合インダクタを用いたマルチフェーズ昇圧チョッパ回路(2相)

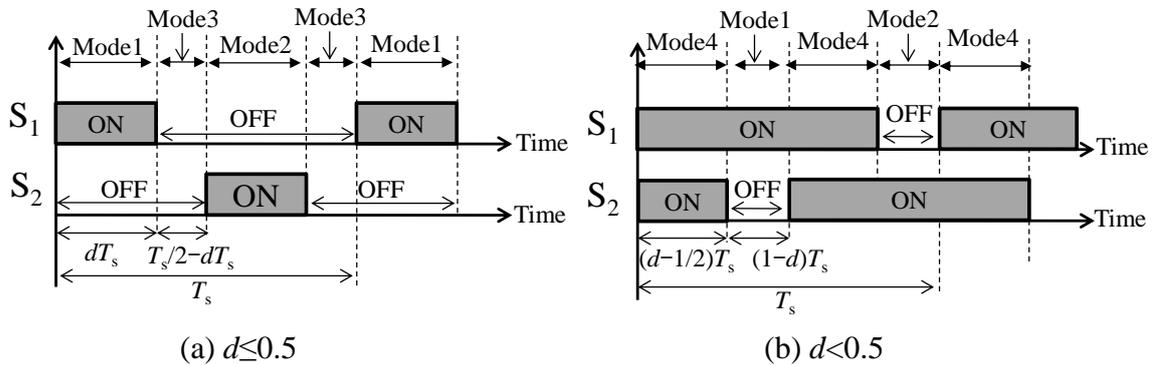


図 3.2 2相マルチフェーズ方式の各相のスイッチ S_1, S_2 の信号

はスイッチのデューティ比 d が 0.5 を境に変化し、デューティ比 d が $d \leq 0.5$ の動作条件では各周期に対して 1→3→2→3 のパターンを繰り返す、 $d > 0.5$ よりも大きくなるとモード 3 に代わってモード 4 が出現し、4→1→4→2 のパターンを繰り返す。デューティ比が $d=0.5$ のときはモード 1 とモード 2 を交互に繰り返す形態となる。

3.2.2. 電気的特性解析

非結合インダクタでは自己インダクタンスによる自己誘導のみであるが、結合インダクタの場合では各相のインダクタが磁氣的に結合しているため巻線間で相互インダクタンス M による相互誘導が発生する。そこで、インダクタ電流と各インダクタンスの関係性について明らかにし、インダクタの設計の際に回路仕様から要求されるインダクタ電流リップル振幅特性について解析を実施する。

<インダクタ電流とインダクタンスの関係性> 結合インダクタの巻線に印加さ

第3章 車載用を想定した電力変換回路の小型軽量化

れる電圧 v_{L1} , v_{L2} , インダクタ電流 i_{L1} , i_{L2} とすればファラデーの法則を用いると次式
の関係が得られる。

$$\begin{cases} v_{L1} = L_1 \cdot \frac{di_{L1}}{dt} - M \cdot \frac{di_{L2}}{dt} \\ v_{L2} = L_2 \cdot \frac{di_{L2}}{dt} - M \cdot \frac{di_{L1}}{dt} \end{cases} \dots\dots\dots (3.1)$$

この(3.1)式より、巻線印加電圧 v_{L1} , v_{L2} は各モードにおいて変化するため、電流の挙動も同様にモード毎で決定される。巻線印加電圧 v_{L1} , v_{L2} の変化は図 3.1 の回路図でキルヒホッフの法則を適用すると、両相それぞれでスイッチがオン時では巻線電圧は $v_L=V_i$, オフ時では $v_L=V_i-V_o$ といったように半導体スイッチのオンとオフで変化をする。これらの関係をまとめると次式で示される。

$$\begin{cases} v_{L_on} = V_i \\ v_{L_off} = V_i - V_o \end{cases} \dots\dots\dots (3.2)$$

従って、図 3.2 で定義したモード別に(3.1)-(3.2)式を適用すれば、電流の挙動を解析することができる。ただし、解析をするに当たっては、 L_1 , L_2 は対称性を保持するため、各相で等しい値として設計されるので $L_1=L_2=L$ とする。以下に各モードのインダクタ電流について解析した結果を示す。

<Mode 1 の期間>

$$\begin{cases} \frac{di_{L1_mod1}}{dt} = \frac{1}{L-M} \cdot \left(V_i - \frac{V_o}{2} \right) + \frac{1}{L+M} \cdot \frac{V_o}{2} \\ \frac{di_{L2_mod1}}{dt} = \frac{1}{L-M} \cdot \left(V_i - \frac{V_o}{2} \right) - \frac{1}{L+M} \cdot \frac{V_o}{2} \end{cases} \dots\dots\dots (3.3)$$

<Mode 2 の期間>

$$\begin{cases} \frac{di_{L1_mod2}}{dt} = \frac{1}{L-M} \cdot \left(V_i - \frac{V_o}{2} \right) - \frac{1}{L+M} \cdot \frac{V_o}{2} \\ \frac{di_{L2_mod2}}{dt} = \frac{1}{L-M} \cdot \left(V_i - \frac{V_o}{2} \right) + \frac{1}{L+M} \cdot \frac{V_o}{2} \end{cases} \dots\dots\dots (3.4)$$

<Mode 3 の期間>

$$\frac{di_{L1_mod3}}{dt} = \frac{di_{L2_mod3}}{dt} = \frac{1}{L-M} \cdot (V_i - V_o) \dots\dots\dots (3.5)$$

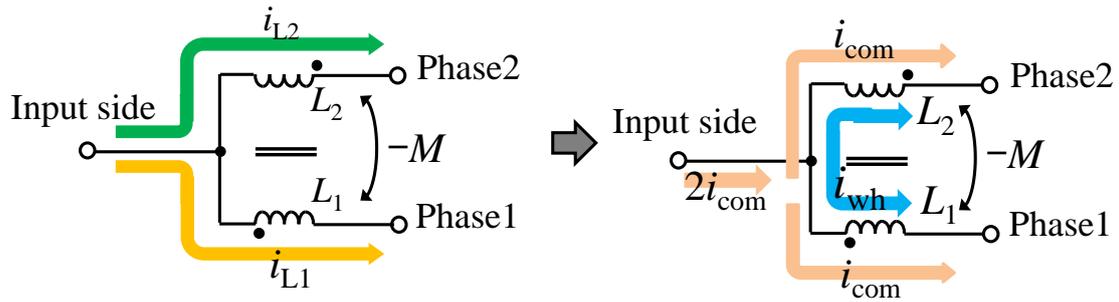


図 3.3 共通電流成分 i_{com} と循環電流成分 i_{wh} の経路模式図

<Mode 4 の期間>

$$\frac{di_{L1_mod4}}{dt} = \frac{di_{L2_mod4}}{dt} = \frac{1}{L-M} \cdot V_i \dots\dots\dots (3.6)$$

これらの結果より, (3.3)-(3.4)式で表されるモード1とモード2の各相電流の挙動は, 各相に共通な成分と絶対値が同じで方向が逆の成分の2つの電流成分に分けることができ, モード3とモード4に関しては(3.5)-(3.6)式からわかる通り, 各相とも共通の挙動となることが分かる。

これらの各動作モードのインダクタ電流の振る舞いに対して, 各相に共通な電流成分を共通電流 i_{com} , 絶対値が同じで逆方向の電流成分を各相間の循環と捉え, これを循環電流 i_{wh} とすると各相の電流の挙動は次式で表現することができる。

$$\begin{cases} \frac{di_{L1}}{dt} = \frac{di_{com}}{dt} + \frac{di_{wh}}{dt} \\ \frac{di_{L2}}{dt} = \frac{di_{com}}{dt} - \frac{di_{wh}}{dt} \end{cases} \dots\dots\dots (3.7)$$

$$\begin{cases} \frac{di_{com}}{dt} = \frac{1}{L-M} \cdot \left(V_i - (s_1 + s_2) \cdot \frac{V_o}{2} \right) \\ \frac{di_{wh}}{dt} = \frac{1}{L+M} \cdot (s_2 - s_1) \cdot \frac{V_o}{2} \end{cases}$$

ここで, s_1 と s_2 はスイッチングの状態を表す論理関数であり次式として定義する。

$$\begin{cases} s_1 = 0 (S_1 : \text{ON}), & s_1 = 1 (S_1 : \text{OFF}) \\ s_2 = 0 (S_2 : \text{ON}), & s_2 = 1 (S_2 : \text{OFF}) \end{cases} \dots\dots\dots (3.8)$$

第3章 車載用を想定した電力変換回路の小型軽量化

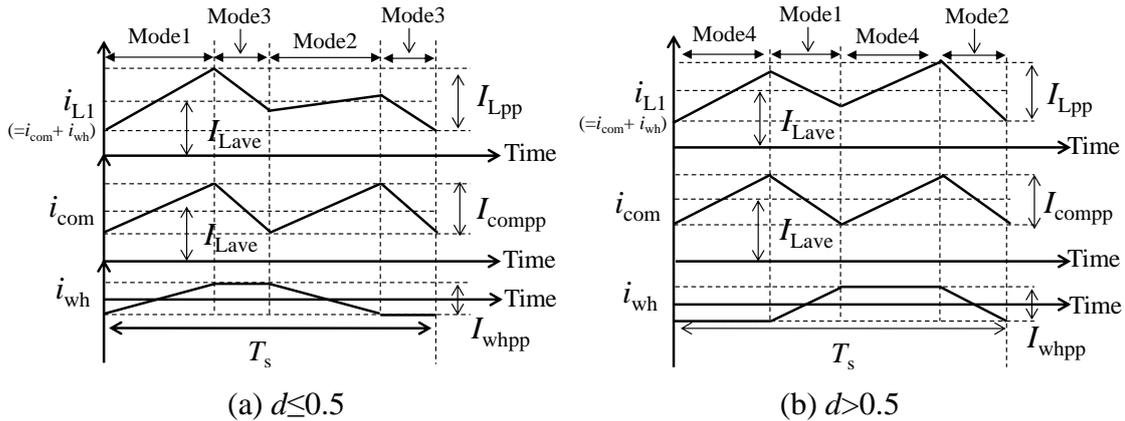


図 3.4 インダクタ電流の模式図

この(3.7)式より共通電流 i_{com} の変化には自己インダクタンス L と相互インダクタンス M の差, すなわち, 漏れインダクタンス $L_{lk}(=L-M)$ が関わるということが分かる。一方, 循環電流成分 i_{wh} の変化には自己インダクタンス L と相互インダクタンス M の和 $L+M$ が関わり, これを漏れインダクタンス L_{lk} と相互インダクタンス M で表現すると $L_{lk}+2M$ となるので, この電流成分は相互インダクタンスが支配的に関わりを持つことが分かる。(3.7)式の解析結果より共通電流 i_{com} と循環電流 i_{wh} の経路を図示すると図 3.3 のように示すことができる。循環電流 i_{wh} は各相のスイッチング状態の変化に伴って方向が反転するため交流であり, また各相の間を還流するだけで入力側にも出力側にも関与しないため, 電力変換には関わらない電流成分である。 i_{wh} が交流的挙動しか取り得ないことから直流電流が重畳するのは共通電流 i_{com} である。

<インダクタ電流振幅特性> 次に, インダクタ電流振幅特性について解析を行う。インダクタリプル振幅特性は 1 相側, 2 相側の形状が完全に左右対称とした場合では, 位相が 180° ずれているのみで大きさは等しくなるので, ここでは 1 相側のみ解析を行う。まず, (3.3)-(3.6)式で示されるインダクタ電流の傾き, その電流成分の傾きを示す(3.7)式を用いて 1 周期 T_s のそれぞれ電流波形を模式的に示すと図 3.4 のように示すことができる。この図 3.4 中の共通電流 i_{com} は前述の通りインダクタの平均電流が重畳するので, その電流を I_{Lave} と表記している。

第3章 車載用を想定した電力変換回路の小型軽量化

$d \leq 0.5$ の場合では、インダクタ電流 i_{L1} の振幅値の変化は、モード1とモード2で増加し、モード3で減少する波形になる。また、その電流成分である共通電流 i_{com} に関しては、モード1とモード2で等しく増加、モード3で減少するような波形となる。循環電流 i_{wh} に関しては各相のスイッチング状態が異なる場合のみ傾きを持つ電流波形である。インダクタ電流のリプル振幅が最大となるのは、共通電流成分のリプル振幅 I_{compp} と循環電流成分のリプル振幅 I_{whpp} が共に合わさるモード1の電流変化と等しくなる。従って、インダクタ電流のリプル振幅値 I_{Lpp} は共通電流成分のリプル振幅値 I_{compp} と循環電流成分のリプル振幅値 I_{whpp} の和で求めることができるので次式で表現される。

$$\begin{cases} I_{compp_d \leq 0.5} = \frac{1}{L_{lk}} \cdot \left(V_i - \frac{V_o}{2} \right) \cdot d \cdot T_s \\ I_{whpp_d \leq 0.5} = \frac{1}{L_{lk} + 2M} \cdot \frac{V_o}{2} \cdot d \cdot T_s \\ I_{Lpp_d \leq 0.5} = I_{compp_d \leq 0.5} + I_{whpp_d \leq 0.5} = \left\{ \frac{1}{L_{lk}} \cdot \left(V_i - \frac{V_o}{2} \right) + \frac{1}{L_{lk} + 2M} \cdot \frac{V_o}{2} \right\} \cdot d \cdot T_s \end{cases} \quad \dots\dots (3.9)$$

$d > 0.5$ の範囲ではインダクタ電流リプル I_{Lpp} は共通電流成分のリプル振幅 I_{compp} と循環電流成分 I_{whpp} が共に負の傾きで重なり合うモード2の電流変化値と等しくなる。同様に、インダクタ電流のリプル振幅値 I_{Lpp} は次式で得ることができる。

$$\begin{cases} I_{compp_d > 0.5} = \frac{1}{L_{lk}} \cdot \left(\frac{V_o}{2} - V_i \right) \cdot (1-d) \cdot T_s \\ I_{whpp_d > 0.5} = \frac{1}{L_{lk} + 2M} \cdot \frac{V_o}{2} \cdot (1-d) \cdot T_s \\ I_{Lpp_d > 0.5} = I_{compp_d > 0.5} + I_{whpp_d > 0.5} = \left\{ \frac{1}{L_{lk}} \cdot \left(\frac{V_o}{2} - V_i \right) + \frac{1}{L_{lk} + 2M} \cdot \frac{V_o}{2} \right\} \cdot (1-d) \cdot T_s \end{cases} \quad \dots\dots (3.10)$$

3.2.3. 電磁的特性解析

次に、実際のインダクタを設計するためには、磁性体コアの磁化の飽和を防ぐため、コア内磁束の振る舞いについて把握する必要がある。そこで磁気回路モデルを用いて、これまで解析した電流の挙動と磁束の挙動を連成させてコア内磁束の

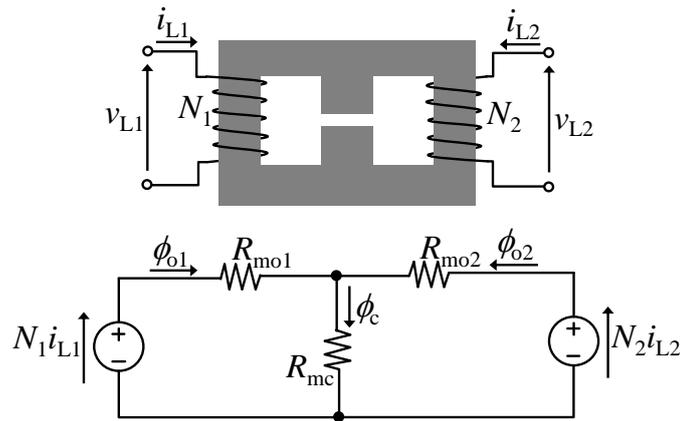


図 3.5 結合インダクタの磁気回路

振る舞いを解析する。

図 3.5 に 2 相マルチフェーズ方式昇圧チョッパ回路の結合インダクタの構造と磁気回路モデルを示す。結合インダクタの作成は三脚の磁性体コアを用いて作製する場合を想定しており、各相の巻線 N_1, N_2 は三脚コアの外側脚に逆結合になるように巻きつけて構成する。磁気回路モデルでは各相の巻線 N_1, N_2 に流れる電流 i_{L1}, i_{L2} による起磁力を $N_1 i_{L1}, N_2 i_{L2}$ として電圧源に対応させている。また、それぞれの起磁力源から、外側脚の各磁路の磁気抵抗 R_{mo1}, R_{mo2} に磁束 ϕ_{o1}, ϕ_{o2} が流れ、それらが中央脚の磁気抵抗 R_{mc} へ磁束 ϕ_c として流れるモデルである。このモデル内の外側脚と中央脚の磁気抵抗 R_{mo1}, R_{mo2}, R_{mc} に関しては各脚部の平均磁路長と断面積を用いて、以下のように定義している。

$$R_{mo1} = \frac{l_{o1}}{\mu_0 \cdot \mu_r \cdot A_{o1}}, \quad R_{mo2} = \frac{l_{o2}}{\mu_0 \cdot \mu_r \cdot A_{o2}}, \quad R_{mc} = \frac{l_c - l_g}{\mu_0 \cdot \mu_r \cdot A_c} + \frac{l_g}{\mu_0 \cdot A_c} \quad \dots\dots\dots (3.11)$$

ここでは、はじめにインダクタ電流の成分である共通電流成分 i_{com} と還流電流成分 i_{wh} 、これらによって生じるコア内磁束の関係性について洗い出し、次にインダクタ設計の際に重要な最大磁束を求める。

<インダクタ電流成分とコア内磁束の関係性> 図 3.5 の磁気回路モデルにおいてコアが左右対称であると仮定して磁気抵抗を $R_{mo1}=R_{mo2}=R_{mo}$ とし、各外側脚の起磁力 $N_1 i_{L1}, N_2 i_{L2}$ をそれぞれ $N i_{com}, N i_{wh}$ の 2 つの成分に分離して考える。このように考

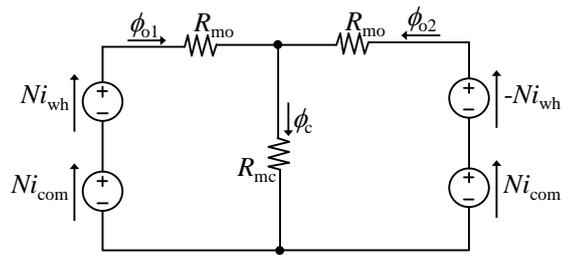


図 3.6 起磁力成分を分離させた等価磁気回路

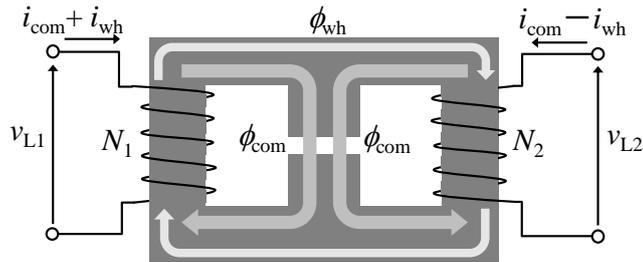


図 3.7 共通磁束成分 ϕ_{com} と循環磁束成分 ϕ_{wh} の模式図

えることで、インダクタ電流成分 i_{com} , i_{wh} によって生じる磁束の関係性を明らかにすることができる。インダクタ電流成分を分離して考えた場合、磁気回路モデルは図 3.6 のように示せる。この図 3.6 の磁気回路における各磁束 ϕ_{o1} , ϕ_{o2} , ϕ_c の挙動をキルヒホッフの法則を適用して解析すると、それらは共通電流 i_{com} と循環電流 i_{wh} を用いて次式で表される。

$$\begin{cases} \phi_{o1} = \frac{1}{R_{mo} + 2R_{mc}} \cdot N \cdot i_{com} + \frac{1}{R_{mo}} \cdot N \cdot i_{wh} \\ \phi_{o2} = \frac{1}{R_{mo} + 2R_{mc}} \cdot N \cdot i_{com} - \frac{1}{R_{mo}} \cdot N \cdot i_{wh} \dots\dots\dots (3.12) \\ \phi_c = \phi_{o1} + \phi_{o2} = 2 \cdot \frac{1}{R_{mo} + 2R_{mc}} \cdot N \cdot i_{com} \end{cases}$$

(3.12)式より各外側脚の磁束 ϕ_{o1} , ϕ_{o2} は共通電流 i_{com} によって生じる磁束成分と循環電流 i_{wh} によって生じる磁束成分の 2 つの成分に分けて考えることができる。また、中央脚の磁束 ϕ_c には i_{com} しか関わらないこともわかる。ここで、それぞれの電流成分によって生じる磁束成分をそれぞれ共通磁束成分 ϕ_{com} , 循環磁束成分 ϕ_{wh} とすると各外側脚の磁束 ϕ_{o1} , ϕ_{o2} と中央脚の磁束 ϕ_c の関係は次式で表現される。

$$\begin{cases} \phi_{o1} = \phi_{com} + \phi_{wh} \\ \phi_{o2} = \phi_{com} - \phi_{wh} \\ \phi_c = 2\phi_{com} \end{cases} \dots\dots\dots (3.13)$$

$$\begin{cases} \phi_{com} = \frac{1}{R_{mo} + 2R_{mc}} \cdot N \cdot i_{com} \\ \phi_{wh} = \frac{1}{R_{mo}} \cdot N \cdot i_{wh} \end{cases}$$

ここで、(3.13)式で示される磁束成分 ϕ_{com} 、 ϕ_{wh} の経路を模式的に示すと図3.7のよう
に示すことができる。 i_{com} によって生じる共通磁束 ϕ_{com} は、片方の巻線のみを通
るので漏れ磁束として見ることができ、各相とも共通の形態をとる。一方、 i_{wh} によ
って生じる循環磁束 ϕ_{wh} は外側脚を通して各相の巻線間を循環する形態をとるた
め、相互誘導にのみに関わるものと見る事ができる。ここで、図3.5の磁気回路
モデルにおいてコアを左右対称であるとした場合、結合インダクタの自己インダ
クタンス L 、相互インダクタンス M 、漏れインダクタンス L_{lk} は巻線巻数 $N (= N_1 =$
 $N_2)$ と各磁気抵抗 R_{mo} 、 R_{mc} を用いて次式で表される。

$$\begin{cases} L = N^2 \cdot \frac{R_{mo} + R_{mc}}{R_{mo}^2 + 2 \cdot R_{mo} \cdot R_{mc}} \\ M = L_m = N^2 \cdot \frac{R_{mc}}{R_{mo}^2 + 2 \cdot R_{mo} \cdot R_{mc}} \\ L_{lk} = L - M = N^2 \cdot \frac{1}{R_{mo} + 2 \cdot R_{mc}} \end{cases} \dots\dots\dots (3.14)$$

(3.13)-(3.14)式より各磁束成分 ϕ_{com} 、 ϕ_{wh} とインダクタ電流成分 i_{com} 、 i_{wh} の関係は次式
で表すことができる。

$$\begin{cases} \phi_{com} = \frac{L_{lk}}{N} \cdot i_{com} \\ \phi_{wh} = \frac{L_{lk} + 2M}{N} \cdot i_{wh} \end{cases} \dots\dots\dots (3.15)$$

(3.15)式より、共通磁束 ϕ_{com} には漏れインダクタンス L_{lk} のみ関係し、循環磁束 ϕ_{wh} に
は相互インダクタンス M と漏れインダクタンス L_{lk} の両方が影響することが分か
る。

第3章 車載用を想定した電力変換回路の小型軽量化

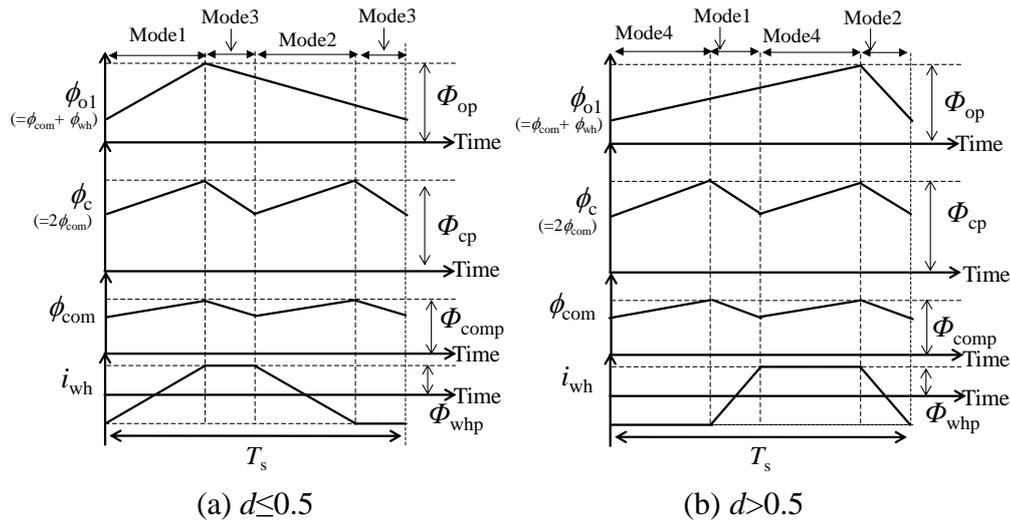


図 3.8 磁束波形の模式図

<最大磁束> 適用する磁性体コアの磁化の飽和を防ぐためには、コア内の磁束の最大値をモデリングする必要がある。結合インダクタの外側脚と中央脚のそれぞれで最大磁束について解析する。(3.13)式に示されている通り、コア内の磁束は共通磁束 ϕ_{com} と循環磁束 ϕ_{wh} の2つの成分に分けて考えることができ、コア外側脚を通る磁束 ϕ_{o1} は ϕ_{com} と ϕ_{wh} の和、中央脚を通る磁束 ϕ_c は ϕ_{com} の2倍で示される。

ここで、図 3.8 には各脚の磁束 ϕ_{o1} 、 ϕ_c とその成分 ϕ_{com} 、 ϕ_{wh} の波形の模式図を示す。 ϕ_{com} 、 ϕ_{wh} がそれぞれ2つの電流成分 i_{com} 、 i_{wh} に比例するため、電流と同様に磁束の挙動も $d \leq 0.5$ の場合と $d > 0.5$ の場合で波形が変化する。外側脚磁束 ϕ_{o1} は、その成分である ϕ_{com} と ϕ_{wh} が共に最大となった点で最大値となることがわかる。中央脚の磁束 ϕ_c については2倍の ϕ_{com} で表現されるので、 ϕ_{com} が最大の時に最大値となる。従って、外側脚と中央脚の最大磁束 Φ_{op} 、 Φ_{cp} は磁束成分 ϕ_{com} 、 ϕ_{wh} の最大磁束 Φ_{comp} 、 Φ_{whp} によって表すことができ、磁束と電流は比例関係にあるので、それぞれの電流成分 i_{com} 、 i_{wh} が最大値となった時に ϕ_{com} 、 ϕ_{wh} が最大となる。

i_{com} の最大値はインダクタ電流平均値 I_{Lave} と共通電流成分のリプル振幅 I_{comp} の半分の和で表わされ、 i_{wh} の最大値は交流成分のみなので循環電流成分のリプル振幅 I_{whpp} の半分となる。以上のことから(3.13)式、(3.15)より外側脚、中央脚それぞれの最大磁束 Φ_{op} 、 Φ_{cp} の表現は次のようにまとめることができる。

$$\begin{aligned}
 \Phi_{op} &= \Phi_{comp} + \Phi_{whp} \\
 \Phi_{cp} &= 2\Phi_{comp} \\
 \left\{ \begin{aligned}
 \Phi_{comp} &= \frac{L_{lk}}{N} \cdot \left(I_{Lave} + \frac{I_{comp}}{2} \right) \dots\dots\dots (3.16) \\
 \Phi_{whp} &= \frac{L_{lk} + 2M}{N} \cdot \frac{I_{whpp}}{2}
 \end{aligned} \right.
 \end{aligned}$$

また、 I_{comp} と I_{whpp} の表現は(3.9)-(3.10)式より得られるので、(3.16)式に代入して整理すると外側脚最大磁束 Φ_{op} 、中央脚最大磁束 Φ_{cp} は次式で表現される。

$$\Phi_{op} = \frac{L_{lk} \cdot I_{Lave}}{N} + \frac{1}{2} \cdot \frac{V_i}{N} \cdot d \cdot T \dots\dots\dots (3.17)$$

$$\left\{ \begin{aligned}
 \Phi_{cp_d \leq 0.5} &= \frac{L_{lk} \cdot 2I_{Lave}}{N} + \frac{1}{2} \cdot \frac{1-2d}{1-d} \cdot \frac{V_i}{N} \cdot d \cdot T_s \\
 \Phi_{cp_d > 0.5} &= \frac{L_{lk} \cdot 2I_{Lave}}{N} + \frac{1}{2} \cdot \frac{2d-1}{d} \cdot \frac{V_i}{N} \cdot d \cdot T_s
 \end{aligned} \right. \dots\dots\dots (3.18)$$

ただし、(3.17)-(3.18)式の導出の際には(3.9)-(3.10)式の V_o は昇圧チョップ回路の電圧関係式 $V_o = V_i / (1-d)$ を用いて V_i と d によって表現している。

この各脚部の最大磁束を示す(3.17)-(3.18)式の右辺第一項はインダクタの平均電流に起因して発生する直流磁束を示すが、直流磁束に比例するインダクタンスは漏れインダクタンスであることが分かる。

3.2.4. 結合インダクタの性能を高めるエアギャップ位置の条件

これまでの解析では、インダクタ電流の振幅値と磁束の最大値について解析を実施した。ここでは、これらの2つの関係から結合インダクタの性能高めるエアギャップの位置の条件について考察する。結合インダクタは相互インダクタンス M と漏れインダクタンス L_{lk} の2つのインダクタンスが影響しているため、最大磁束と電流リップル振幅値の2つの面からインダクタンスの最適な関係性を探る。インダクタ電流リップル振幅値 I_{Lpp} には相互インダクタンス M と漏れインダクタンス L_{lk} の2つの因子が関わり、これらの値が大きいほどインダクタ電流リップル振幅 I_{Lpp} を小さくすることができる。一方、コア内磁束の最大値については漏れインダクタンス

第3章 車載用を想定した電力変換回路の小型軽量化

L_{lk} が大きいほど同じ平均電流 I_{Lave} でも直流磁束は増加する形になるが、相互インダクタンス M はコア内磁束には影響を与えない。従って、回路の仕様で求められるインダクタ電流リップル振幅値を満足させるにあたっては、相互インダクタンス M を大きくして漏れインダクタンス L_{lk} の値を小さくさせた方が直流磁束を低減することができるので、磁性体コアの小型軽量化には効果的である。以上のことから M は L_{lk} に対してできる限り大きくするのが望ましい。 M と L_{lk} の関係は(3.14)式より次式で表すことができる。

$$M = N^2 \cdot \frac{R_{mc}}{R_{mo}} \cdot \frac{1}{R_{mo} + 2 \cdot R_{mc}} = \frac{R_{mc}}{R_{mo}} \cdot L_{lk} \dots\dots\dots (3.19)$$

従って、 M を L_{lk} に対して大きくするためには、コア外側脚の磁気抵抗 R_{mo} をできるだけ小さくし、中央脚の磁気抵抗 R_{mc} を大きくする必要があることがわかる。 R_{mo} を最小にするには外側脚にギャップを設けなければよく、 R_{mc} を大きくすることは中央脚のギャップ長を大きくすることで実現できる。以上の事から、エアギャップは中央脚に設けて作成した方が良いことが分かる。

3.2.5. 設計条件と設計

次に、結合インダクタを設計する方法について検討する。設計はハイブリット自動車の3代目プリウスのモータ駆動用電力変換システムに搭載されている昇圧チョッパ回路の仕様、入力電圧 202V、出力電圧 650V、出力容量 60kW を 60 分の 1 に等価縮小した 1kW の縮小モデルで実施する。設計仕様を表 3.1 に示す。インダクタのコアには、表 3.2 に示す仕様の TDK 社製の三脚フェライトコア PC40EC90×90×30 を使用する。設計条件としては最大磁束とインダクタ電流リップルの条件の 2 つが満たされるようにして行う。

<設計条件> まず、最大磁束の条件について述べる。結合インダクタは外側脚と中央脚それぞれに磁束最大が存在する。従って、磁性体コアの磁化の飽和を防ぐためには外側脚と中央脚のどちらで磁束密度が高くなるか調査をする必要性がある。

まず、(3.16)式から分かる通り、外側脚磁束の最大値 Φ_{op} は共通磁束の最大値 Φ_{comp}

表 3.1 実験用縮小モデルの設計仕様

Input voltage	V_i	26 V
Output voltage	V_o	84 V
Duty ratio	d	0.692
Switching frequency	$f_s (=1/T_s)$	50 kHz
Output power	P_o	1 kW
Output current	I_o	11.9 A
Inductor average current	I_{Lave}	19.2 A
Inductor current ripple ratio	I_{Lpp}/I_{Lave}	0.2
Inductor current ripple	I_{Lpp}	3.85 A
Maximum flux density	B_{max}	200 mT

表 3.2 フェライトコア PC40EC90×90×30 の仕様

Effective magnetic path length	l_e	221 mm
Relative permeability	μ_s	3000
Saturation flux density (100°C)	$B_{sat(100)}$	380 mT
Saturation flux density (23°C)	$B_{sat(23)}$	500 mT
Remanent flux density	B_{rem}	125 mT
Sectional area of outer leg	$A_{o(min)}$	285 mm ²
Sectional area of center leg	A_c	707 mm ²
Magnetic reluctance of outer leg	R_{mo}	0.2 A/μWb

と循環磁束の最大値 Φ_{whp} の和($\Phi_{op}=\Phi_{comp}+\Phi_{whp}$)であるのに対して、中央脚磁束の最大値 Φ_{cp} は Φ_{comp} の 2 倍($\Phi_{cp}=2\Phi_{comp}$)である。従って、中央脚最大磁束 Φ_{cp} は外側脚最大磁束 Φ_{op} の 2 倍よりも常に小さくなる事が分かる。また、表 3.2 に示されている通り、使用するコアの中央脚断面積 A_c は外側脚の最小断面積 $A_{o(min)}$ の 2 倍以上あるので、このコアを用いる場合は外側脚の方が中央脚よりも磁束密度が高くな

第3章 車載用を想定した電力変換回路の小型軽量化

る。従って、変換器駆動時における最大磁束を Φ_{\max} とすると、磁化を飽和させない条件は外側脚に設けるものとして $\Phi_{\text{op}} \leq \Phi_{\max}$ が満たされればよい。また、設計する磁束密度に関しては $B_{\max} = 200\text{mT}$ として設計する。この理由としては磁性材料は温度が上昇すると飽和磁束密度が低くなり、表 3.2 に示す PC40 のフェライトの場合では室温(23°C)では飽和磁束密度 $B_{\text{sat}} = 500\text{mT}$ であるのに対して、コア温度が 100°C になると、380mT まで低下する特性がある。また、キュリー温度まで磁性材料の温度が上昇すると磁性体コアは磁化しなくなる特性があるため、設計する磁束密度は 100°C までの温度上昇を想定して、飽和磁束密度 $B_{\text{sat}(100)} = 380\text{mT}$ から、残留磁束密度 $B_{\text{rem}} = 125\text{mT}$ を引いて 55mT のディレーティングを持たせた $B_{\max} = 200\text{mT}$ する。以上の事から、外側脚の最大磁束は $\Phi_{\max} = B_{\max} A_{\text{o}(\min)}$ より $57\mu\text{Wb}$ として設計する。

次に、インダクタ電流リップルの条件である。このインダクタ電流の振幅値は小さく設計すれば必要なインダクタンスが大きくなるので、第1章で示したエリアプロダクトの概念から考えればインダクタ体積は増大傾向に向かう。一方で、電流の振幅値を大きくした場合にはインダクタの小型軽量化に寄与するが、電流実効値増大にともなった半導体での導通時における損失増大を招く恐れがある。また、電流リップル振幅が大きい場合だと負荷が変動した場合において電流不連続モードに陥りやすくなり、回路状態が不安定な状態になるため制御面での安定性に欠く。

そのため、本評価では最大負荷 1kW から 20% まで負荷が変動した状態においても電流連続モードで駆動できるようにインダクタリップル率 $I_{\text{Lpp}}/I_{\text{Lave}} = 0.2$ として設計する。以上を考慮して、インダクタリップル電流値は 3.85 A として設計する。

次に、これらの設計仕様を得るため、具体的な設計手順について述べる。設計手順は大きく分けて、巻線巻数の決定、中央脚の磁気抵抗値の算出、設計インダクタンス値の算出の3項目に分けて実施する。

<巻線巻数 N の決定> 巻線巻数はインダクタ電流リップルの条件と磁束密度の条件を両方とも満足させなければいけないので連立的に解を導き出す必要性がある。まず、(3.14)式を用いて(3.10)式と(3.17)式の L_{lk} , M を N と R_{mo} , R_{mc} の表現に変換した後、(3.10)式を R_{mc} について解いて、その R_{mc} を(3.17)式に代入し、 $\Phi_{\text{op}} \leq \Phi_{\max}$ の条件を与え

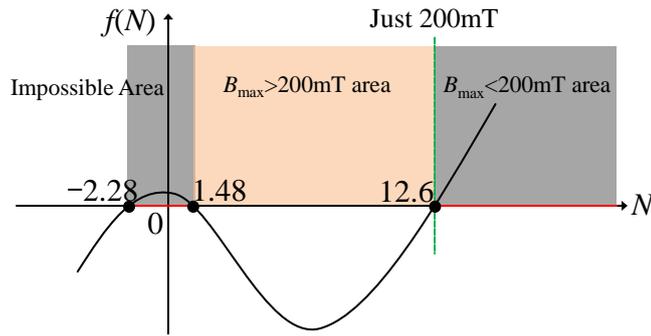


図 3.9 巻き線決定のため三次不等式の算出結果

ると、次のような巻線巻数 N に関する 3 次不等式が導かれる。ただし、変換の際には出力電圧 V_o は入力電圧 V_i とデューティ比 d によって表現されている。

$$2 \cdot \frac{I_{Lpp} \cdot \Phi_{max}}{V_i \cdot d \cdot T_s} \cdot \frac{d}{2 \cdot d - 1} \cdot N^3 - \left(I_{Lave} + I_{Lpp} \cdot \frac{d}{2 \cdot d - 1} \right) \cdot N^2 + \left(1 - \frac{2 \cdot d}{2 \cdot d - 1} \right) \cdot R_{mo} \cdot \Phi_{max} \cdot N + \left(\frac{d}{2 \cdot d - 1} - \frac{1}{2} \right) \cdot R_{mo} \cdot V_i \cdot d \cdot T_s \geq 0 \quad \dots\dots\dots(3.20)$$

この 3 次不等式内の R_{mo} は直流磁束をできる限り低減させ、インダクタコアを有効活用できるようエアギャップ無しとした場合を代入する。PC40EC90×90×30 の R_{mo} については(3.14)式の関係式を用いてインダクタンスを測定することで間接的に測定した $0.2A/\mu Wb$ の値を使用する。以上より、実際に(3.20)式に表 3.1, 表 3.2 の値を代入すると巻線巻数は $-2.28 \leq N \leq 1.48, N \geq 12.6turn$ となり図 3.9 に示す算出結果を得る。この図より $-2.28 \leq N \leq 1.48$ は現実的に巻けないことや R_{mc} が負の数になるので設計値としては不適である。また、 $1.48 \leq N < 12.6$ の範囲は $B_{max} > 200mT$ となるので、有効な解の範囲は $N \geq 12.6turn$ 以上となる。ここでは、各相の巻線巻数 N は $13turn$ とする。

<中央脚の磁気抵抗値の算出> 中央脚の磁気抵抗はインダクタ電流リプルの条件から導出される。(3.10)式の L_{lk}, M を(3.14)式を用いて R_{mc} について整理すると次式の関係が得られる。

$$R_{mc} = \left(I_{Lpp} \cdot \frac{N^2}{V_i \cdot d \cdot T_s} - R_{mo} \right) \cdot \frac{d}{2d - 1} \quad \dots\dots\dots(3.21)$$

表 3.3 結合インダクタの設計値と実測値

Number of Winding turns	N	13
Mutual inductance (designed value)	M^*	409 μH
Mutual inductance (measured value)	M	416 μH
Leakage inductance (designed value)	L_{lk}^*	28.0 μH
Leakage inductance (measured value of phase 1)	L_{lk1}	25.7 μH
Leakage inductance (measured value of phase 2)	L_{lk2}	26.0 μH

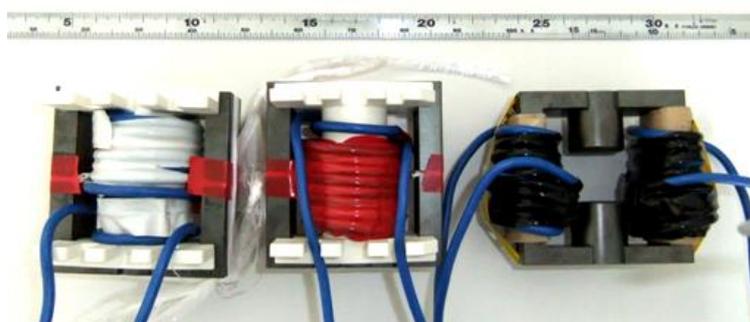


図 3.10 従来の非結合インダクタ(左 2 つ)と結合インダクタ (右)

この(3.21)式に表 3.1, 表 3.2 の値をそれぞれ代入すれば, 中央脚の磁気抵抗 R_{mc} は $2.9\text{A}/\mu\text{Wb}$ と決定された。

<設計インダクタンス値の算出> 磁気抵抗 R_{mo} , R_{mc} の直接測定は困難であることから, 決定した巻数 N , 磁気抵抗 R_{mo} , R_{mc} を(3.14)式に代入し, 設計する相互インダクタンス M と漏れインダクタンス L_{lk} の値をそれぞれ算出後, 中央脚のギャップ長を調整してこれら設計値に近づけるように実機を作成する。

表 3.3 に結合インダクタの M と L_{lk} の設計値と実際に作製された結合インダクタの実測値を示す。また, 図 3.10 には試作された結合インダクタと比較のために第 2 章の設計方法に基づいて同じ磁束密度, インダクタ電流リップル値で作製された従来の 2 相マルチフェーズ方式昇圧チョップ回路の 2 つの非結合インダクタを示す。表 3.4 にはインダクタコアの重量と体積の比較をした結果を示す。この表 3.4 からコアにはどちらも TDK 社製の PC40EC90×90×30 が用いられているが, 従来の非

第3章 車載用を想定した電力変換回路の小型軽量化

表 3.4 試作された結合インダクタと従来の非結合インダクタの仕様

	Non-coupled	Coupled
Core	PC40EC90×90×30	PC40EC90×90×30
Winding turn number	18	13
Core volume	Phase 1: 0.142 liter Phase 2: 0.142 liter	0.121 liter
Gap length	Side: 2.2 mm Center: 2.2 mm	Side: 0 mm Center: 26.6 mm
Total weight	Phase 1: 985 g Phase 2: 984 g	910 g

結合インダクタは各相に2つコアが必要であるのに対して、結合インダクタは一つのコアで作成ができることに加えて中央脚がカットされていることから、その分コア体積が小さくなっている。それぞれのコア重量は従来の非結合インダクタが985gと984gであったのに対して結合インダクタは910gであり、結合インダクタはコアが一つにまとめられたのに加えて、素子1つあたりの重量も削減されており、小型軽量化に対して非常に有効であることが分かる。さらに、結合インダクタの巻線巻数は13turn、非結合インダクタは18turnとなっており、結合インダクタの方が巻きつけるコアの断面積も小さいことから巻線の小型軽量化も達成している。

しかしながら、結合インダクタの中央脚に設けられたギャップ長は26.6mmと非常に大きい結果となった。このエアギャップが長いことによる漏れ磁束がもたらす影響や、設計の際にさらに高い結合係数が要求される場合は結合係数の調整方法について、それぞれ検討することが必要となる。これらの点に関する詳細は第5章で詳細に述べるものとして、ここでの説明は省略する。

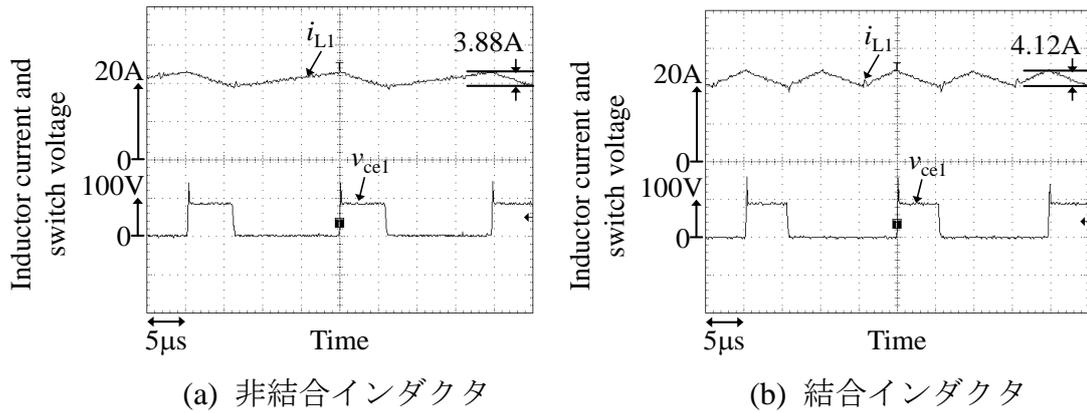


図 3.11 実験動作波形(1kW 時)

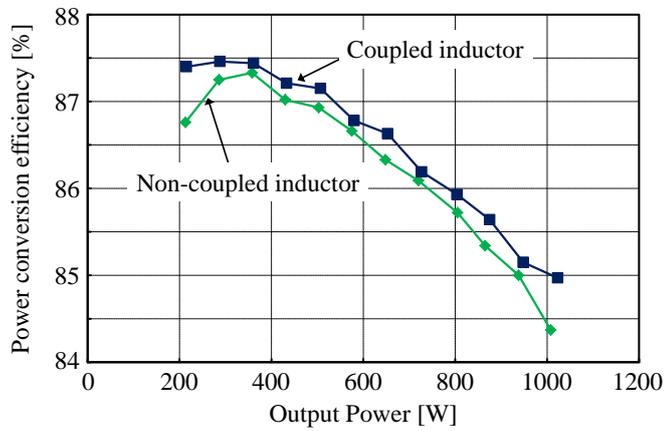


図 3.12 電力変換効率の比較結果

3.2.6. 実験結果

設計の妥当性を確認するため、非結合インダクタを用いた従来回路と試作された結合インダクタを用いた提案回路の 1kW 時の実験結果を図 3.11 (a), (b)にそれぞれ示す。図 3.11 より従来方式、提案方式共にコアの磁化飽和による異常な電流波形の歪みなどもなく、正しく動作していることが確認できる。インダクタ電流リップルの振幅値を測定したところ、従来回路は 3.88A、提案回路は 4.12A であった。設計仕様ではインダクタ電流リップルの振幅を 3.85A にしていたが、従来回路は近い値になっているのに対して、提案回路は設計仕様の値より大きくなっている。電流リップ

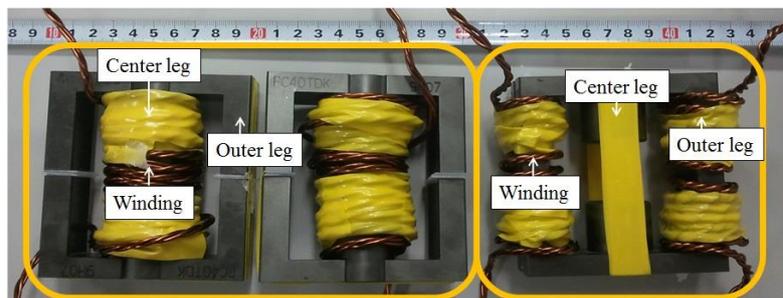


図 3.13 温度測定箇所(コアの外側脚, 中央脚, 巻線)

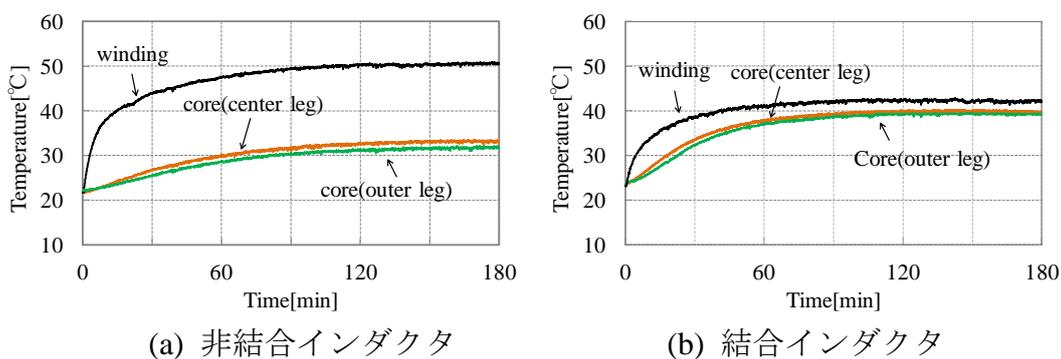


図 3.14 温度測定結果

ルが大きくなった原因としては試作された結合インダクタのインダクタンスが設計値からずれていたことが考えられ、試作された結合インダクタの相互インダクタンス M と漏れインダクタンス L_{lk} の実測値を用いて(3.10)式より電流リップルの振幅を計算し直したところ 4.14A となったのでおおよそ実測値と一致しており、特性解析結果の妥当性には問題はないと言える。以上の結果から、実験回路において設計通りの動作が実現されていることが確認でき、結合インダクタの特性解析結果および設計の妥当性は実証されたと言える。

次に、最大負荷の 20% 程度を定常時の負荷とし、それから最大負荷電力である 1kW まで出力電力を変えた際の従来方式と提案方式の効率測定結果を図 3.12 に示す。スイッチング周波数が 50kHz と比較的高周波であったのに加え、入力電圧が 26V という低電圧条件で IGBT を用いて実験を行ったため、スイッチング損失の影響と IGBT の順方向電圧降下の影響が大きくなったことで、あまり高い効率が得ら

第3章 車載用を想定した電力変換回路の小型軽量化

れなかったものの、非結合インダクタ方式と結合インダクタ方式の効率を比較すると、全領域で結合インダクタ方式の効率が上回っていることが確認でき、電力変換効率の面においてもその有効性が認められる。

次に、試作した結合インダクタと非結合インダクタの両インダクタで巻線とコアの温度上昇を評価した。測定箇所は外側脚、中央脚、巻線の3か所を測定するものとし実測箇所を図3.13に示す。また、熱測定はアナライジングレコーダAR4400と熱電対K-type(陽極:クロメル, 陰極:アルメル)を使用している。ただし、巻線に関しては、ビニール被膜があると巻線内部の温度が直接測定できないため、ここではビニール被膜が無い場合に変更し電流密度を $3\text{A}/\text{mm}^2$ としている。3時間駆動させた際の結合インダクタ、非結合インダクタの温度上昇値を図3.14に示す。この図から過度な温度上昇も見られないため、温度の面からは基本的に問題ないことも確認される。以上のことから、マルチフェーズ方式昇圧チョップアップ回路に対して結合インダクタの搭載は、体積・重量の面や電力変換効率の面において性能が向上し、その有効性を確認した。

3.3. マルチフェーズ化によるコンデンサの小型軽量化

次に、第2節で取り上げた結合インダクタの搭載がマルチフェーズ方式の特徴であるコンデンサの静電容量削減可能という視点での小型軽量化に対して、性能劣化の要因とならないか調査する。また、この調査は結合インダクタと非結合インダクタを用いたマルチフェーズ方式と従来のシングルフェーズ方式を相対比較することで、静電容量の低減効果についても合わせて確認する。

まず、コンデンサのサイズを決定する要因は第1章でも述べたように、耐電圧、静電容量とコンデンサに許容できる電流実効値からなる。耐電圧は回路仕様に依存し、3つの方式ですべて等しい耐圧が必要となることから条件は等しい。また、許容実効値電流の制限は主にコンデンサの配線抵抗成分や誘電損失によって現れる等価直列抵抗 R_{ESR} の特性によって大きく変わってくるものであるため、ここでは、回路側の視点から出力側平滑コンデンサの静電容量 C_o の低減効果を議論することで、

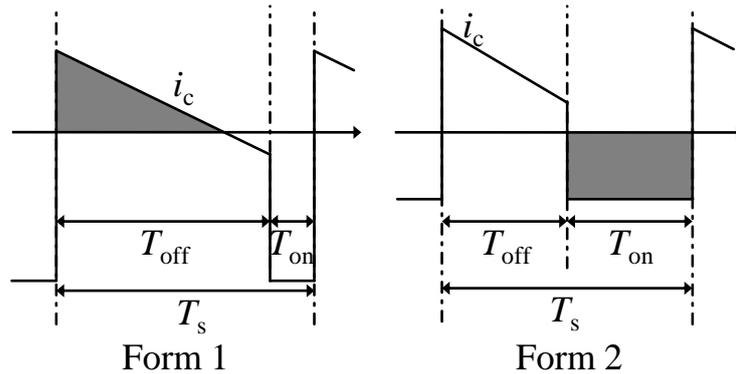


図 3.15 シングルフェーズ方式のキャパシタ電流波形

マルチフェーズ方式の出力側平滑コンデンサの小型軽量化の可能性について議論する。(3.22)式に静電容量 C_o 、コンデンサに生じる電圧リプル Δv_c と電荷変動量 ΔQ_c の関係式を示す。

$$\Delta v_c = \frac{\Delta Q_c}{C_o} \dots\dots\dots (3.22)$$

この(3.22)式から、平滑コンデンサの静電容量 C_o の大きさを評価するためには、コンデンサ電圧リプル Δv_c を一定値にするとすれば、電荷変動量 ΔQ_c を解析すればいいことが分かる。電荷は電流の時間積分であり、コンデンサ電流の時間波形の面積から算出することができる。ただし、解析の際には、出力電流は一定となるものとして評価する。

3.3.1. シングルフェーズ方式の場合

まず、図 1.10 に示すシングルフェーズ方式昇圧チョッパ回路の出力平滑コンデンサの電荷変動の解析を行う。コンデンサの電荷は充放電電荷の平衡条件より、コンデンサ電流が正となる充電時の電荷量とコンデンサ電流が負となる放電時の電荷量は互いに等しくなる。そのため、電荷変動を解析する際には充電時もしくは放電時の電荷量を算出することで電荷変動量 ΔQ_c を算出することができる。

シングルフェーズ方式の場合、平滑コンデンサに流れる電流の波形は図 3.15 に示すように 2 パターンある。ここでは波形パターンに応じて、充電時と放電時で電荷

第3章 車載用を想定した電力変換回路の小型軽量化

変動量を算出しやすい領域を選択して電荷計算を行う。波形の面積計算部分が三角形になる場合を Form 1, 面積計算部分が長方形になる場合を Form 2 とする。

Form 1, Form 2 となる条件はシングルフェーズ方式のインダクタ電流の平均値 I_{Lave_sin} とリップル振幅 I_{Lpp_sin} の比 I_{Lpp_sin}/I_{Lave_sin} で決定され, Form 1 となる条件は以下の式で示される。

$$d_{sin_1} < \frac{1}{2} \cdot \frac{I_{Lpp_sin}}{I_{Lave_sin}} \dots\dots\dots (3.23)$$

Form2 となる場合のデューティ比の範囲 d_{sin_2} は次式のように示される。

$$d_{sin_2} \geq \frac{1}{2} \cdot \frac{I_{Lpp_sin}}{I_{Lave_sin}} \dots\dots\dots (3.24)$$

Form1 の場合では, 図 3.15 における三角形部分の面積を算出すればよいので, 次式のように導出される。

$$\Delta Q_{C_sin_1} = \frac{1}{2} \cdot \left(d + \frac{1}{2} \cdot \frac{I_{Lpp_sin}}{I_{Lave_sin}} \right)^2 \cdot (1-d) \cdot \frac{I_{Lave_sin}^2}{I_{Lpp_sin}} \cdot T_s \dots\dots\dots (3.25)$$

同様に, Form 2 の場合では電荷変動量は次式で示される。

$$\Delta Q_{C_sin_2} = \frac{I_{Lpp_sin}}{I_{Lave_sin}} \cdot d \cdot (1-d) \cdot \frac{I_{Lave_sin}^2}{I_{Lpp_sin}} \cdot T_s \dots\dots\dots (3.26)$$

ここで, 導出した理論の妥当性を実機により確認する。コンデンサ電圧リップル Δv_c は出力電圧リップルと等しいので, 出力側電圧リップルを測定することで導出した電荷変動量の理論式の妥当性を確認する。電圧リップル Δv_c は(3.22)式のように表されるので, 導出した電荷変動量の理論式を用いて電圧リップルの理論値を導出し, 実機による測定値と比較する。

回路定数を表 3.5 に示す。この回路定数でデューティ比 0.1-0.7 を変化させた場合の出力電圧リップルの実測値と理論値の比較結果を図 3.16 に示す。この図から, 理論値と測定値がよく一致しており, 導出した電荷変動量 ΔQ_c の計算式の妥当性が確認できる。

表 3.5 シングルフェーズ方式の評価回路定数

Input voltage	V_i	50V
Duty ratio	d	0.1~0.7
Output capacitance	C_o	3.9 μ F
Self inductance	L	300 μ H
Output resistance	R_o	48 Ω
Switching frequency	f_s	50kHz

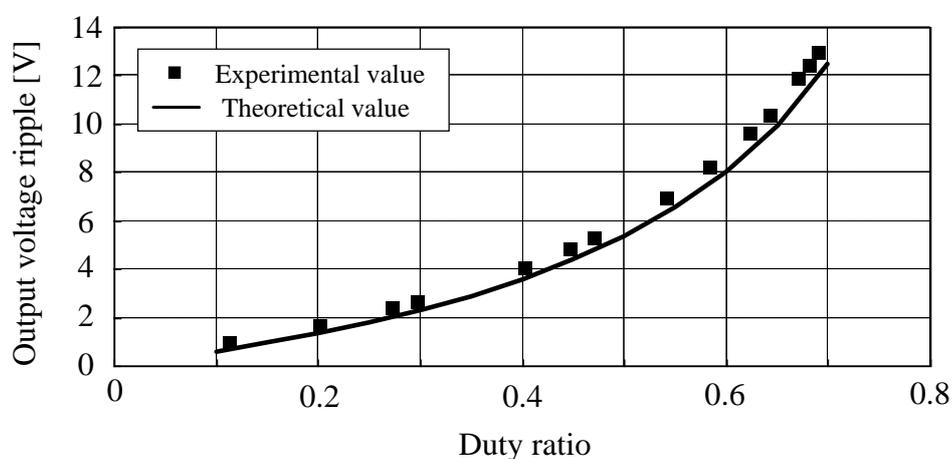


図 3.16 シングルフェーズ方式の電圧リプルの理論値と実測値の比較

3.3.2. 非結合インダクタを用いたマルチフェーズ方式の場合

次に、図 1.13 に示す非結合インダクタを用いたマルチフェーズ方式昇圧チョッパ回路の出力コンデンサの電荷変動量の解析を実施する。マルチフェーズ方式は各相のスイッチング信号の位相が 180° シフトした形となるため、交互に電荷を出力側へ伝送する動作形態となり、回路の動作モードはデューティ比 d が 0.5 より大きいか小さいかで回路の動作モードが変化し、出力コンデンサ電流 i_c の特性が変化する。そのため、 $d \leq 0.5$ と $d > 0.5$ のそれぞれの場合に分けて解析を実施する必要がある。また、解析の上では寄生抵抗など各相のばらつきは存在せず、各相のインダクタ電流の平均値は等しいものとする。

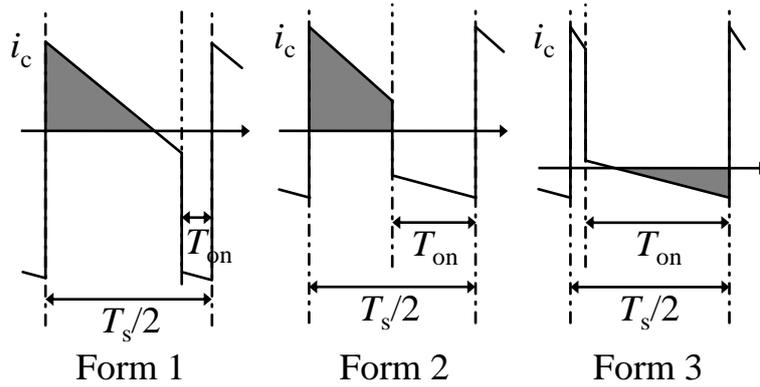


図 3.17 非結合インダクタを用いたマルチフェーズ昇圧チョップパ回路の
キャパシタ電流波形($d \leq 0.5$)

まず、 $d \leq 0.5$ の場合の出力コンデンサの電流波形は図 3.17 のように、電流が正となっている三角形が面積計算部分である場合を Form 1、面積計算部分が台形である場合を Form 2、電流が負となっている三角形の面積計算部分である場合を Form 3 とすると、3 つの波形に分けられる。波形変化の条件はインダクタ電流の平均値 I_{Lave_mul} とリップルの振幅 I_{Lpp_mul} の比 I_{Lpp_mul}/I_{Lave_mul} で決定される。

Form1 となる場合のデューティ比の範囲 $d_{mul_d \leq 0.5_1}$ は次式のように示される。

$$d_{mul_d \leq 0.5_1} < \frac{1}{2} + \frac{1}{4} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} - \frac{1}{4} \cdot \sqrt{4 + \left(\frac{I_{Lpp_mul}}{I_{Lave_mul}} \right)^2} \dots\dots\dots (3.27)$$

Form3 となる場合のデューティ比の範囲 $d_{mul_d \leq 0.5_3}$ は次式のように示される。

$$d_{mul_d \leq 0.5_3} \geq \frac{3}{4} + \frac{1}{8} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} - \frac{1}{8} \cdot \sqrt{4 + 12 \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} + \left(\frac{I_{Lpp_mul}}{I_{Lave_mul}} \right)^2} \dots\dots\dots (3.28)$$

Form2 となる範囲は Form1 の範囲と Form3 の範囲の間の領域となる。従って、Form2 となる場合のデューティ比の範囲 $d_{mul_d \leq 0.5_2}$ は次式のように示される。

$$\begin{aligned} \frac{1}{2} + \frac{1}{4} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} - \frac{1}{4} \cdot \sqrt{4 + \left(\frac{I_{Lpp_mul}}{I_{Lave_mul}} \right)^2} &\leq d_{mul_d \leq 0.5_2} \\ &< \frac{3}{4} + \frac{1}{8} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} - \frac{1}{8} \cdot \sqrt{4 + 12 \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} + \left(\frac{I_{Lpp_mul}}{I_{Lave_mul}} \right)^2} \dots\dots\dots (3.29) \end{aligned}$$

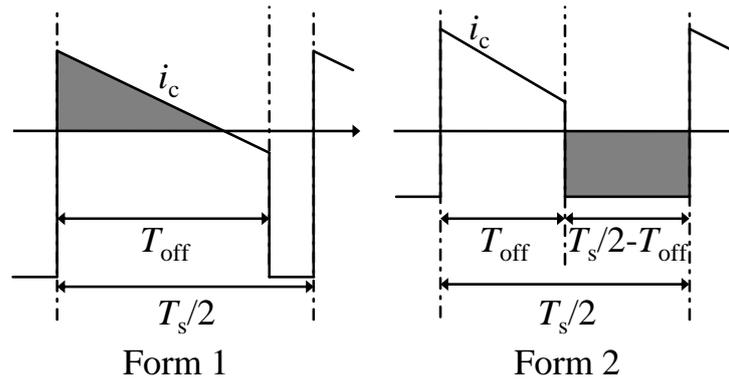


図 3.18 非結合インダクタを用いたマルチフェーズ昇圧チョップ回路のキャパシタ電流波形($d > 0.5$)

次に、これら 3 つのデューティ比範囲での電荷変動量 ΔQ_c の導出を行うと、これらの電荷変動量の計算結果はそれぞれ次式の通りである。

Form1 の電荷変動量 $\Delta Q_{c_mul_d \leq 0.5_1}$ は、

$$\Delta Q_{c_mul_d \leq 0.5_1} = \frac{1}{4} \cdot \left(2 \cdot d + \frac{1}{2} \cdot \frac{1-2 \cdot d}{1-d} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} \right)^2 \cdot (1-d) \cdot \frac{I_{Lave_mul}^2}{I_{Lpp_mul}} \cdot T \dots\dots\dots (3.30)$$

Form2 の電荷変動量 $\Delta Q_{c_mul_d \leq 0.5_2}$ は、

$$\Delta Q_{c_mul_d \leq 0.5_2} = \frac{I_{Lpp_mul}}{I_{Lave_mul}} \cdot (1-2 \cdot d) \cdot d \cdot \frac{I_{Lave_mul}^2}{I_{Lpp_mul}} \cdot T_s \dots\dots\dots (3.31)$$

Form3 の場合は電荷変動量 $\Delta Q_{c_mul_d \leq 0.5_3}$ は次式の通りになる。

$$\Delta Q_{c_mul_d \leq 0.5_3} = \frac{1}{8} \cdot \left\{ 2 \cdot (1-2 \cdot d) + \frac{d}{1-d} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} \right\}^2 \cdot (1-d) \cdot \frac{I_{Lave_mul}^2}{I_{Lpp_mul}} \cdot T_s \dots\dots\dots (3.32)$$

次に、 $d > 0.5$ の条件について解析する。このデューティ比領域ではコンデンサ電流の波形のパターンは 2 つあり、図 3.18 のように電荷変動量を計算する面積計算部分が三角形である場合を Form 1、台形である場合を Form 2 と定義する。ここで、Form1 となるデューティ比の範囲 $d_{mul_d > 0.5_1}$ は次式のように示される。

$$d_{mul_d > 0.5_1} < \frac{1}{2} + \frac{1}{4} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} \dots\dots\dots (3.33)$$

また、Form2 となる場合のデューティ比の範囲 $d_{mul_d > 0.5_2}$ は次式のように示される。

表 3.6 非結合インダクタを用いたマルチフェーズ方式の評価回路定数

Input voltage	V_i	50V
Duty ratio	d	0.1~0.7
Output capacitance	C_o	3.9 μ F
Self inductance	L_1, L_2	300 μ H
Output resistance	R_o	48 Ω

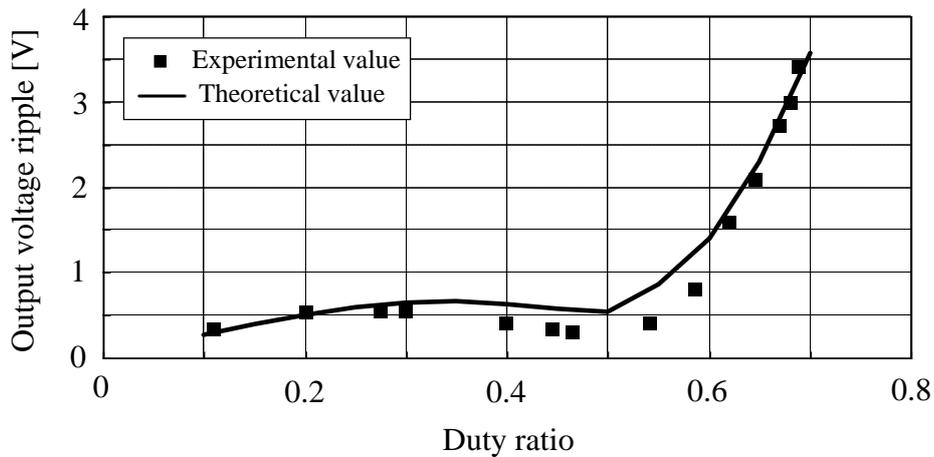


図 3.19 非結合インダクタを用いたマルチフェーズ方式の電圧リップルの理論値と実測値の比較

$$d_{mul_d>0.5_2} \geq \frac{1}{2} + \frac{1}{4} \cdot \frac{I_{Lpp_mul}}{I_{Lave_mul}} \dots\dots\dots (3.34)$$

次に、電荷変動量を計算する。Form1 の電荷変動量 $\Delta Q_{C_mul_d>0.5_1}$ は次式のように導出することができる。

$$\Delta Q_{C_mul_d>0.5_1} = \frac{1}{8} \cdot \left(2 \cdot (2 \cdot d - 1) + \frac{I_{Lpp_mul}}{I_{Lave_mul}} \right)^2 \cdot (1 - d) \cdot \frac{I_{Lave_mul}^2}{I_{Lpp_mul}} \cdot T_s \dots\dots\dots (3.35)$$

Form2 の電荷変動量 $\Delta Q_{C_mul_d>0.5_2}$ は次式のように導出することができる。

$$\Delta Q_{C_mul_d>0.5_2} = \frac{I_{Lpp_mul}}{I_{Lave_mul}} \cdot (2 \cdot d - 1) \cdot (1 - d) \cdot \frac{I_{Lave_mul}^2}{I_{Lpp_mul}} \cdot T_s \dots\dots\dots (3.36)$$

ここで、実機において出力電圧リップルを測定し、導出した電荷変動量の理論式の

妥当性を確認する。また、実機動作の際には各相のインダクタ電流の平均値 I_{Lave_mtl} にバラツキが生じないように電流平衡制御⁽⁸⁰⁾を用いて実施する。表 3.6 に評価回路定数を示す。この回路定数においてデューティ比を 0.1-0.7 まで変動させた際の理論値と実測値の比較を図 3.19 に示す。この結果から理論値と測定値がよく一致しており、非結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路における電荷変動量 ΔQ_c の計算式の妥当性が確認できる。

3.3.3. 結合インダクタを用いたマルチフェーズ方式の場合

最後に、図 3.1 に示す結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路の出力コンデンサの電荷特性の解析を行う。非結合方式と同様の理由から、 $d \leq 0.5$ の $d > 0.5$ 場合に分けて検証を行う。結合インダクタは各相のインダクタが相互結合しているため、第2節の解析でも確認されるようにインダクタ電流が両相のスイッチング動作に影響されて変化する。ここでは解析の簡略化のため、インダクタ電流幅は高い相互インダクタンスで循環電流 i_{wh} がほとんど無い状態を仮定し、共通電流成分のみが存在するものとして解析を実施する。

まず、 $d \leq 0.5$ の場合の出力コンデンサの電流波形は図 3.20 のように分けられる。電流が正となっている三角形の部分が面積の計算部分である場合を Form 1、面積計算部分が台形である場合を Form 2、電流が負となり三角形が面積計算部分である場合を Form 3 とする。なお、波形の変化の条件はインダクタ電流の平均値 I_{Lave_mtl} とリップルの振幅 I_{Lpp_mtl} の比 I_{Lpp_mtl}/I_{Lave_mtl} で決定される。

Form 1 となる場合のデューティ比の範囲 $d_{mtl_d \leq 0.5_1}$ は、

$$d_{mtl_d \leq 0.5_1} < \frac{1}{2} \cdot \frac{I_{Lpp_mtl}}{I_{Lave_mtl}} \dots\dots\dots (3.37)$$

Form 3 となる場合のデューティ比の範囲 $d_{mtl_d \leq 0.5_3}$ は、

$$d_{mtl_d \leq 0.5_3} \geq \frac{1}{2} - \frac{1}{4} \cdot \frac{I_{Lpp_mtl}}{I_{Lave_mtl}} \dots\dots\dots (3.38)$$

となり、Form 2 となる範囲は Form 1 となる範囲と Form 3 となる範囲の間の領域と

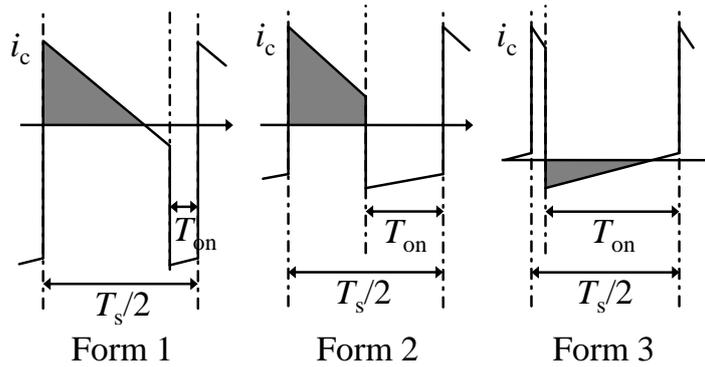


図 3.20 結合インダクタを用いたマルチフェーズ昇圧チョップ回路のキャパシタ電流波形($d \leq 0.5$)

なる。従って, Form2 となるデューティ比の範囲 $d_{\text{mtl}_d \leq 0.5_2}$ は次式のように示される。

$$\frac{1}{2} \cdot \frac{I_{\text{Lpp_mtl}}}{I_{\text{Lave_mtl}}} \leq d_{\text{mtl}_d \leq 0.5_2} < \frac{1}{2} - \frac{1}{4} \cdot \frac{I_{\text{Lpp_mtl}}}{I_{\text{Lave_mtl}}} \dots \dots \dots (3.39)$$

次に, これら 3 つの範囲での電荷変動量 ΔQ_c の導出を行う。各波形での電荷変動量は以下のようなになる。

Form1 の電荷変動量 $\Delta Q_{c_mtl_d \leq 0.5_1}$ は,

$$\Delta Q_{c_mtl_d \leq 0.5_1} = \frac{1}{4} \cdot \left(2 \cdot d + \frac{I_{\text{Lpp_mtl}}}{I_{\text{Lave_mtl}}} \right)^2 \cdot \left(\frac{1}{2} - d \right) \cdot \frac{I_{\text{Lave_mtl}}^2}{I_{\text{Lpp_mtl}}} \cdot T_s \dots \dots \dots (3.40)$$

Form2 の場合では電荷変動量 $\Delta Q_{c_mtl_d \leq 0.5_2}$ は,

$$\Delta Q_{c_mtl_d \leq 0.5_2} = \frac{I_{\text{Lpp_mtl}}}{I_{\text{Lave_mtl}}} \cdot (1 - 2 \cdot d) \cdot d \cdot \frac{I_{\text{Lave_mtl}}^2}{I_{\text{Lpp_mtl}}} \cdot T_s \dots \dots \dots (3.41)$$

Form3 では電荷変動量 $\Delta Q_{c_mtl_d \leq 0.5_3}$ は次式の通りである。

$$\Delta Q_{c_mtl_d \leq 0.5_3} = \frac{1}{8} \cdot \left\{ 2 \cdot (1 - 2 \cdot d) + \frac{I_{\text{Lpp_mtl}}}{I_{\text{Lave_mtl}}} \right\}^2 \cdot d \cdot \frac{I_{\text{Lave_mtl}}^2}{I_{\text{Lpp_mtl}}} \cdot T_s \dots \dots \dots (3.42)$$

$d > 0.5$ の場合については, 各相のインダクタ電流が重畳せずに出力コンデンサに流入するので, 図 3.18 に示される非結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路と同じコンデンサ電流波形になるので電荷計算に関する領域区分や電荷変動量も等しくなる。従って, 結合インダクタ方式において図 3.18 に示す Form1 となるデューティ比範囲は(3.33)式で与えられ, その時の電荷変動量

表 3.7 結合インダクタを用いたマルチフェーズ方式の評価回路定数

Input voltage	V_i	50V
Duty ratio	d	0.1~0.7
Output capacitance	C_o	3.9 μ F
Self-inductance	L_1, L_2	2mH
Mutual inductance	M	1.7mH
Output resistance	R_o	48 Ω

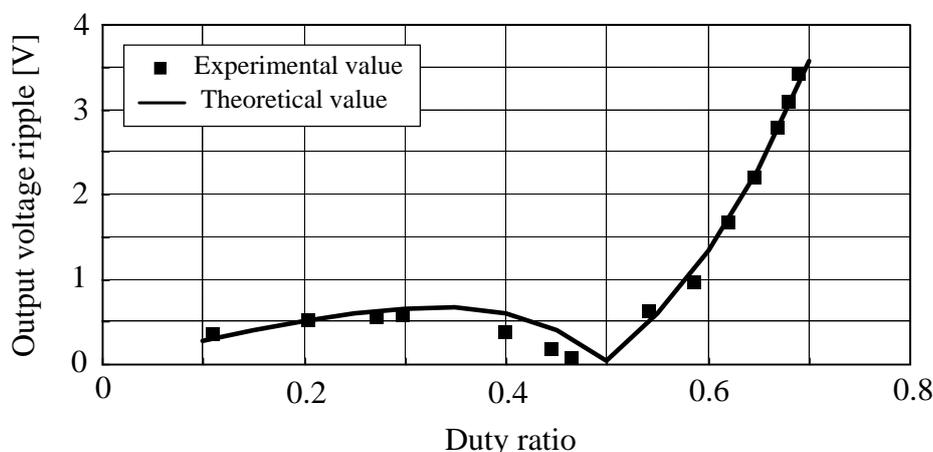


図 3.21 結合インダクタを用いたマルチフェーズ方式の電荷変動実測結果と理論値の比較

$\Delta Q_{c_mtl_d>0.5_1}$ を算出する式は(3.35)式で与えられる。また, Form2 となるデューティ比範囲は(3.34)式, 電荷変動量 $\Delta Q_{c_mtl_d>0.5_2}$ は(3.36)式で求まる。

ここで, 結合インダクタ方式においても実機において出力電圧リップルを測定し, 導出した電荷変動量の式の妥当性を確認する。表 3.7 に示す評価回路定数を示す。この回路定数において理論値を算出し, 実測値と比較すると図 3.21 に示される通りになる。

この結果から導出した理論値と測定値がよく一致しており, 結合インダクタを用いたマルチフェーズ方式昇圧チョップアップ回路における電荷変動量 ΔQ_c の計算式の妥当性を確認した。

3.3.4. 出力コンデンサ電圧リップルの相対比較

実験により妥当性が示された3つの回路方式の電荷変動の理論式を用いて電圧リップル比較を実施し、必要となる静電容量の相対評価を行う。この比較条件としては3つの回路方式で、インダクタ電流の平均値 I_{Lave} とインダクタ電流リップル幅 I_{Lpp} の比が $I_{Lpp}/I_{Lave}=1/2$ 、静電容量 $C_o=10\mu\text{F}$ 、スイッチング周波数 $f_s=50\text{kHz}$ 、出力電流 $I_o=10\text{A}$ の条件で出力電圧リップル特性を比較する。

図3.22にデューティ比を変動させた際の出力電圧リップル特性の比較結果を示す。この図から、シングルフェーズ方式と比較してマルチフェーズ方式はすべてのデューティ比領域で大幅に出力電圧リップルが抑制できていることが分かる。また、図3.23はシングルフェーズ方式とそれぞれのマルチフェーズ方式で出力電圧リップル特性の相対比較を実施した結果を示す。この図3.23より全てのデューティ領域においてマルチフェーズ方式はシングルフェーズ方式の半分以下の電圧リップルまで抑制できていることが確認できる。さらに、デューティ比が0.5付近の領域では、1/10以下まで電圧リップルが低減できることが分かる。

また、デューティ比が0.5より小さい領域では、非結合インダクタを用いたマルチフェーズ方式の方が結合インダクタを用いた方式と比較して出力電圧リップルの変動量が小さくなる特性を示していることが見て取れるが、これはデューティ比変動に対するコンデンサ電流波形の違いによるものである。この差は非常に小さいものであり、第2項で示した半分以下のサイズで実現できる結合インダクタを否定する要素にはなり得ない。また、従来のシングルフェーズ方式と比較してマルチフェーズ方式は同じ出力電圧リップルを実現する場合には、すべてのデューティ比領域で静電容量を半分以下にできることが分かる。従って、第1章で示した平行平板のコンデンサモデルから考えれば、誘電材料を同じとした場合で、絶縁破壊を防ぐための金属プレート間の距離 d_c を等しくしたとすれば、コンデンサの金属プレート断面積 A_c を半分以下にできるので、サイズ自体も半分以下のサイズにすることが可能である。

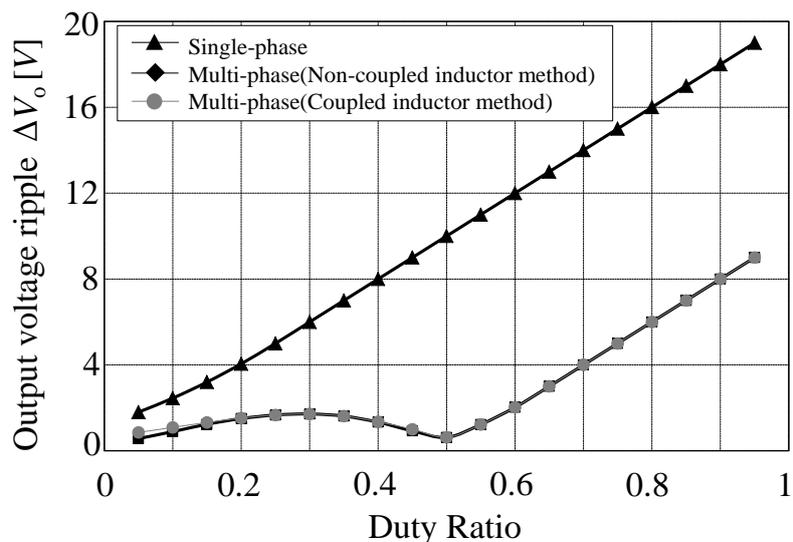


図 3.22 出力電圧リップル特性の比較結果(絶対評価)

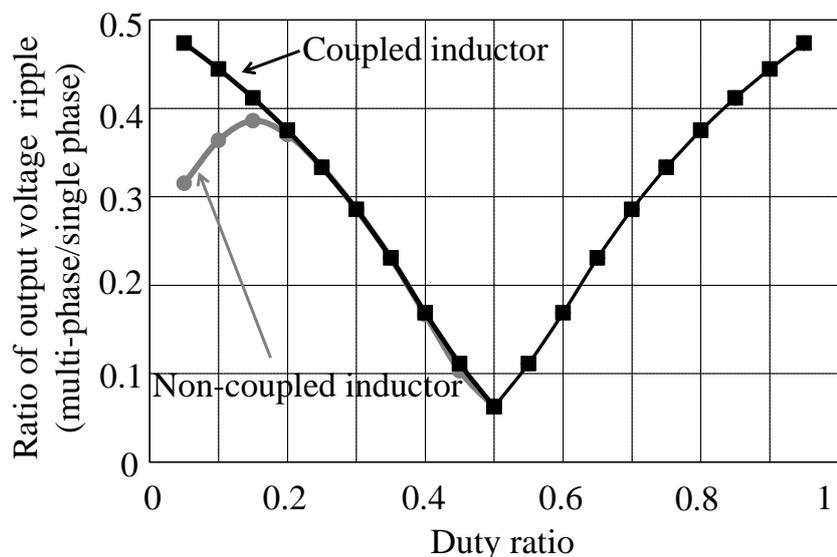


図 3.23 出力電圧リップル特性の比較結果(相対評価)

3.4. 結言

本章では、車載用電力変換システム内の昇圧チョッパ回路においてに対してインダクタとコンデンサの双方の小型軽量化が可能な結合インダクタを用いた 2 相マルチフェーズ昇圧チョッパ回路を提案した。第2節では結合インダクタについて、

第3章 車載用を想定した電力変換回路の小型軽量化

第3節ではこの結合インダクタの搭載がマルチフェーズ方式の特徴である静電容量削減の効果に対して性能劣化の要因とならないか調査を実施した。それぞれの節で得られた結論を以下に示す。

第2節

- (1) 結合のインダクタのコア内磁束とインダクタ電流の関係性を明確化でき、それに基づいてインダクタ電流リップル振幅値とコア内磁束密度を規定した際の設計方法を確立した。
- (2) 設計、試作された提案回路の結合インダクタは各相それぞれ必要な非結合インダクタと比較して大幅な小型軽量化が実現されたとともに、提案回路の効率向上も確認されたことからその有効性を実証した。

第3節

- (3) 出力電圧リップルを規定した際には、2相マルチフェーズ方式は従来のシングルフェーズ方式と比較して静電容量を半分以下とすることができ、コンデンサの小型軽量化に対して有効であることを確認した。
- (4) 結合インダクタの搭載がマルチフェーズ方式の静電容量を削減できる効果に対して性能劣化の要因となるか調査したが、従来の非結合インダクタ方式とほぼ性能は同じであるため、結合インダクタの有効性を否定する要素にはなり得ないことを確認した。

以上の事から、小型軽量化が求められる車載用電力変換システム内の昇圧チョッパ回路において結合インダクタを用いたマルチフェーズ昇圧チョッパ回路の有効性を確認することができた。

第4章 結合インダクタの3相化への拡張

4.1. 諸言

本章では第3章で述べた2相マルチフェーズ方式の結合インダクタを3相⁽⁸¹⁾⁻⁽⁸²⁾へ拡張させる。昇圧チョップ回路を3相化させる利点は下記の通りである。

- (a) 2相化の時と比べて入力電流を3相に分流化できるため更なる大容量化が容易に実現できる。
- (b) 出力側平滑コンデンサに関しては2相化させた場合では $d=0.5$ 付近で大幅な静電容量が低減できたが、3相化の場合は $d=1/3, 2/3$ の付近の駆動条件において出力側平滑コンデンサへ各相等しい電荷量を連続して供給する形になるため、出力側平滑コンデンサの容量を低減できる^{(67), (83)}。
- (c) 3相インバータ用の半導体モジュールをそのまま適用可能であるため、ディスタリット素子で作成する場合と比較して、半導体素子増加に対する回路の占有面積増大を是正することが可能である。

第3章の2相結合インダクタは汎用の3脚コアを流用する形で作製したが、3相結合インダクタを構成する場合には、各相の対称性を維持するため3相用のコア構造を新しく考案する必要性があり磁気コア構造が非常に重要な議論になる。そこで提案する3相結合インダクタコア構造とその狙いについて図説し、提案する磁気構造の有効性について述べる。

次に、3相結合インダクタを適用した場合におけるインダクタ電流の挙動やコア内磁束の振る舞いについても明らかにする。さらに、3相結合インダクタの適用が磁気要素の小型軽量化へ寄与することを示すため、提案する3相結合インダクタと従来の非結合インダクタで磁束密度を規定した際に磁性体コアに許容できる出力電力容量算出法を提案し、従来の非結合インダクタと等しいサイズとした場合で、電力容量の観点から高電力密度の性能について議論する。最後に、出力電力容量算出法の妥当性を確認するため、実機による実証評価を実施する。

4.2. 回路構成と磁気構造

4.2.1. 回路構成

図4.1に3相結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路を示す。ここで、 V_i は入力電圧、 V_o は出力電圧、 i_{L1} 、 i_{L2} 、 i_{L3} は各相のインダクタ電流、 S_1 、 S_2 、 S_3 は各相のメインスイッチ、 D_1 、 D_2 、 D_3 は出力ダイオード、 C_o は出力側電圧平滑コンデンサ、 L_1 、 L_2 、 L_3 は各相の自己インダクタンス、 M_{12} 、 M_{13} 、 M_{23} は各相間の相互インダクタンスある。本回路の駆動方法としては2相化させたマルチフェーズ方式では、各相のメインスイッチを 180° 位相シフト駆動させていたのに対して、3相では各相の半導体スイッチ S_1 、 S_2 、 S_3 を 120° 位相シフトさせて駆動させる。このように駆動させることで、各相交互に出力側へ電荷を伝送することが可能であり、特にデュ

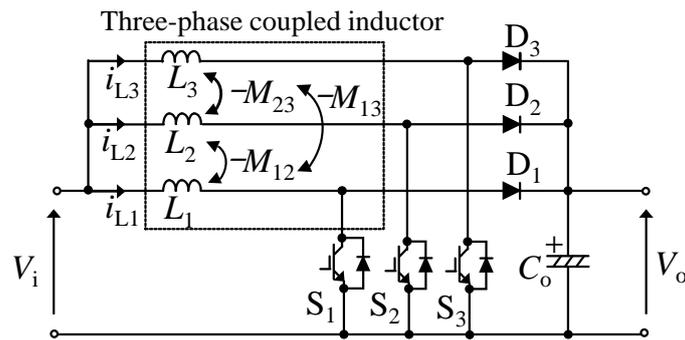


図4.1 結合インダクタを用いたマルチフェーズ方式昇圧チョップ回路(3相)

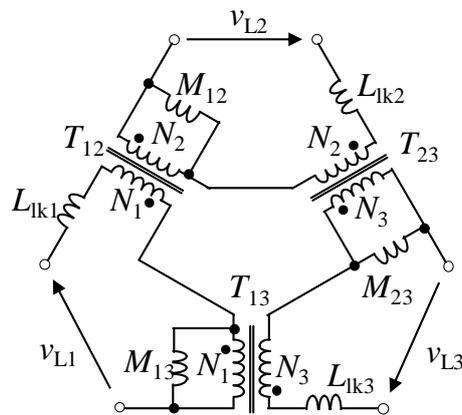


図4.2 3相結合インダクタの等価回路モデル

第4章 結合インダクタの三相化への拡張

一対比 $d=1/3, d=2/3$ の場合では同じ電荷量を連続して出力側へ伝送することができるので、充放電電荷量を抑制できるため出力側平滑コンデンサを小型軽量化することができる。

また、図 4.2 に 3 相結合インダクタの等価回路モデルを示す。結合インダクタを 3 相化させると、形成される等価回路は 3 つのトランスが磁氣的に結合した構成になる。各相のトランスの極性はすべてのトランス間で逆結合となるように配備し、このような構成とすることでインダクタ平均電流から発生する直流磁束を互いに打消し合わせることでコア内磁束を低減させることができる。ここで、 $L_{lk1}, L_{lk2}, L_{lk3}$ は各相の漏れインダクタンスを示す。 M_{12} は 1 相目巻線 N_1 と 2 相目巻線 N_2 間の相互インダクタンスであり、同様に M_{13}, M_{23} はそれぞれ 1 相目巻線 N_1 と 3 相目巻線 N_3 間、2 相目巻線 N_2 と 3 相目巻線 N_3 間の相互インダクタンスである。また、各相の巻線数は各相の対称性を維持するため等しいものとする。

$$N_1 = N_2 = N_3 = N \dots\dots\dots (4.1)$$

このように、磁氣的に結合させて位相シフト駆動させることで、各相のインダクタ電流 i_{L1}, i_{L2}, i_{L3} は相互干渉し、交互に励磁された磁束が互いの巻線を鎖交する形態となるため、従来の非結合インダクタと比べて等価的にインダクタ電流波形がスイッチング周波数の 3 倍で駆動しているような状態となる。この特徴を 3 相結合インダクタでも引き出すためにはコア構造の議論が重要になる。

4.2.2. 磁気構造

結合インダクタの 3 相化に向けたコア構造は大きく分けて 2 つ存在する。1 つ目は図 4.3 に示すような漏れ磁束の経路を有する 4 脚型平面構造のコアである。まず、4 脚とする理由に関しては、3 脚の EE コアや EI コアのすべての脚に巻線を巻いた場合であると、各相間をすべて結合したような形となり、所望の漏れインダクタンス L_{lk} を得ることができない。そのため、漏れ磁束の経路を確保するため 4 脚型のコアとしている。

第4章 結合インダクタの三相化への拡張

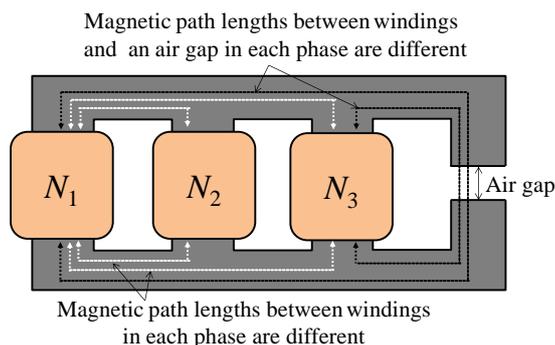


図 4.3 平面構造の三相結合インダクタ

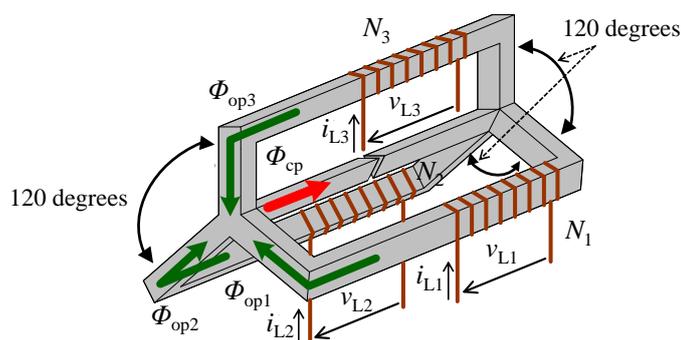


図 4.4 立体構造の三相結合インダクタ

しかしながら、このコア構造とすると、図 4.3 で示すよう各巻線間の距離や各相の漏れ磁束が流れる径路での磁路長が大きく異なり、各相均一にすべき漏れインダクタンスや相互インダクタンスに大きな差が生じる。この各相間の各インダクタンス値が異なる場合、以下に示す2つの面から結合インダクタの性能劣化が考えられる。

(a) 漏れインダクタンスのアンバランスによる直流偏磁の可能性

まず、第3章でも明らかな通り結合インダクタにおいて漏れインダクタンス L_{lk} は発生する直流磁束に比例する因子であり、各相のインダクタ電流の平均値をバランスさせる制御⁽⁸⁰⁾を用いたとしても、直流磁束に関わりを持つインダクタンスが異なれば、必然的にコアの磁化飽和が発生しやすくなる。

(b) 相互インダクタンスの差による循環電流アンバランスの可能性

次に、各相間の相互インダクタンスが異なれば、各相のトランス間を循環

第4章 結合インダクタの三相化への拡張

する電流成分が異なり、各相の半導体デバイスや巻線に損失の偏りが生じる可能性がある。

以上の(a)-(b)における理由のため、3相結合インダクタのコア構造は各相のインダクタンスを均一化可能な構造とすべきである。

これに対して提案する立体的構造を有する3相結合インダクタを図4.4に示す。提案構造の結合インダクタは120°位置をずらした3つの外側脚と漏れ磁束の経路である中央脚から構成される。本構造の利点は各相巻線の磁路を均一化させることが可能なため、各相で等しいインダクタンスを得やすいことが挙げられる。そのため、以下の特性を得ることが可能である。

$$\begin{cases} L_1 = L_2 = L_3 = L \\ L_{1k1} = L_{1k2} = L_{1k3} = L_{1k} \dots\dots\dots (4.2) \\ M_{12} = M_{13} = M_{23} = M \end{cases}$$

ここで、 L 、 L_{1k} 、 M はそれぞれ提案コア構造の場合に得られる統一された各相の自己インダクタンス、漏れインダクタンス、相互インダクタンスであり、今後は解析便宜上これらの統一されたインダクタンスで議論を進める。また、 L 、 L_{1k} 、 M の関係は次式の通りである。

$$L = L_{1k} + 2M \dots\dots\dots (4.3)$$

4.3. 特性解析

次に、結合インダクタを用いた3相マルチフェーズ方式昇圧チョップ回路の動作特性解析を実施する。動作モードはすべてのデューティ比領域で合計8つ存在し、それぞれの動作モードについては図4.5に示すように定義する。動作モードはデューティ比が $d \leq 1/3$ 、 $1/3 < d \leq 2/3$ 、 $d > 2/3$ の場合で、1周期あたりで存在する動作モードが異なり、 $d \leq 1/3$ の場合ではモード1→4→2→4→3→4で遷移し、 $1/3 < d \leq 2/3$ の場合ではモード6→1→5→2→7→3となる。最後に $d > 2/3$ ではモード8→6→8→5→8→7で遷移するため、これらのデューティ比領域で分けて解析を実施する。特性解析をする上では、各インダクタンスと設計の際に必要なインダクタ電流リップル特性について

第4章 結合インダクタの三相化への拡張

	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8
S ₁	ON	OFF	OFF	OFF	ON	ON	OFF	ON
S ₂	OFF	ON	OFF	OFF	ON	OFF	ON	ON
S ₃	OFF	OFF	ON	OFF	OFF	ON	ON	ON

図 4.5 動作モードの定義

て関係性を明らかにし、従来の非結合インダクタと電気的な特性比較を実施する。また、磁性体コアの磁化飽和を避けるためにコア内最大磁束についてモデル化する。

4.3.1. 電気的特性解析

<各インダクタンスとインダクタ電流振幅の関係> まず、各インダクタンスとインダクタ電流振幅の関係性について明らかにする。ここでは、3相インダクタの構造が各相すべて対称であると仮定をすれば、各相のインダクタ電流の振る舞いは位相が120°位相がシフトのみなので、ここでは1相分のみ焦点をあてて解析をする。図4.6に各デューティ比における3相結合インダクタの1相目インダクタ電流*i_{L1}*の動作波形模式図を示す。従来の非結合インダクタはメインスイッチがオン時に電流が増加、オフ時に減少する動作特性であるのに対して、3相結合インダクタを適用すると相互誘導と位相シフト駆動の効果により従来の非結合インダクタと比較して等価的にスイッチング周波数の3倍で脈動しているような形態となる。ここで、各相のインダクタ巻線両端電圧を*v_{L1}*、*v_{L2}*、*v_{L3}*とすると、各相のインダクタ電流の傾きと各インダクタンスの関係はファラデーの法則に基づいて、次式で示される。

$$\begin{cases} v_{L1} = L \cdot \frac{di_{L1}}{dt} - M \cdot \frac{di_{L2}}{dt} - M \cdot \frac{di_{L3}}{dt} \\ v_{L2} = -M \cdot \frac{di_{L1}}{dt} + L \cdot \frac{di_{L2}}{dt} - M \cdot \frac{di_{L3}}{dt} \dots\dots\dots (4.4) \\ v_{L3} = -M \cdot \frac{di_{L1}}{dt} - M \cdot \frac{di_{L2}}{dt} + L \cdot \frac{di_{L3}}{dt} \end{cases}$$

第4章 結合インダクタの三相化への拡張

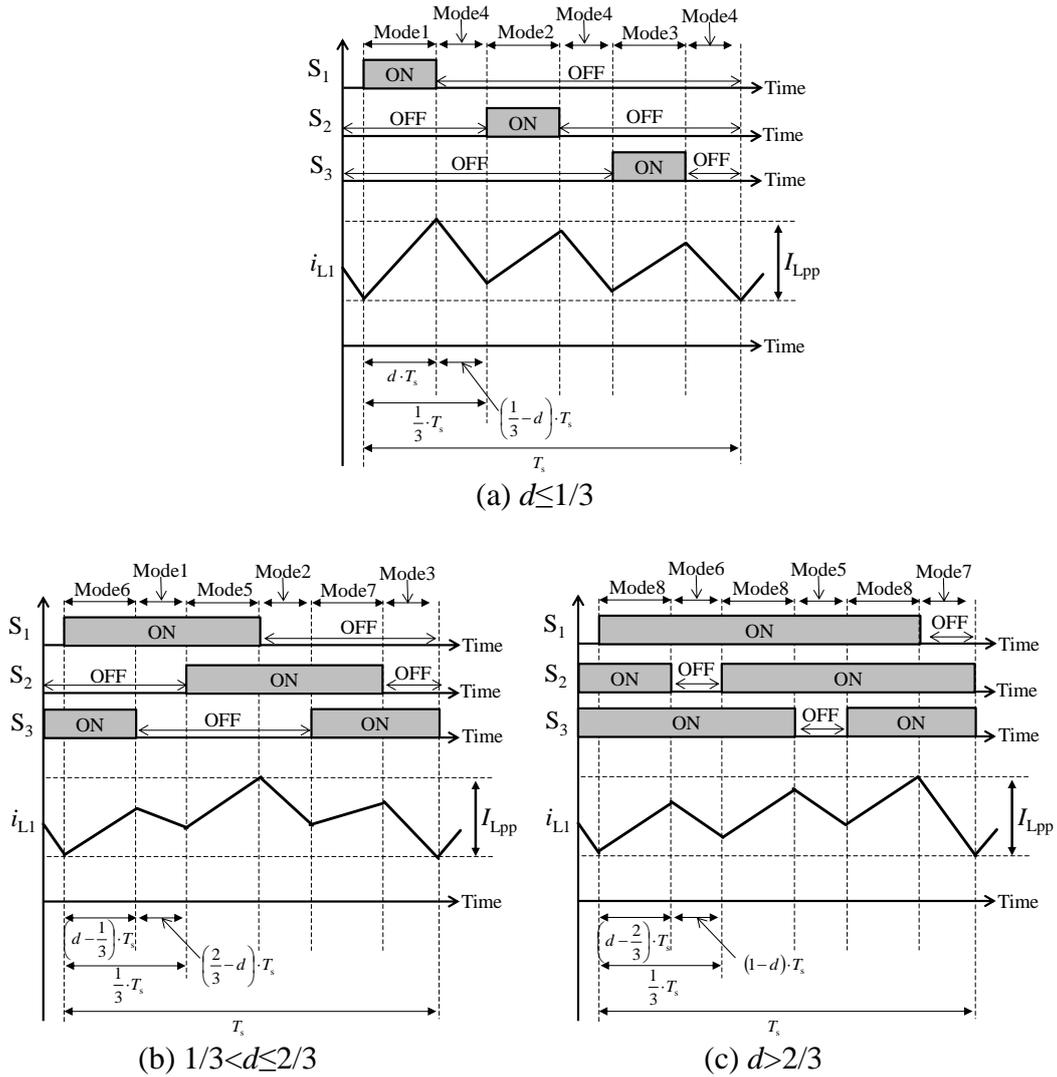


図 4.6 1 相目インダクタ電流波形

ここで、インダクタ巻線両端電圧 v_{L1} , v_{L2} , v_{L3} はスイッチがオン時では、キルヒホッフの法則に基づく入力電圧 V_i と等しくなり、一方、スイッチがオフ時には入力電圧 $V_i - V_o$ の電圧が印加される。従って、以下のようにまとめられる。

$$\begin{cases} v_{L_on} = V_i \\ v_{L_off} = V_i - V_o \end{cases} \dots\dots\dots (4.5)$$

以上の考え方を適用し $d \leq 1/3$, $1/3 < d \leq 2/3$, $d > 2/3$ のそれぞれのデューティ比領域でインダクタ電流振幅特性について解析する。

$d \leq 1/3$ の動作領域では、図 4.6 (a)の動作模式図から分かる通り、インダクタリプル

第4章 結合インダクタの三相化への拡張

ルの振幅最大値 I_{Lpp} はモード1の電流変化値と等しくなる。従って、(4.4)式とモード1のスイッチング状態を考慮して(4.5)式を適用すれば、次式でインダクタリプル電流 di_{L1}/dt の傾きを求めることができる。

$$\frac{di_{L1}}{dt} = \frac{1}{L-2M} \cdot \left(V_i - \frac{2}{3} \cdot V_o \right) + \frac{1}{L+M} \cdot \frac{2}{3} \cdot V_o \dots\dots\dots (4.6)$$

また、モード1の遷移時間 dt は、図4.6(a)で示すようにモード1の期間中なのでデューティ比 d とスイッチング周期 T_s を用いれば dT_s となるので、これを(4.6)式に代入すると、1周期あたりでのインダクタ電流リプルの最大値 I_{Lpp} は次式で導出される。

$$I_{Lpp_{d \leq 1/3}} = \Delta I_{Lpp_{mod1}} = \left(\frac{1}{L_{lk}} \cdot (1-3d) + \frac{2}{L_{lk} + 3M} \right) \cdot \frac{1}{3} \cdot \frac{d}{1-d} \cdot V_i \cdot T_s \dots\dots\dots (4.7)$$

ただし、式変形の際に自己インダクタンス L は(4.3)式により L_{lk} と M により表現している。

次に、 $1/3 < d \leq 2/3$ の動作領域内において I_{Lpp} は、モード6からモード5の電流変化の和で求めることができる。従って、 $d \leq 1/3$ の場合と同様にして求めると次式で I_{Lpp} は示される。

$$\begin{aligned} I_{Lpp_{1/3 < d \leq 2/3}} &= \Delta I_{Lpp_{mod6}} - \Delta I_{Lpp_{mod1}} + \Delta I_{Lpp_{mod5}} \\ &= \left(-\frac{1}{L_{lk}} \cdot (9d^2 + 9d + 2) + \frac{2}{L_{lk} + 3M} \right) \cdot \frac{1}{9} \cdot \frac{1}{1-d} \cdot V_i \cdot T_s \dots\dots\dots (4.8) \end{aligned}$$

最後に $d > 2/3$ の動作領域ではモード7の電流変化が1周期内での電流リプル振幅最大値を示す。従って、同様にして I_{Lpp} を求めると次式で示される。

$$I_{Lpp_{d > 2/3}} = \left| \Delta I_{Lpp_{mod7}} \right| = \left(\frac{1}{L_{lk}} \cdot (3d - 2) + \frac{2}{L_{lk} + 3M} \right) \cdot \frac{1}{3} \cdot V_i \cdot T_s \dots\dots\dots (4.9)$$

<従来の非結合インダクタ方式との特性比較> ここで、従来の非結合インダクタを用いたマルチフェーズ方式昇圧チョッパ回路とインダクタンス値を変化させた場合のインダクタ電流リプル I_{Lpp} の特性を比較する。従来の非結合インダクタの自己インダクタンスを L_n とするとインダクタ電流リプル I_{npp} は次式で与えられる。

表 4.1 インダクタンス比較条件

Leakage inductance of each phase	L_{lk}	50 μ H
Mutual inductance of each phase	M	0 μ H, 5 μ H, 15 μ H, 50 μ H, ∞
Self-inductances of non-coupled inductors	L_n	50 μ H

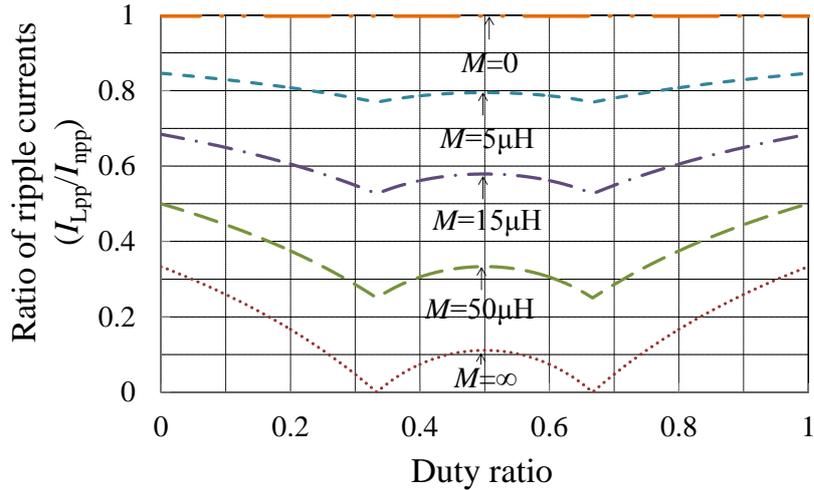


図 4.7 結合インダクタと非結合インダクタの電流リプルの比(I_{Lpp}/I_{npp})

$$I_{npp} = \frac{V_i \cdot d \cdot T_s}{L_n} \dots\dots\dots(4.10)$$

これらの(4.7)-(4.10)式を用いれば、非結合インダクタと結合インダクタのインダクタリプル電流の比は次式で求めることができる。

$$\frac{I_{Lpp}}{I_{npp}} = \begin{cases} \left(\frac{1}{L_{lk}} \cdot (1-3d) + \frac{2}{L_{lk} + 3M} \right) \cdot \frac{1}{3} \cdot \frac{L_n}{1-d} & \left(d \leq \frac{1}{3} \right) \\ \left(-\frac{1}{L_{lk}} \cdot (9d^2 - 9d + 2) + \frac{2}{L_{lk} + 3M} \right) \cdot \frac{1}{9} \cdot \frac{L_n}{d \cdot (1-d)} & \left(\frac{1}{3} < d \leq \frac{2}{3} \right) \dots\dots\dots(4.11) \\ \left(\frac{1}{L_{lk}} \cdot (3d - 2) + \frac{2}{L_{lk} + 3M} \right) \cdot \frac{1}{3} \cdot \frac{L_n}{d} & \left(d > \frac{2}{3} \right) \end{cases}$$

ここで、比較条件を表 4.1 に示す。この比較条件では第 3 章の解析でも明らかな通り、結合インダクタの漏れインダクタンスは直流磁束に比例するインダクタンス

第4章 結合インダクタの三相化への拡張

であるので、この漏れインダクタンス L_{lk} と非結合インダクタの自己インダクタンス L_n は等しい値とし、ここでは $50\mu\text{H}$ 値とする。また、相互インダクタンスの値を結合無しとした場合の $M=0\mu\text{H}$ から $M=\infty$ まで変化させた場合で比較する。図 4.7 にデューティ比の変化に対する結合インダクタと非結合インダクタの各相インダクタ電流リップルの比 (I_{Lpp}/I_{Ipp}) を示す。この図から、高い相互インダクタンス M の場合であると、従来の非結合インダクタと比較して大幅にインダクタ電流リップルが低減できることが確認できる。特に $M=\infty$ とデューティ比 $d=1/3=2/3$ の条件で電流リップルの低減効果は大きく、インダクタ電流の脈動はゼロに等しいことが分かる。このように、デューティ比 $d=1/3, 2/3$ で結合インダクタの電流リップル低減効果が大きくなるのは大きく分けて 2 つの理由がある。1 つ目は、 $d=1/3, 2/3$ において結合インダクタの漏れインダクタンスにほとんど電圧が印加されなくなるため、2 つ目は高い相互インダクタンスにより各相のトランス間に循環電流が流れないためである。

以上の理由から、 $d=1/3, 2/3$ において、インダクタ電流リップル振幅が大きく低減され、相互インダクタンスを非常に高くした際には、従来の非結合インダクタと比較して全デューティ比領域で $1/3$ 程度までインダクタ電流の脈動を抑制できることが確認される。 $M=0$ のときは、結合インダクタが各相の巻線と結合していないことを示すため、従来の非結合インダクタと等価な状態となるのでインダクタ電流リップルの比を考慮しても等しい状態となる。

<各インダクタンスと磁気抵抗、巻線数の関係> 結合インダクタの漏れインダクタンスおよび相互インダクタンスは巻線巻数とコア構造から決定される磁気抵抗の関係から導出される因子である。従って、具体的な磁気構造や巻線巻数を用いて、詳細なパラメータでモデル化するに当たっては、磁気回路モデルを用いた解析方法が有効である。図 4.8 に 3 相結合インダクタの磁気回路モデルを示す。この磁気回路モデルでは、各相の起磁力 $Ni_{L1}, Ni_{L2}, Ni_{L3}$ より発生する外側脚の磁束を ϕ_1, ϕ_2, ϕ_3 、中央脚の磁束を ϕ_c としている。また、外側脚磁気抵抗は $R_{mo1}, R_{mo2}, R_{mo3}$ 、中央脚磁気抵抗を R_{mc} として表現している。提案する立体型のコア構造の場合は以下の特性が得られる。

第4章 結合インダクタの三相化への拡張

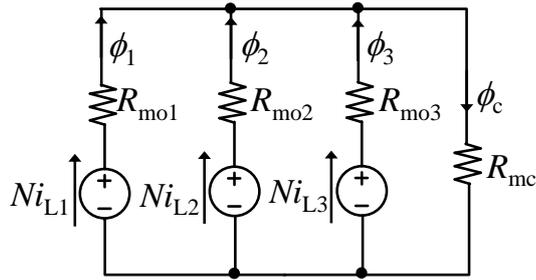


図 4.8 三相結合インダクタの磁気回路モデル

$$R_{mo1} = R_{mo2} = R_{mo3} = R_{mo} \dots\dots\dots(4.12)$$

また、磁気回路モデルから自己インダクタンス L 、相互インダクタンス M 、漏れインダクタンス L_{lk} は次式で求めることが可能である。

$$\begin{cases} L = N^2 \cdot \frac{R_{mo} + 2 \cdot R_{mc}}{R_{mo}^2 + 3 \cdot R_{mo} \cdot R_{mc}} \\ M = N^2 \cdot \frac{R_{mc}}{R_{mo}^2 + 3 \cdot R_{mo} \cdot R_{mc}} \\ L_{lk} = L - M = N^2 \cdot \frac{1}{R_{mo} + 3 \cdot R_{mc}} \end{cases} \dots\dots\dots(4.13)$$

この(4.13)式を用いれば、インダクタンスで表現されたインダクタ電流リプル I_{Lpp} を示す(4.7)-(4.9)式は磁気抵抗および巻線巻数を用いて表現することができ、各デューティ比領域ではそれぞれ次式で示される。

$$I_{Lpp_d \leq 1/3} = R_{mo} \cdot \frac{V_i}{N^2} \cdot \left(1 + \alpha \cdot \frac{1-3 \cdot d}{1-d} \right) \cdot d \cdot T_s \dots\dots\dots(4.14)$$

$$I_{Lpp_1/3 < d \leq 2/3} = R_{mo} \cdot \frac{V_i}{N^2} \cdot \left(1 + \alpha \cdot \frac{9 \cdot d^2 - 9 \cdot d + 2}{3 \cdot d \cdot (d-1)} \right) \cdot d \cdot T_s \dots\dots\dots(4.15)$$

$$I_{Lpp_d > 2/3} = R_{mo} \cdot \frac{V_i}{N^2} \cdot \left(1 + \alpha \cdot \frac{(3 \cdot d - 2)}{d} \right) \cdot d \cdot T_s \dots\dots\dots(4.16)$$

ここで(4.14)-(4.16)式中の α は外側脚と中央脚の磁気抵抗比であり、次式の通り定義する。

$$\alpha = \frac{R_{mc}}{R_{mo}} \dots\dots\dots(4.17)$$

第4章 結合インダクタの三相化への拡張

これら(4.14)-(4.16)式を用いれば、インダクタンスだけではなく、磁気構造や巻線巻数からインダクタ電流リップルを算定することができる。

4.3.2. 磁気的特性解析

次に、インダクタコアの磁化飽和を防ぐため、磁束について解析を実施する。解析をするにあたっては、電氣的解析と同様に $1/3 \leq d$, $1/3 < d \leq 2/3$, $d > 2/3$ で回路の動作モードが異なることから、これらのデューティ比領域で分けて解析を実施する。また、外側脚の磁束に関しては各相の外側脚の磁気構造を対称とすれば、等しくなるので、ここでは一相目の外側脚のみ解析を実施する。図 4.9 (a), (b), (c)にそれぞれのデューティ比領域における 3 相結合インダクタのコア内磁束波形の模式図を示す。

まず、インダクタの平均電流から発生する直流磁束について解析をする。直流成分の解析を実施するので、図 4.8 に示す磁気回路モデル上のすべての電流と磁束は I_{L1} , I_{L2} , I_{L3} , Φ_1 , Φ_2 , Φ_3 , Φ_c で表現する。ここで、磁気回路モデルよりキルヒホッフの法則を適用すると次式の関係が得られる。

$$\begin{cases} NI_{L1} = R_{mo} \cdot \Phi_1 + R_{mc} \cdot \Phi_c \\ NI_{L2} = R_{mo} \cdot \Phi_2 + R_{mc} \cdot \Phi_c \\ NI_{L3} = R_{mo} \cdot \Phi_3 + R_{mc} \cdot \Phi_c \\ \Phi_c = \Phi_1 + \Phi_2 + \Phi_3 \end{cases} \dots\dots\dots (4.18)$$

ここで、各相のインダクタ平均電流値は I_{Lave} として等しいものとする。

$$I_{L1} = I_{L2} = I_{L3} = I_{Lave} \dots\dots\dots (4.19)$$

従って、(4.18)式と(4.19)式を用いると各相外側脚の直流磁束は等しくなり、次式の通り求めることができる。

$$\Phi_1 = \Phi_2 = \Phi_3 = \Phi_o = \frac{N \cdot I_{Lave}}{R_{mo} + 3 \cdot R_{mc}} \dots\dots\dots (4.20)$$

中央脚の直流磁束 Φ_c は 3 つの外側脚から発生する直流磁束 Φ_o が足し合わされる形となるので次式が成立する。

第4章 結合インダクタの三相化への拡張

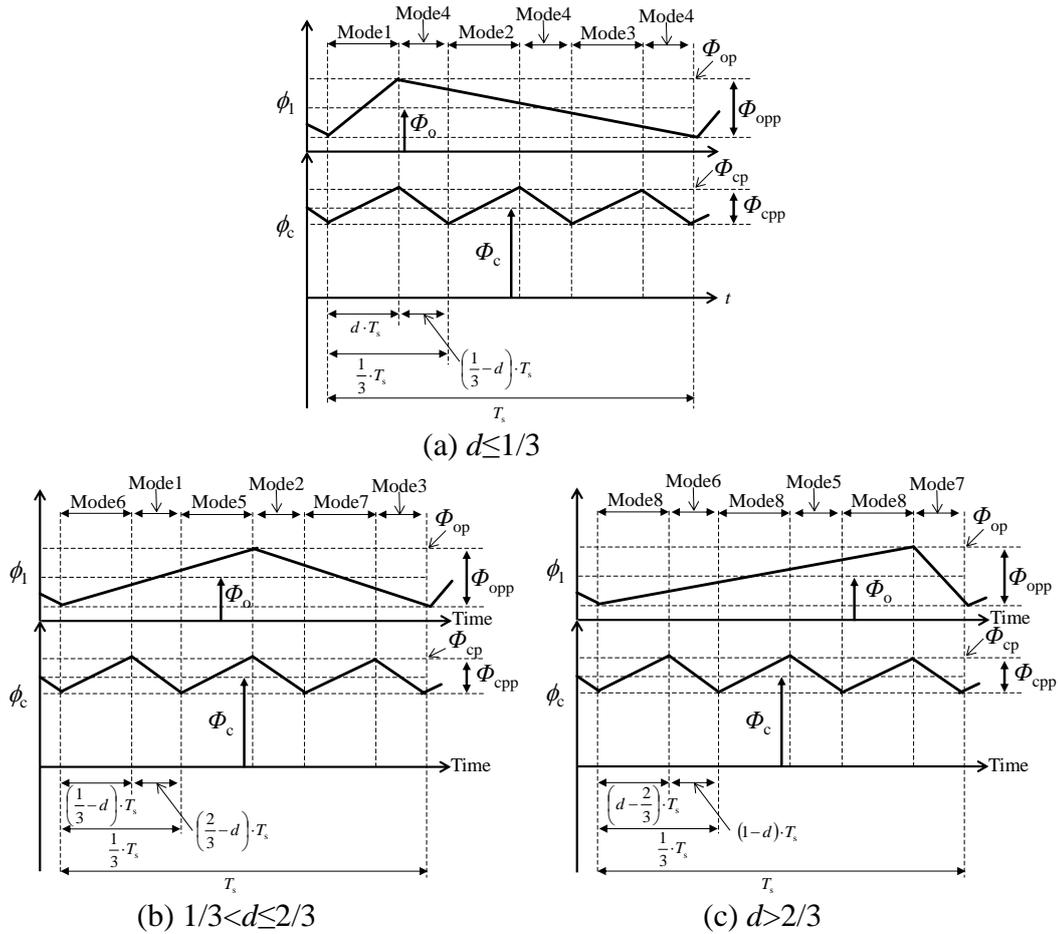


図 4.9 外側脚，中央脚のコア内磁束の模式図

$$\Phi_c = 3 \cdot \Phi_o = \frac{3 \cdot N \cdot I_{Lave}}{R_{mo} + 3 \cdot R_{mc}} \dots \dots \dots (4.21)$$

次に，交流磁束について解析をする。交流磁束はファラデーの法則に基づいて巻線に電圧が印加されることによって発生する。

$$v_L = N \cdot \frac{d\phi}{dt} \dots \dots \dots (4.22)$$

この(4.22)式より，各相のスイッチ S_1, S_2, S_3 がオン期間中ではインダクタ巻線電圧 v_L には入力電圧 V_i が印加されるので，外側脚の磁束の変化 $d\phi$ は巻線巻数 N と微小時間 dt により決定される。従って，オン期間中の微小時間 dt はデューティ比 d とスイッチング周期 T_s を用いて dT_s で表現されるため，外側脚交流磁束の振幅値

第4章 結合インダクタの三相化への拡張

Φ_{opp} は次式で示される。

$$\Phi_{opp} = \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots(4.23)$$

外側脚の磁束の変化は図 4.9 (a), (b), (c)で示すようにオン期間中に増加, オフ期間中に減少するような形態となり, オンとオフ期間の磁束の変化の和は定常状態であれば一定となる。

次に, 中央脚での交流磁束の振幅値を求める。中央脚の交流磁束は, 外側脚の交流磁束の位相が 120° シフトした形で足し合わされるため, スイッチング周波数の3倍の周波数で脈動する。

デューティ比 $d \leq 1/3$ の領域では, 図 4.9 (a)よりモード 1 で交流磁束の大きさを求めることができるので, モード 1 における 1 相目, 2 相目, 3 相目の外側脚交流磁束の変化値をそれぞれ Φ_{1pp_mod1} , Φ_{2pp_mod1} , Φ_{3pp_mod1} とすると中央脚の磁束振幅値 Φ_{cpp} は次式で求めることができる。

$$\begin{aligned} \Phi_{cpp_d \leq 1/3} &= \Phi_{1pp_mod1} + \Phi_{2pp_mod1} + \Phi_{3pp_mod1} \\ &= \left(\frac{V_i}{N} + \frac{V_i - V_o}{N} + \frac{V_i - V_o}{N} \right) \cdot d \cdot T_s \dots\dots\dots(4.24) \\ &= \frac{1-3d}{1-d} \cdot \frac{V_i}{N} \cdot d \cdot T_s \end{aligned}$$

なお, 式変形の際には V_o は $V_o = V_i / (1-d)$ より変換している。

デューティ比 $1/3 < d \leq 2/3$ では中央脚の磁束振幅値 Φ_{cpp} は, 図 4.9 (b)よりモード 6 で求めることが可能であるので, 同様にして求めると以下で示される。

$$\Phi_{cpp_1/3 < d \leq 2/3} = \frac{9d^2 - 9d + 2}{d-1} \cdot \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots(4.25)$$

デューティ比 $d > 2/3$ では図 4.9 (c)で示すようにモード 8 で求めることができる。

$$\Phi_{cpp_d > 2/3} = (3d-2) \cdot \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots(4.26)$$

ここで, (4.24)-(4.25)式から中央脚の交流磁束の振る舞いとしてはデューティ比 d がちょうど $1/3, 2/3$ の際には中央脚に交流磁束が発生しないことが分かる。

第4章 結合インダクタの三相化への拡張

次に、これらの解析結果に基づいて、外側脚と中央脚の最大磁束を求める。最大磁束は図 4.9(a)-(c)に示すよう、直流磁束と交流磁束の半値の和で示されるので、外側脚最大磁束 Φ_{op} を求めると(4.17)式, (4.20)式と(4.23)式より次式で求めることができる。

$$\Phi_{op} = \frac{N \cdot I_{Lave}}{R_{mo}(1+3\alpha)} + \frac{1}{2} \cdot \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots(4.27)$$

また、中央脚最大磁束 Φ_{cp} は(4.17)式, (4.21)式と(4.24)-(4.26)式より、それぞれ以下の通り求めることができる。

$$\Phi_{cp} = \begin{cases} \frac{3 \cdot N \cdot I_{Lave}}{R_{mo}(1+3\alpha)} + \frac{1}{2} \cdot \frac{1-3d}{1-d} \cdot \frac{V_i}{N} \cdot d \cdot T_s & \left(d \leq \frac{1}{3} \right) \\ \frac{3 \cdot N \cdot I_{Lave}}{R_{mo}(1+3\alpha)} + \frac{1}{2} \cdot \frac{9d^2 - 9d + 2}{d-1} \cdot \frac{V_i}{N} \cdot d \cdot T_s & \left(\frac{1}{3} < d \leq \frac{2}{3} \right) \dots\dots\dots(4.28) \\ \frac{3 \cdot N \cdot I_{Lave}}{R_{mo}(1+3\alpha)} + \frac{1}{2} \cdot (3d-2) \cdot \frac{V_i}{N} \cdot d \cdot T_s & \left(d > \frac{2}{3} \right) \end{cases}$$

4.4.3 相結合インダクタの導入による小型軽量化の効果

これまでのところで、三相結合インダクタにおける電磁的な振る舞いについて解析を実施した。ここからは、提案する3相結合インダクタの有効性を明示するため、理論的なアプローチからその導入効果を確認する。

4.4.1. 磁束低減効果

提案コア構造は外側脚と中央脚に最大値が異なる磁束がそれぞれ存在する。そのため、磁性体コアの磁化飽和を防ぐため外側脚と中央脚の最大磁束の比を取ること、外側脚と中央脚のどちらの脚部で磁束密度が高くなるか確認する。また、従来の非結合インダクタとも最大磁束の比をとり、3相結合インダクタの磁束低減効果について確認する。

調査方法としては、一般的にインダクタは回路の仕様からインダクタ電流リップル率 I_{Lpp}/I_{Lave} を規定した状態で設計されることが多いので、これを規定した状態に

第4章 結合インダクタの三相化への拡張

おけるコア内磁束の最大値を調査する。

<結合インダクタの外側脚と中央脚の最大磁束の比> はじめに結合インダクタの外側脚と中央脚の最大磁束を比較する。まず、インダクタ電流リップル振幅を示す(4.14)-(4.16)式を R_{mo} について解き、外側脚の最大磁束を示す(4.27)式、中央脚の最大磁束を示す(4.28)式にそれぞれ代入すれば、インダクタ電流リップルを規定した際の最大磁束は、外側脚と中央脚でそれぞれ以下のように導出することができる。

$$\Phi_{op} = \begin{cases} \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{1-3 \cdot d}{1-d}}{1+3 \cdot \alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \right) \cdot d \cdot T_s & \left(d \leq \frac{1}{3} \right) \\ \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{9 \cdot d^2 - 9 \cdot d + 2}{3 \cdot d \cdot (d-1)}}{1+3 \cdot \alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \right) \cdot d \cdot T_s & \left(\frac{1}{3} < d \leq \frac{2}{3} \right) \dots\dots\dots(4.29) \\ \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{3 \cdot d - 2}{d}}{1+3 \cdot \alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \right) \cdot d \cdot T_s & \left(d > \frac{2}{3} \right) \end{cases}$$

$$\Phi_{cp} = \begin{cases} \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{1-3d}{1-d}}{1+3\alpha} \cdot \frac{3I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \frac{1-3d}{(1-d)} \right) \cdot d \cdot T_s & \left(d \leq \frac{1}{3} \right) \\ \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{9d^2 - 9d + 2}{3d(d-1)}}{1+3\alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \frac{9d^2 - 9d + 2}{3d(d-1)} \right) \cdot d \cdot T_s & \left(\frac{1}{3} < d \leq \frac{2}{3} \right) \dots\dots\dots(4.30) \\ \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{3d-2}{d}}{1+3\alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \frac{3d-2}{d} \right) \cdot d \cdot T_s & \left(d > \frac{2}{3} \right) \end{cases}$$

ここで比較する条件として、インダクタ電流リップル比は $I_{Lpp}/I_{Lave}=0.5$ 、磁気抵抗比 α を 0.25, 1, 10, 100 と変化させた場合を想定する。この α が大きいほど中央脚に大きいエアギャップが挿入されることを意味する。この条件において3相結合インダクタの外側脚と中央脚の最大磁束の比 Φ_{cp}/Φ_{op} をとるとデューティ比に対する磁

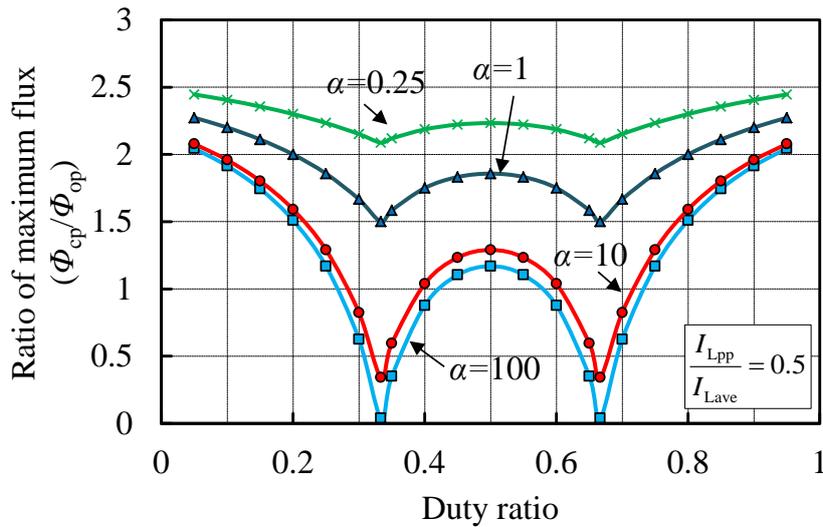


図 4.10 中央脚と外側脚の最大磁束の比 (Φ_{cp}/Φ_{op})

束最大値の比較結果は図 4.10 で示される。この図からすべてのデューティ比領域において、中央脚最大磁束 Φ_{cp} は外側脚最大磁束 Φ_{op} の 3 倍以下となり、磁気抵抗比 α が大きい領域では、中央脚の最大磁束は大きく低減されることが確認される。このように、中央脚の最大磁束が外側脚と比べて 3 倍以下となる理由は、直流磁束に関して言えば中央脚の直流磁束は外側脚の直流磁束のちょうど 3 倍となるものの、中央脚の交流磁束は外側脚の交流磁束の位相がシフトする形で足し合わされるため、中央脚の交流磁束は $d=1/3, 2/3$ 付近ではほとんど発生しなくなるためである。ここで、変換器駆動時における最大磁束密度 B_{max} はコア断面積 A_{core} と最大磁束 Φ_{max} を用いると次式で導出される。

$$B_{max} = \frac{\Phi_{max}}{A_{core}} \dots\dots\dots(4.31)$$

この関係から、中央脚の最大磁束は外側脚の最大磁束の 3 倍以下であるため、磁束密度 B_{max} を外側脚と中央脚で等しくすることを考えると、中央脚の断面積は外側脚の断面積の 3 倍以下で済むことが確認される。また、動作条件によって中央脚の断面積を外側脚に対して更に小さくすることで小型軽量化を実現することが可能である。

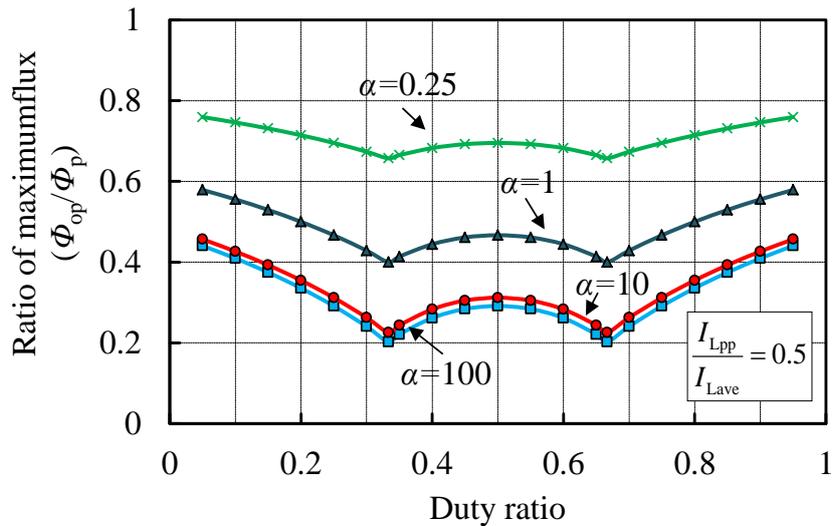


図 4.11 結合インダクタの外側脚と非結合インダクタと最大磁束の比(Φ_{op}/Φ_p)

<結合インダクタの外側脚と非結合インダクタの最大磁束の比> 次に、インダクタ電流リップル率を規定した場合での従来の非結合インダクタと結合インダクタの外側脚の最大磁束を比較する。第2章で示したように非結合インダクタを適用した場合には、インダクタリップル率を規定した際の最大磁束 Φ_p は(2.10)式, (2.13)式より次式で求めることができる。

$$\Phi_p = \frac{V_i}{N} \cdot \left(\frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \right) \cdot d \cdot T_s \dots\dots\dots(4.32)$$

ここで比較条件としては、非結合インダクタと結合インダクタの巻線巻数 N を等しくした場合で考え、同様に α を 0.25, 1, 10, 100 と変化させた場合で外側脚最大磁束と非結合インダクタの最大磁束の比 Φ_{op}/Φ_p をとる。図 4.11 に最大磁束の比をとった結果を示す。この図から、磁気抵抗比が非常に大きい領域では、結合インダクタの外側脚最大磁束は、非結合インダクタと比較して大きく低減できていることが確認できる。従って、これらの事から従来それぞれ独立した非結合インダクタを統合すると、中央脚の断面積は外側脚の3倍以下で済み、またその外側脚の断面積は非結合インダクタの断面積より小さくて済む。従って、3相結合インダクタは磁束密度とインダクタ電流リップル率を等しくした条件においてはコアサイズの縮

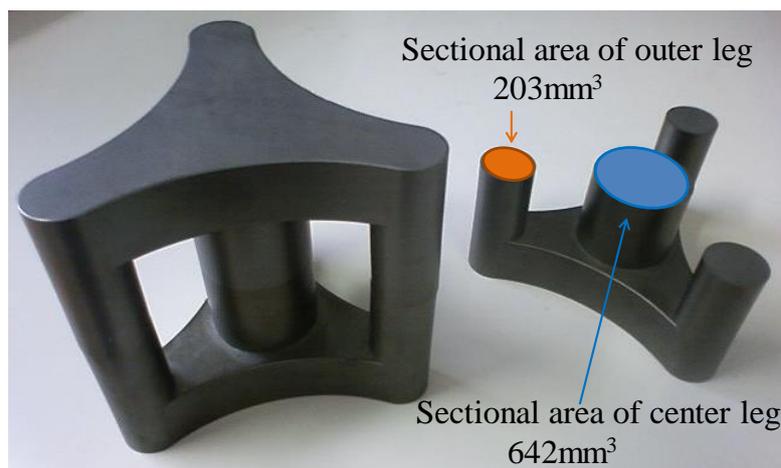


図 4.12 試作コアの外観

小に効果的であることがわかる。

4.4.2. 最大出力電力容量解析

次に コアサイズを規定した条件における電力密度の視点から 3 相結合インダクタのサイズ低減効果について検討をする。ここで、3 相マルチフェーズ昇圧チョッパ回路の出力電力 P_o は入力電圧 V_i とインダクタ平均電流 I_{Lave} を用いると、次式で示される。

$$P_o = 3 \cdot V_i \cdot I_{Lave} \dots\dots\dots(4.33)$$

図 4.12 には試作コアの外観を示す。この試作コアは中央脚の断面積は 642mm^2 であるのに対して外側脚断面積は 203mm^2 となっており、約 3 倍の断面積としている。磁束密度が最大値となるのは、これら外側脚と中央脚の断面積の関係と図 4.10 に示す最大磁束の比の関係から外側脚となることが分かる。従って、設計する最大磁束を Φ_{max} としておくと、最大磁束の規定は外側脚に設けるものとして、外側脚の最大磁束 Φ_{op} を Φ_{max} 以下にするためには次の条件を満足させる必要性がある。

$$\Phi_{max} \geq \Phi_{op} \dots\dots\dots(4.34)$$

従って、これらの事を考慮して(4.14)-(4.17)式, (4.27)式, (4.33)-(4.34)式を用いると、最大磁束密度を規定したい際の結合インダクタが許容できる最大出力電力容量は、

第4章 結合インダクタの三相化への拡張

各デューティ比領域でそれぞれ(4.35)-(4.37)式で求めることができる。

$$P_{o_{d \leq 1/3}} \leq \frac{3 \cdot R_{mo} \cdot \Phi_{max}^2}{\left(\frac{I_{Lave}}{I_{Lpp}} \cdot \frac{1 + \alpha \cdot \frac{1-3 \cdot d}{1-d}}{(1+3 \cdot \alpha)^2} + \frac{1}{1+3 \cdot \alpha} + \frac{1}{4} \cdot \frac{I_{Lpp}}{I_{Lave}} \cdot \frac{1}{1 + \alpha \cdot \frac{1-3 \cdot d}{1-d}} \right)} \cdot d \cdot T_s \dots\dots\dots(4.35)$$

$$P_{o_{1/3 < d \leq 2/3}} \leq \frac{3 \cdot R_{mo} \cdot \Phi_{max}^2}{\left(\frac{I_{Lave}}{I_{Lpp}} \cdot \frac{1 + \alpha \cdot \frac{9d^2 - 9d + 2}{3 \cdot d \cdot (d-1)}}{(1+3 \cdot \alpha)^2} + \frac{1}{1+3 \cdot \alpha} + \frac{1}{4} \cdot \frac{I_{Lpp}}{I_{Lave}} \cdot \frac{1}{1 + \alpha \cdot \frac{9d^2 - 9d + 2}{3 \cdot d \cdot (d-1)}} \right)} \cdot d \cdot T_s \dots\dots\dots(4.36)$$

$$P_{o_{d > 2/3}} \leq \frac{3 \cdot R_{mo} \cdot \Phi_{max}^2}{\left(\frac{I_{Lave}}{I_{Lpp}} \cdot \frac{1 + \alpha \cdot \frac{3 \cdot d - 2}{d}}{(1+3 \cdot \alpha)^2} + \frac{1}{1+3 \cdot \alpha} + \frac{1}{4} \cdot \frac{I_{Lpp}}{I_{Lave}} \cdot \frac{1}{1 + \alpha \cdot \frac{3 \cdot d - 2}{d}} \right)} \cdot d \cdot T_s \dots\dots\dots(4.37)$$

また、同様に非結合インダクタに関しても(4.32)式、(4.33)式と $\Phi_{max} \geq \Phi_p$ を考慮すれば、非結合インダクタの最大出力電力容量は次式で求めることができる。

$$P_o \leq \frac{3 \cdot R_m \cdot \Phi_{max}^2}{\left(\frac{I_{Lave}}{I_{Lpp}} + \frac{1}{4} \cdot \frac{I_{Lpp}}{I_{Lave}} + 1 \right)} \cdot d \cdot T_s \dots\dots\dots(4.38)$$

ここで導出した最大出力電力容量算出式を用いてコアサイズ、磁束密度を規定した条件における電力密度を比較する。比較条件の回路定数を表 4.2、結合インダクタと従来の非結合インダクタの磁性体コアの仕様を表 4.3 にそれぞれ示す。

また、最大電力容量を比較する上では、結合インダクタのエアギャップ長を 1.5mm とし、従来の非結合インダクタでは 3 脚コアのすべての脚に 0.75mm のエアギャップを設けた状態(形成される閉磁路では 1.5mm となる)を想定する。この理由としては、磁気抵抗を大きくすればするほど直流磁束が抑えられてしまうこと、巻線巻数が非常に大きくなってしまいうこと、ここではエアギャップ長さを統一

表 4.2 評価回路定数

Input voltage	V_i	120V
Output voltage	V_o	285.7V
Duty ratio	d	0.583
Switching frequency	f_s	50kHz

表 4.3 結合インダクタと従来の非結合インダクタの磁性体コアの仕様

Customized core of coupled inductor		
Gap length	l_g	1.5mm
Sectional area of outer leg	A_o	203mm ²
Sectional area of center leg	A_c	642mm ²
Theoretical magnetic reluctance of outer leg	R_{mo}	0.18A/μWb
Theoretical magnetic reluctance of center leg	R_{mc}	1.89A/μWb
Ratio of magnetic reluctance	α	10.2
Designed maximum flux density in outer leg	B_{max}	300mT
Non-coupled inductor (PC40EC70)		
Gap length (all leg)	l_g	0.75mm
Sectional area of center leg	A_{non}	210mm ²
Theoretical magnetic reluctance	R_m	4.5A/μWb
Designed maximum flux density	B_{max}	300mT

させることで評価するものとする。なお、この表 4.3 中の磁気抵抗値についてはコアの構造の平均磁路長、断面積から決定された計算値である。

上記を条件として、結合インダクタの最大出力容量を示す(4.36)式と非結合インダクタの最大出力容量を示す(4.38)式をそれぞれ適用するとインダクタ電流リップル率 I_{Lpp}/I_{Lave} に対する最大出力電力容量の比較結果は図 4.13 のように示される。この

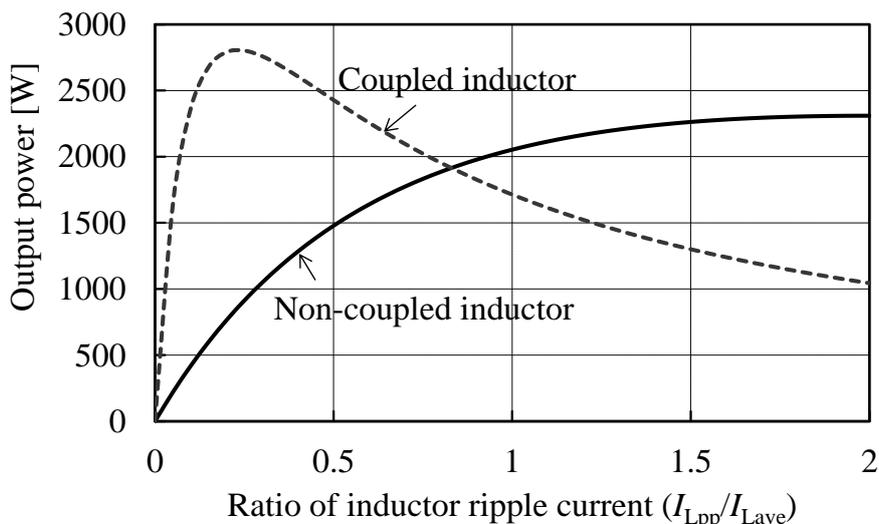


図 4.13 三相結合インダクタと非結合インダクタの最大出力電力容量の比較

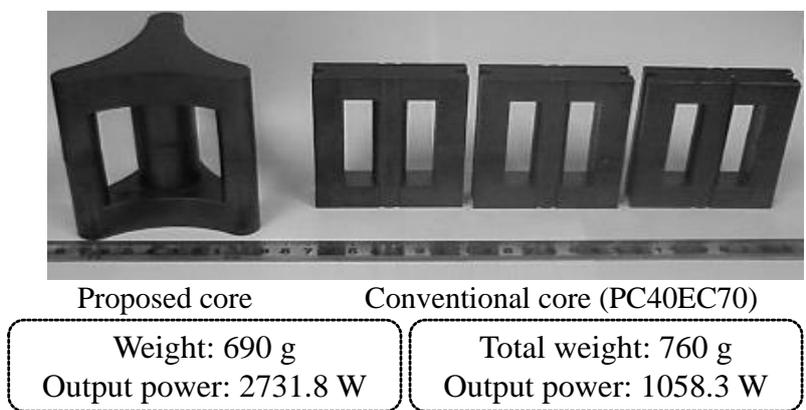


図 4.14 インダクタの出力容量とサイズ比較結果($I_{Lpp}/I_{Lave}=0.3$)

図で横軸はインダクタ電流リプル率 I_{Lpp}/I_{Lave} を示しており、 $0 < I_{Lpp}/I_{Lave} < 2$ の領域は電流連続モードでの駆動を示し、 $I_{Lpp}/I_{Lave}=2$ では電流臨界モードでの駆動であることを示す。非結合インダクタの場合では、電流臨界モードで出力容量が最大となることが確認される。この駆動方法はメインスイッチ S_1, S_2, S_3 でゼロ電流ターンオンやダイオード D_1, D_2, D_3 でのゼロ電流ターンオフを実現できるのでスイッチング損失の面から有効な駆動であるものの、車載用を想定した大電力用途にはインダクタ実効値電流増大によって他の能動・受動素子の導通損失増加が懸念される⁽⁸⁴⁾。

これに対して、結合インダクタは大電力用途に適した電流連続モードで出力容量が最大となることが確認される。図 4.14 にはインダクタ電流リプル率

第4章 結合インダクタの三相化への拡張

$I_{Lpp}/I_{Lave}=0.3$ における電力容量の比較と実際に比較に用いたインダクタの外観を示す。この図から結合インダクタコアは 690g で 2731.8W であるのに対して、従来の非結合インダクタの合計は 760g で 1058.3W であり、ほぼ等しいサイズの条件では電力容量が大きくなっていることから大幅な高電力密度化を実現していると言える。仮に、電力容量を統一した場合は、結合インダクタは従来の非結合インダクタと比較して小型軽量化を実現できる。

4.5. 実機評価

理論解析より得られた図 4.13 の最大出力容量解析結果の妥当性を確認するため、実機による実証評価を実施する。検証する内容は結合インダクタがインダクタ電流リップル率 $I_{Lpp}/I_{ave}=0.22$ の状態においてインダクタコアの磁化が飽和することなく理論解析通り 2798W 出力可能かどうか検証する。まず、各相のインダクタ平均電流値は(4.33)式を用いると次式の通り導出される。

$$I_{Lave} = \frac{P_{max}}{3 \cdot V_i} = \frac{2798}{3 \cdot 120} = 7.77A \dots\dots\dots(4.39)$$

また、インダクタ電流リップル率 $I_{Lpp}/I_{ave}=0.22$ を考慮すると、インダクタ電流のリップル振幅は次式の通りになる。

$$I_{Lpp} = \frac{I_{Lpp}}{I_{Lave}} \cdot I_{Lave} = 0.22 \cdot 7.77 = 1.70A \dots\dots\dots(4.40)$$

次に、各相のインダクタ巻線の巻数を決定する。インダクタ電流リップルを示す(4.15)式から巻数 N について解くと次式で巻数を決定することができ、表 4.2 の評価回路定数、表 4.3 の試作コアの仕様を代入すると巻数が決定される。

$$N = \sqrt{R_{mo} \cdot \frac{V_i}{I_{Lpp}} \cdot \left(1 + \frac{R_{mc}}{R_{mo}} \cdot \frac{9 \cdot d^2 - 9 \cdot d + 2}{3 \cdot d \cdot (d-1)} \right)} \cdot d \cdot T_s \dots\dots\dots(4.41)$$
$$= 23.43 \cong 23\text{turns}$$

最後に、磁気抵抗値 R_{mo} , R_{mc} の計算値であるため、実機評価にあたり各磁気抵抗の直接測定は困難であることから、(4.13)式を使用して決定した巻線巻数 N 、試作コア

第4章 結合インダクタの三相化への拡張

表 4.4 3相結合インダクタの理論値と実測値

Mutual inductance	Theoretical value	928 μ H
	Measured value	1021 μ H
Leakage inductance	Theoretical value	90 μ H
	Measured value	118 μ H

の各磁気抵抗値 R_{mo} , R_{mc} を代入して、インダクタンスの理論値を算出する。

表 4.4 に 3 相結合インダクタの実測値と(4.13)式を用いて算出した理論値の比較を示す。この表から、インダクタンス理論値と実測値はおおむね一致しているが、微小に誤差が生じている。これは、コア接合の際、外側脚の磁気抵抗値が微小に異なることに起因する相互インダクタンスの誤差や、フリッジング効果による中央脚の漏れ磁束が微小に増加していること、巻線外部への漏れ磁束の影響などが考えられる。更に正確な値を算定したい場合は、事前にインダクタコアに任意の巻線を巻きつけ各インダクタンスを実測すれば、(4.13)式の関係から R_{mo} と R_{mc} のより正確な値は次式より算出することができる。

$$\begin{cases} R_{mo} = N^2 \cdot \frac{1}{L_{lk} + 3M} \\ R_{mc} = N^2 \cdot \frac{M}{L_{lk}(L_{lk} + 3M)} \end{cases} \dots\dots\dots (4.42)$$

ここでは、大きな誤差ではないものと判断をし、このまま実機評価を実施した。図 4.15 の(a)には出力電力 2820W 時の 1 相目インダクタ電流の動作波形を示す。この図から、実測したインダクタ電流リップルは 1.44A となっており理論値の 1.70A と比べると、インダクタンスに誤差が微小に生じているため、完全に一致はしないが、近い値となっていることが確認できる。また、実際に実測したインダクタンスを(4.8)式のインダクタ電流リップル理論式に代入すると 1.42A となっており、電氣的な解析結果の妥当性は確認される。また、図 4.15 (b)に 3 相すべてのインダクタ電流波形を示す。この図からすべての相で磁気飽和特有の歪んだ波形ではなく、安定した動作を実現していることが確認できる。さらに、図 4.13 に示す他のインダクタ

第4章 結合インダクタの三相化への拡張

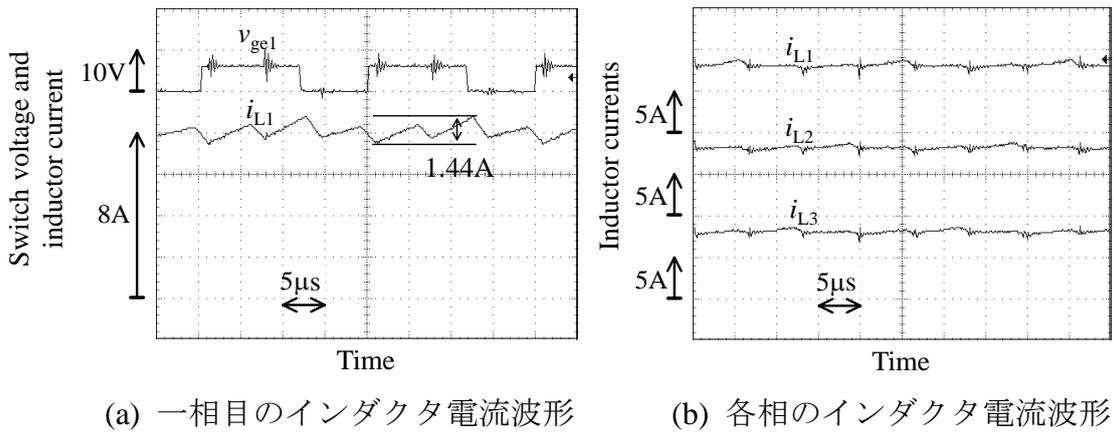


図 4.15 実験波形

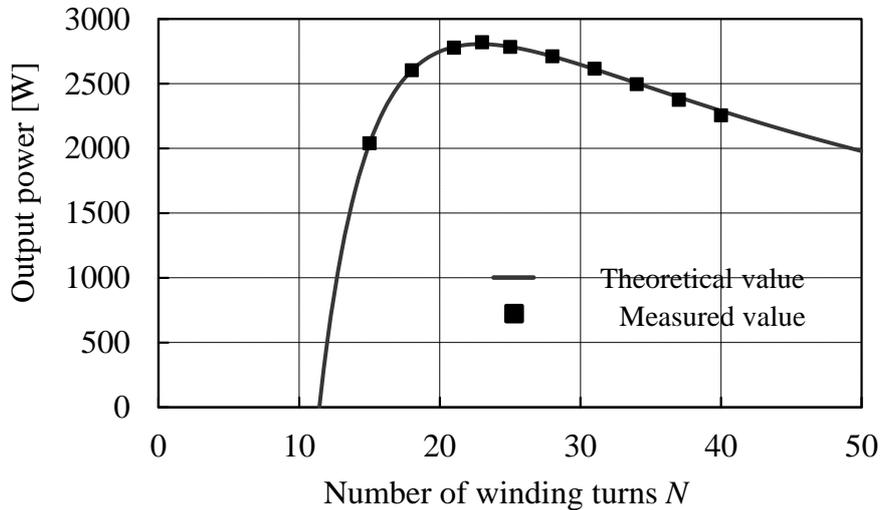


図 4.16 最大出力電力解析と巻線巻数の関係

電流リップル率と出力電力容量解析結果の対応関係の妥当性を確認するため、上述した同様の方法で巻線巻数を変更し、他の出力電力状態でも磁性体コアの磁化が飽和することなく安定して動作可能か検証した。図 4.16 に実際に測定した出力電力と巻線巻数の対応関係を示す。実測した点を図中のプロットで示し、この動作範囲内において磁化が飽和することなく安定して動作していたので最大電力解析結果の妥当性を確認することができた。

4.6. 結言

本章では、2相マルチフェーズ昇圧チョッパ回路の結合インダクタを3相化へ拡張させた検討を実施した。3相結合インダクタの磁気構造の提案、特性解析、実機評価を通して、以下の知見を得た。

- (1) 提案する立体構造の結合インダクタコア構造は、従来の考えられる平面構造のコアと比較して、磁路長が等しいので各相で等しいインダクタンス値を得やすい。これにより、磁束の偏りや各相での損失のアンバランスを生じさせることなく、バランス動作が実現できる。
- (2) 高い相互インダクタンス値を持たせることで、従来の非結合インダクタを用いた方式と比較して、直流磁束に比例するインダクタンスを増加させることなくインダクタ電流リップスを低減させることが可能であることを確認した。特に、デューティ比が 1/3, 2/3 の領域でインダクタ電流リップスの低減効果は大きいことを確認した。
- (3) 磁束解析の結果、中央脚の最大磁束は外側脚最大磁束の 3 倍以下となることを確認し、デューティ比 1/3, 2/3 付近での駆動条件では中央脚の断面積を大幅に削減できることを示した。また、従来の非結合インダクタ方式と最大磁束を比較した結果、結合インダクタの外側脚最大磁束は磁気抵抗比 α (すなわち、中央脚にエアギャップを設ける場合) が大きくすれば最大磁束を低減できることを確認した。
- (4) コアサイズを規定した際の最大出力電力算出法を提案した。これにより、従来の非結合インダクタは電流臨界モード駆動の時に小型軽量化に対して有効であることを示したが、本駆動方法は車載用などの大電力用途には適さない。これに対して、3相結合インダクタは電流連続モードで出力容量が最大となり、インダクタ電流リップス率 0.3 の条件を設けた場合では、従来方式と比較して約 2.7 倍高電力密度化できることを確認した。
- (5) 実機により最大出力電力算出法の計算結果について確認したが、磁化飽和特

第4章 結合インダクタの三相化への拡張

有の歪んだ波形ではなく安定に動作していることから最大出力容量算出法の妥当性を確認した。

以上より、提案する三相結合インダクタは3相マルチフェーズ昇圧チョッパ回路のインダクタの小型軽量化に対して有効であることを確認した。

第5章 磁気構造変更による結合インダクタの性能向上

5.1. 諸言

本章では、2相マルチフェーズ用の結合インダクタのコア構造を変えて結合インダクタの性能向上を検討する。第3章では既存の三脚コアを流用する形で結合インダクタを作成したが、既存の三脚コアを用いて結合インダクタを設計した際、以下に示す問題が生じる場合がある。

- (a) インダクタンスは設計値に近い値と得ることが可能であるが、エアギャップ長の設計値と実測値がほとんど一致しない。この問題が生じることで、エアギャップ長設計は複雑化する。
- (b) 従来 of 三脚コアを用いた場合、結合係数 $k(=M/L)$ が飽和する場合⁽⁸⁵⁾があり、高い相互インダクタンス M を保持した状態で、任意の漏れインダクタンス L_k を得ることができない。仮に、結合係数が飽和するコア構造で試作する場合、回路仕様で要求される漏れインダクタンスを得ようとすると、外側脚のトランス部分にもエアギャップを設ける必要性ある。しかしながら、外側脚にもエアギャップを設けると相互インダクタンスが大幅に低下し循環電流が増加するため、所望のインダクタ電流リップルを得るためには漏れインダクタンスを大きくするほかない。漏れインダクタンスの増加は直流磁束に比例するインダクタンスであるためインダクタコアのサイズアップにつながる。
- (c) 結合係数を高めるため大きなエアギャップを設けるとエアギャップ周辺の漏れ磁束と近傍の巻線による高周波の渦電流損失を増大させる⁽⁸⁶⁾。

以上、(a)-(c)の問題が結合インダクタの性能劣化の要因になり得る。本章のはじめに、三脚コアで作成された結合インダクタの問題点を第3章で作成した結合インダクタから具体的に指摘する。次に、これらの問題を解決する短いエアギャップ長で高い結合係数を実現できる磁気構造を提案する。さらに、提案する磁気構造の結合

インダクタに対して、特性解析を行った後に、設計方法について提案する。最後に実験による実証評価を踏まえた上で提案する磁気構造の有効性について述べる。

5.2. 従来の結合インダクタ構造の問題点の具体例

まず、従来の結合インダクタ構造の問題の具体例を取り上げる。まず、第3章で作成された結合インダクタを図5.1に示す。従来の結合インダクタは高い相互インダクタンスを得るために、図5.2に示すようにトランス機能の役割を担う外側脚にはエアギャップを設けず、中央脚のみにエアギャップを挿入し指定される漏れインダクタンス L_{lk} になるように調整される。しかしながら、従来の三脚コア構造の場合は大きく分けて2つの問題が存在する。

まず、第1の問題点としては結合係数を調整するためのエアギャップ長の設計が複雑であることが挙げられる。第3章では、このエアギャップ長の設計については述べていないが、実際に作成された結合インダクタのエアギャップ長の設計値と実測値の比較結果を表5.1に示す。第3章で示した表3.3から設計した漏れインダクタンス L_{lk} や相互インダクタンス M は設計値と実測値はほとんど一致している

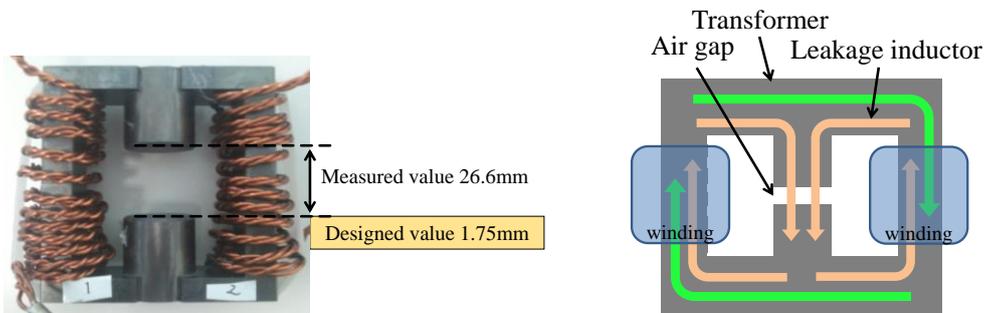


図 5.1 実際に作成された三脚コア

図 5.2 結合インダクタの構成要素

表 5.1 三脚コアを使用した結合インダクタのエアギャップの設計値と設計値

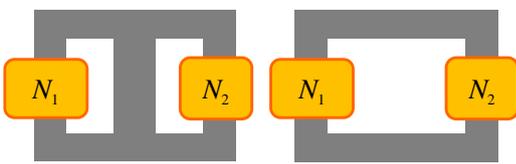
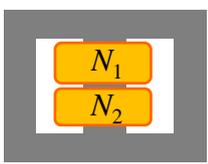
Core		PC40EC90Z (TDK)	
Air gap length (center leg only)	l_g	Designed value*	1.75mm
		Measured value	26.6mm

第5章 磁気構造変更による結合インダクタの性能向上

が、表 5.1 に示すように中央脚に設けたエアギャップ長は設計値(1.75mm)と実測値(26.6mm)の間の誤差は非常に大きい。このように大幅な誤差が生じることで結合インダクタのエアギャップ長設計は非常に困難であることがわかる。また、このように長いエアギャップが必要になるとエアギャップでのフリンジング磁束が巻線に鎖交し、高周波の渦電流損失増大を招く恐れがある⁽⁸⁶⁾。

第2の問題点として、結合係数の飽和である。表 5.2 に各磁気構造と結合係数の関係を示す。結合係数の評価に用いたコアは PC40EC90Z(TDK)である。この表から、従来の三脚コアの外側脚に巻線を巻く構造(構造 1)の場合、結合係数 k は 0.13 ~0.95 付近の値をとるが、一方で三脚コアの中央に巻線を配置する構造 2 の結合係数は 0.98~0.999⁽⁸⁷⁾の値をとる。まず、構造 1 に関しては結合係数が 0.95 程度で飽和してしまうことにより高い相互インダクタンスを得ながら、任意の漏れインダクタンスを獲得することが構造的制約から難しい場合があり、その実例⁽⁸⁵⁾も挙げられている。この場合では結合インダクタの設計は設計仕様で要求される漏れインダクタンスを得るためには、あえてトランス部分(外側脚)にもエアギャップを挿入して調整するしかない。一方で、コアサイズにも結合係数が依存する可能性があるため、他のコアサイズ(PC40EE50)に変更して結合係数を評価した。評価に使用したのは PC40EE50Z(TDK)であり、図 5.3 に評価したインダクタの外観を示す。この場合では結合係数は 0.94 で飽和した状態となっており、漏れインダクタンスは 136 μ H 残

表 5.2 磁気構造と結合係数の関係

Structure type	Structure 1	Structure 2
Core structure		
Coupling coefficient k	0.13~0.95	0.98~0.999
Test core	PC40EC90×90×30 (Core material: Ferrite)	

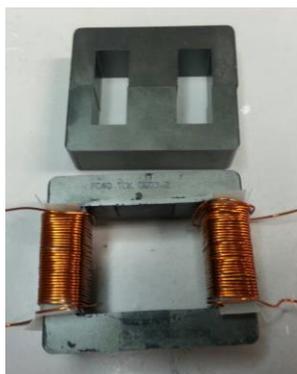


図 5.3 中央脚をすべて掘削した場合の磁性体コアの外観(PC40EE50Z)

る状態となった。従って、三脚コア構造の場合では結合係数 0.95 付近で飽和する可能性が高いことが確認されたと共に回路仕様によって更に低い漏れインダクタンスが要求される場合には外側脚にエアギャップを設けるしかないことが分かる。

一方、構造 2 の場合では、結合係数が高すぎることで、第 3 章で述べた共通電流成分を抑制するための任意の漏れインダクタンス L_{lk} を得ることができない。以上のことから、これらの間の結合係数 0.95~0.98 を実現できるコア構造が求められる。次節では、“構造 1” の場合で結合係数飽和の原因を究明する。

5.3. 従来結合インダクタ構造の結合係数飽和の原因

ここでは、電磁界シミュレータと理論的なアプローチの2つの視点から従来構造の結合インダクタの結合係数飽和の原因を究明する。

<電磁界シミュレータにより調査> 結合係数が飽和してしまう原因として、多くの漏れ磁束が発生していることに起因する。そのため、電磁界シミュレータを用いて、結合インダクタ近傍の磁束分布の調査を行った。その解析結果を図 5.4 に示す。この図から、巻線の外側に漏れてしまう漏れ磁束(External leakage flux), 中央脚のエアギャップ部分でのフリンジング効果による膨らんでしまう漏れ磁束(Fringing flux)が発生していることが確認できる。従って、これらの漏れ磁束が発生しているため、漏れインダクタンスを抑制することできないと考えられる。

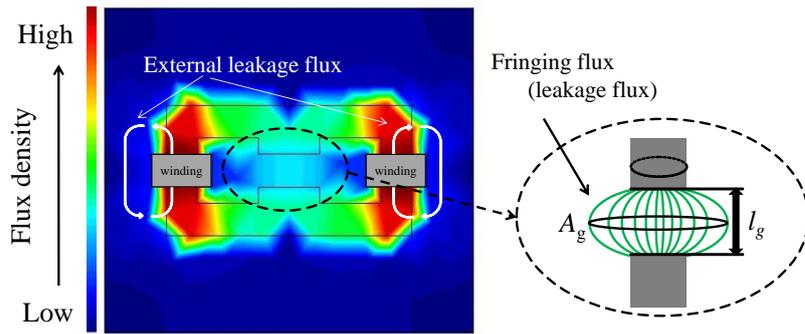


図 5.4 電磁界シミュレート結果とフリンジング効果(三脚コア形)

〈フリンジング磁束と結合度飽和の理論的調査〉次に、理論的な面からこれらの漏れ磁束と結合係数に与える影響について検討する。まず、前述した結果から結合係数が飽和する原因は巻線外部への漏れ磁束と中央脚部分でのフリンジング磁束の2つであることが考えられる。この巻線外部への漏れ磁束に関しては、巻線構造を分散化させたような構造やトロイダルコアに巻線を巻くように外側脚へ均一に巻けば抑制できることがすでに知られている^{(68),(89)}。ここでは、磁束密度分布が巻線外側への漏れる磁束よりもエアギャップ部分でのフリンジング磁束が多く分布していることが確認されたこと、巻線外部への漏れ磁束は巻線構造に大きく依存して変化すること、以上2つの理由からここではフリンジング効果による漏れ磁束と結合係数飽和の原因について述べる。

まず、従来の三脚コア構造の結合インダクタにおいて、図5.5に示す磁気回路モデルを適用した場合には、自己インダクタンス L 、漏れインダクタンス L_{lk} 、相互インダクタンス M は各相の巻線巻数 N 、外側脚磁気抵抗 R_{mo} 、中央脚磁気抵抗 R_{mc} とすると次式で与えられる。

$$\begin{aligned}
 L &= N^2 \cdot \frac{R_{mo} + R_{mc}}{R_{mo}^2 + 2 \cdot R_{mo} \cdot R_{mc}} \\
 M &= N^2 \cdot \frac{R_{mc}}{R_{mo}^2 + 2 \cdot R_{mo} \cdot R_{mc}} \dots\dots\dots (5.1) \\
 L_{lk} &= L_2 - M_2 = N^2 \cdot \frac{1}{R_{mo} + 2 \cdot R_{mc}}
 \end{aligned}$$

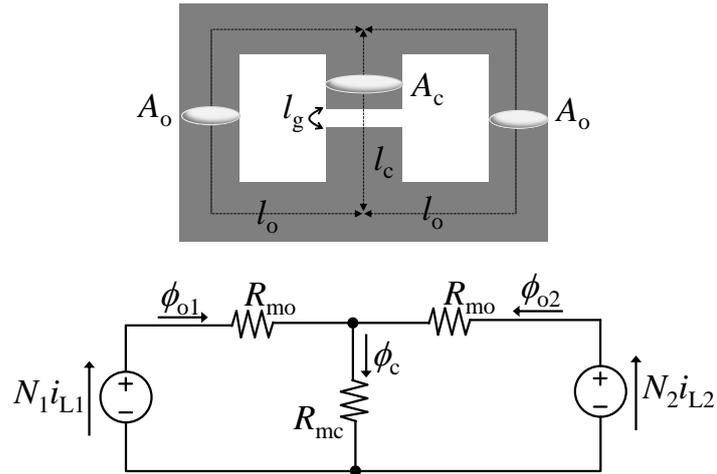


図 5.5 三脚コアの寸法と三脚コアの磁気回路モデル

従って、結合係数 k は自己インダクタンス L と相互インダクタンス M の比であることから、次式でその関係は示される。

$$k = \frac{M}{L} = \frac{R_{mc}}{R_{mo} + R_{mc}} \dots\dots\dots (5.2)$$

この(5.2)式より、結合インダクタの結合係数 k は、コアの各脚部の磁気抵抗の比で従属的に決定されてしまうことがわかる。ここで、コアの断面積磁路長や断面積を図 5.5 に示すように定義し、エアギャップ部分の磁束の経路もコアの中央脚と同じ断面積 A_c と近似的に考えると各磁気抵抗 R_{mo} , R_{mc} は幾何学的の視点から次式で導出される。

$$R_{mo} = \frac{l_o}{\mu_r \cdot \mu_0 \cdot A_o} \dots\dots\dots (5.3)$$

$$R_{mc} = \frac{l_c - l_g}{\mu_r \cdot \mu_0 \cdot A_c} + \frac{l_g}{\mu_0 \cdot A_c} \dots\dots\dots (5.4)$$

(5.3)-(5.4)式中の l_o と A_o はそれぞれ外側脚の磁路長および断面積、 l_c と A_c は中央脚の磁路長と断面積である。また、 μ_0 は真空の透磁率、 μ_r はコア材の比透磁率、 l_g はエアギャップ長さである。ここで表 5.1 に示しているエアギャップの設計値に関しては、第 3 章でも述べたように設計仕様を満足させる R_{mc} を算出後に、エアギャップ部分の断面積 A_c として(5.4)式に基づいて l_g について算出しているものである。

しかしながら、実際には図 5.4 で示すようエアギャップ部分の断面積は膨らみを

もつため、フリンジング効果を考慮した等価的な断面積を A_g とすると中央脚の磁気抵抗は以下で示される。

$$R_{mc_fringing} = \frac{l_c - l_g}{\mu_r \cdot \mu_0 \cdot A_c} + \frac{l_g}{\mu_0 \cdot A_g} \dots\dots\dots (5.5)$$

ここで、電磁界シミュレータの解析結果からエアギャップ部分で磁束が大きく膨らむことがわかっているが、(5.5)式から分かるようにエアギャップ長 l_g を長くしても、フリンジング効果により磁束が膨らんでしまうためエアギャップ部分の断面積 A_g も増大することとなる。従って、挿入したエアギャップ長に対して中央脚磁気抵抗は増加しにくい傾向になる。また、こういった理由から、表 5.1 に示すよう設計値と実測値で大きく差が開いているものと考えられる。

また、(5.2)式の結合係数の関係からも、外側脚の磁気抵抗 R_{mo} はエアギャップを設けないため微小な値ではあるが、フリンジング効果の影響で中央脚の磁気抵抗は増大しないことと相まって、この外側脚の磁気抵抗値も依存して結合係数の飽和を招くと考えられる。以上が、結合係数が高くなりやすく、また結合係数が飽和してしまうメカニズムの1つであると考えられる。

5.4. 高い結合係数を実現可能な結合インダクタの磁気構造

上記のことを考慮すると、エアギャップ部分の断面積を小さくできる構造があれば、従来の三脚コア構造より更に高い結合係数を実現できる。図 5.6 に提案する結合インダクタの磁気構造を示す。このコア構造は2個のE形コア、1個のI形コ

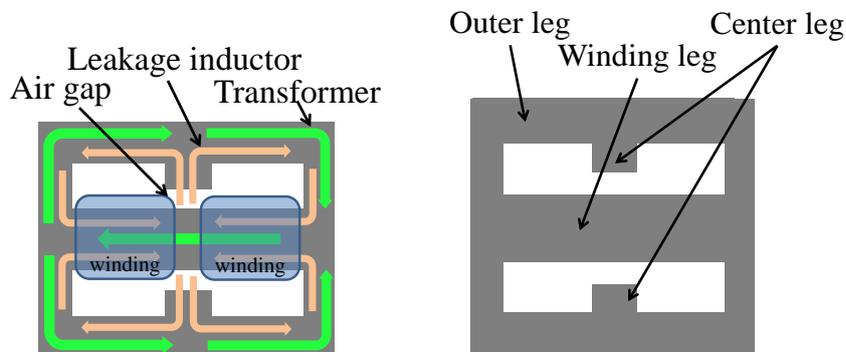


図 5.6 提案磁気構造(左：コア内の成分要素, 右：コアの各脚の名称)

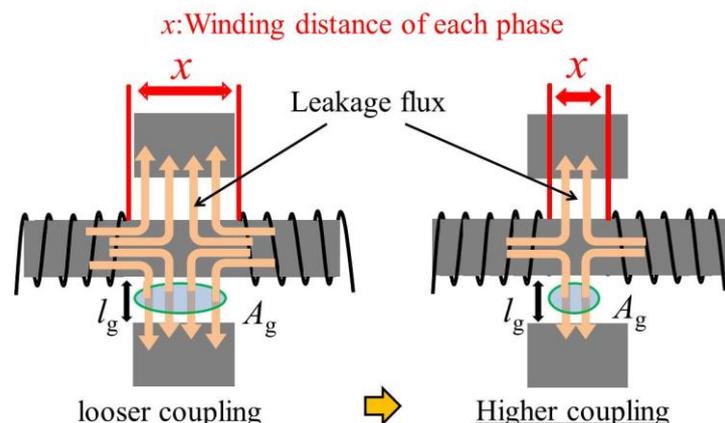


図 5.7 提案する磁気構造の狙い

アから構成される。また、各相の巻線は逆結合となるように図 5.6 に示す巻線脚 (Winding leg) に巻き、漏れ磁束が通る中央脚 (Center leg) とそれらの磁束を還流させるための外側脚 (Outer leg) からなる。ここで、図 5.7 に提案する磁気構造の狙いを示す。この磁気構造の場合、各相巻線間の距離 x を短くすることで、エアギャップ部分の断面積 A_g を小さくすることができ、より高い結合係数を実現することができる。また、高い結合係数を実現できる理由をより簡潔に言えば、中央脚部分をすべてカットした場合、それは表 5.2 に示す構造 2 の形態となるため、これらの間の結合係数 0.95~0.98 を実現することができる。

5.5. 特性解析

5.5.1. 磁気回路モデル

提案する磁気構造を有する結合インダクタを設計するにあたり、コア内磁束の最大値とリップル電流の振幅値について解析を実施する。詳細な電磁氣的振る舞いを解析するためには、磁気回路モデルを用いた解析手法が有効であるため、磁気回路モデルを用いて解析する。図 5.8 に提案する磁気構造を有する結合インダクタの磁気回路モデルを示す。ここで、 R_{mw} は巻線脚磁気抵抗、 R_{mc} は中央脚磁気抵抗、 R_{mo} は外側脚磁気抵抗である。また、各相巻線 N_1, N_2 に流れるインダクタ巻線電流 i_{L1}, i_{L2}

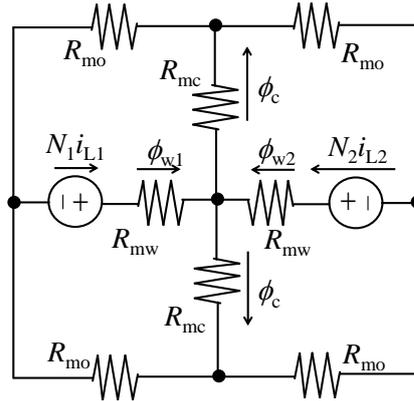


図 5.8 提案する磁気構造の磁気回路モデル

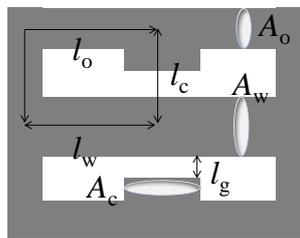


図 5.9 各脚部の磁路長と断面積

によって生じる起磁力を $N_1 i_{L1}$, $N_2 i_{L2}$ としている。また, ϕ_{w1} , ϕ_{w2} は巻線脚の各相の磁束, ϕ_c は中央脚の磁束である。

ここで, このモデルにおいてそれぞれの各脚部の磁気抵抗は磁束が各脚部で偏りなく図 5.9 に示す平均磁路を中心に均一に分布するものと仮定すると以下のように表現される。

$$\begin{cases} R_{mw} = \frac{l_w}{\mu_0 \cdot \mu_r \cdot A_w} \\ R_{mc} = \frac{l_c - l_g}{\mu_0 \cdot \mu_r \cdot A_c} + \frac{l_g}{\mu_0 \cdot \mu_r \cdot A_c} \dots\dots\dots (5.6) \\ R_{mo} = \frac{l_o}{\mu_0 \cdot \mu_r \cdot A_o} \end{cases}$$

ここで, l_w , l_c , l_o はそれぞれ巻線脚, 中央脚, 外側脚の磁路長, A_w , A_c , A_o は巻線脚, 中央脚, 外側脚の断面積, l_g はエアギャップ長である。

しかしながら, この図 5.8 に示す磁気回路モデルでは, 磁気抵抗の要素が多く存在するため解析が複雑化する。そのため, 磁気抵抗要素をまとめて, 解析を簡略化

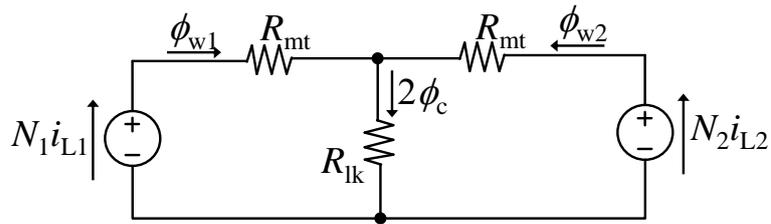


図 5.10 簡略化した磁気回路モデル

する。図 5.10 に磁気抵抗要素をまとめて簡略化した磁気回路モデルを示す。ここで、 R_{mt} は巻線脚と外側脚の合成磁気抵抗であり主にトランス部分に寄与する磁気抵抗、 R_{lk} は中央脚の合成磁気抵抗であり主として漏れ磁束が流れる経路での磁気抵抗である。ただし、この簡略化したモデルへの変換は以下の関係を用いている。

$$\begin{cases} R_{mt} = R_{mw} + R_{mo} / 2 \\ R_{lk} = R_{mc} / 2 \end{cases} \dots\dots\dots (5.7)$$

また、磁束 ϕ_c に関しては漏れ磁束が通る経路を合成化しているので2倍の ϕ_c となる。このモデルを用いて結合インダクタの特性解析を実施する。

5.5.2. 磁気的特性解析

提案する E-I-E コア構造の結合インダクタは複数の脚が存在するため、従来の三脚コアを用いた結合インダクタとコア内磁束の振る舞いが若干異なる。そこで、E-I-E コア構造の場合でも、駆動時におけるコア内磁束の振る舞いを磁気回路モデルより解析し、コア内最大磁束を求める。

図 5.11 に解析結果に基づいたコア内磁束の波形模式図を示す。コア内にはインダクタ平均電流から発生する直流磁束と巻線に電圧が印加されることで発生する交流磁束が存在する。まず、これらの要素をそれぞれ解析し、各脚部における最大磁束を求める。

まず、コア内の直流磁束について解析する。解析を実施する上では、磁気回路モデル内の各相の巻線巻数を等しいものとし $N_1=N_2=N$ 、各相のインダクタ平均電流が等しいものとして $I_{L1}=I_{L2}=I_{Lave}$ として解析をする。この解析条件とした場合で

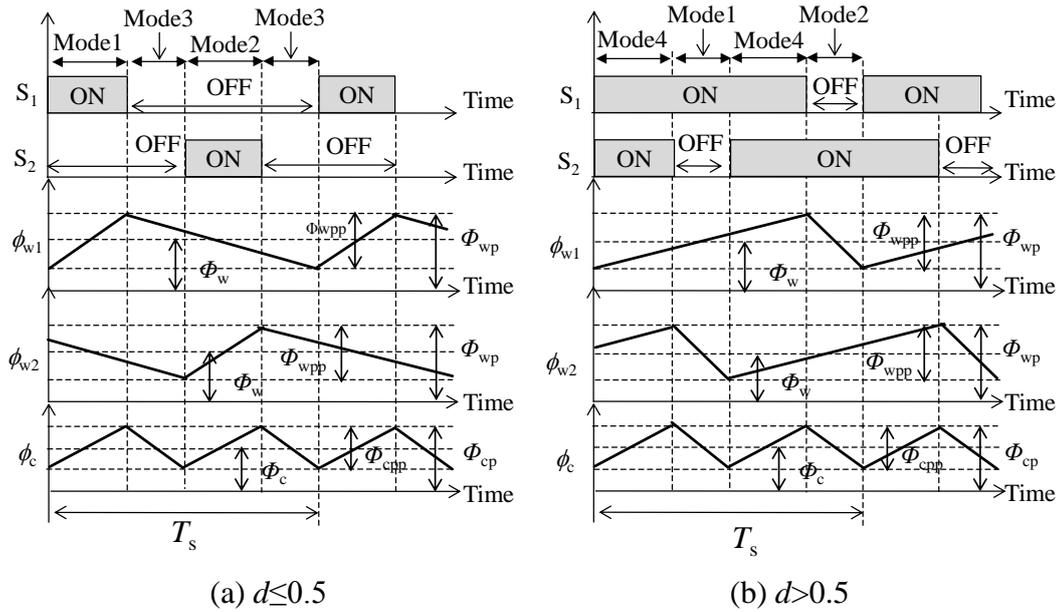


図 5.11 E-I-E 結合インダクタコア内磁束波形の模式図

は、磁気回路モデルから分かる通り、各相の巻線脚の直流成分 Φ_{w1} , Φ_{w2} は互いに等しく $\Phi_{w1} = \Phi_{w2} = \Phi_w$ となる。また、中央脚の直流磁束 Φ_c は各相の巻線脚の直流磁束 Φ_w が足し合わされるようになるが、結局、中央脚は2脚に存在するので足し合わされた巻線脚の直流磁束は分流するので、直流磁束に関しては中央脚と巻線脚で等しくなる。

$$\Phi_w = \Phi_c = \frac{N \cdot I_{Lave}}{R_{mt} + 2 \cdot R_{lk}} \dots \dots \dots (5.8)$$

次に、コア内の交流磁束について解析する。昇圧チョップ回路では、スイッチがオン状態の時に各相の巻線電圧 v_{L1} , v_{L2} には V_i が印加され、オフ時には $V_i - V_o$ の電圧が印加される(第3章図 3.1 参照のこと)。また、定常状態においてはこの磁束の増減の和は図 5.11 で示すよう等しくなり、スイッチのオン時とオフ時のどちらかで求めることができる。仮に、オン期間で巻線脚の交流磁束振幅 Φ_{wpp} を求めるとファラデーの法則から次式のように求めることができる。

$$\Phi_{wpp} = \frac{V_i}{N} \cdot d \cdot T_s \dots \dots \dots (5.9)$$

第5章 磁気構造変更による結合インダクタの性能向上

ここで、 d はデューティ比、 T_s はスイッチング周期である。一方、中央脚の交流磁束は図 5.11 で示すよう各相の巻線脚の交流磁束 ϕ_{w1} 、 ϕ_{w2} の位相がずれた波形が足し合わされる形になり、 $d \leq 0.5$ 、 $d > 0.5$ で回路の動作モードが異なることから、中央脚の磁束の変化もこれらのデューティ比領域を境に異なる。

$d \leq 0.5$ の場合では、図 5.11 から分かるように、中央脚の交流磁束の振幅値 Φ_{cpp} はモード 1 の変化値と等しくなる。また、中央脚の交流磁束は、各相の巻線脚交流磁束が足し合わされて 2 脚に分流することに注意をすれば、その振幅の大きさ Φ_{cpp} は次式で求めることができる。

$$\Phi_{cpp_d \leq 0.5} = \frac{1}{2} \cdot (\Delta\phi_{o1} + \Delta\phi_{o2}) = \frac{1}{2} \cdot \frac{2V_i - V_o}{N} \cdot d \cdot T_s = \frac{1}{2} \cdot \frac{V_i}{N} \cdot \frac{1-2d}{1-d} \cdot d \cdot T_s \dots\dots\dots (5.10)$$

なお、式変形の際には出力電圧 V_o は $V_o = V_i / (1-d)$ を用いて変形している。

同様に、 $d > 0.5$ では図 5.11 より中央脚の交流磁束振幅はモード 4 で求めることができる。従って、中央脚の交流磁束振幅値を求めると次式の通り導かれる。

$$\Phi_{cpp_d > 0.5} = \frac{1}{2} \cdot (\Delta\phi_{o1} + \Delta\phi_{o2}) = \frac{1}{2} \cdot \frac{2V_i}{N} \left(d - \frac{1}{2} \right) \cdot T_s = \frac{1}{2} \cdot \frac{V_i}{N} \cdot \frac{2d-1}{d} \cdot d \cdot T_s \dots\dots\dots (5.11)$$

以上の事から、コア内磁束の最大値は直流磁束と交流磁束の半値の和で示されるため、図 5.11 に示す巻線脚の最大磁束 Φ_{wp} は(5.8)-(5.9)式を用いれば次式で示される。

$$\Phi_{wp} = \Phi_w + \frac{1}{2} \cdot \Phi_{wpp} = \frac{N \cdot I_{Lave}}{R_{mt} + 2 \cdot R_{lk}} + \frac{1}{2} \cdot \frac{V_i}{N} \cdot d \cdot T_s \dots\dots\dots (5.12)$$

一方、中央脚の磁束最大値 Φ_{cp} に関しては、(5.8)式と(5.10)-(5.11)式を用いて、 $d \leq 0.5$ と $d > 0.5$ の条件ではそれぞれ以下のように導出される。

$$\Phi_{cp_d \leq 0.5} = \Phi_c + \frac{1}{2} \cdot \Phi_{cpp} = \frac{N \cdot I_{Lave}}{R_{mt} + 2 \cdot R_{lk}} + \frac{1}{4} \cdot \frac{V_i}{N} \cdot \frac{1-2d}{1-d} \cdot d \cdot T_s \dots\dots\dots (5.13)$$

$$\Phi_{cp_d > 0.5} = \Phi_c + \frac{1}{2} \cdot \Phi_{cpp} = \frac{N \cdot I_{Lave}}{R_{mt} + 2 \cdot R_{lk}} + \frac{1}{4} \cdot \frac{V_i}{N} \cdot \frac{2d-1}{d} \cdot d \cdot T_s \dots\dots\dots (5.14)$$

以上の結果から、提案構造のコア内磁束最大値を求めることが可能となる。

5.5.3. 電気的特性解析

次に、回路の設計仕様から要求されるインダクタ電流リプルの振幅特性について解析する。第3章、第4章での結合インダクタの電流リプル振幅の解析はインダクタンスと巻線電圧の関係に基づいた状態方程式から解析したが、ここではコア内磁束の交流成分の変化に対する起磁力の変動に着目して行う。解析を行う上では、左右対称構造として一相目のみ解析を実施する。磁気回路モデルの構成要素をすべて交流成分に置き換え、電圧に関するキルヒホッフの法則を適用すると以下の関係が得られる。

$$N\Delta i_{L1} = R_{mt} \cdot \Delta\phi_{w1} + R_{lk} \cdot 2\Delta\phi_c \dots\dots\dots (5.15)$$

ここで、提案する結合インダクタは、従来の三脚コアと比較して磁気構造が違うのみである。従って、第3章のインダクタンスと巻線電圧の関係から導出したようインダクタ電流振幅値 I_{Lpp} については $d \leq 0.5$ の場合はモード1、 $d > 0.5$ の場合はモード2のそれぞれの電流変化が1周期内でインダクタ電流リプルの最大値 I_{Lpp} を取ることが分かっているので、これらの動作モードのみ解析を実施する。

$d \leq 0.5$ の場合のインダクタ電流リプル I_{Lpp} は(5.15)式より次式で示される。

$$\begin{aligned} I_{Lpp_d<0.5} &= \frac{R_{mt} \cdot \Delta\phi_{w1_mod1} + R_{lk} \cdot 2\Delta\phi_{c_mod1}}{N} \\ &= \left(R_{mt} \cdot \left(\frac{V_i}{N} \cdot d \cdot T_s \right) + R_{lk} \cdot 2 \cdot \left(\frac{1}{2} \cdot \frac{2V_i - V_o}{N} \cdot d \cdot T_s \right) \right) / N \dots\dots\dots (5.16) \\ &= \left(R_{mt} + R_{lk} \cdot \frac{1-2d}{1-d} \right) \cdot \frac{V_i}{N^2} \cdot d \cdot T_s \end{aligned}$$

同様に、 $d > 0.5$ ではモード2の電流変化は減少量ということに注意して絶対値をつけて振幅値を考えると、インダクタ電流リプル I_{Lpp} は次式の通り導出できる。

$$\begin{aligned} I_{Lpp_d>0.5} &= \left| \frac{R_{mt} \cdot \Delta\phi_{w1_mod2} + R_{lk} \cdot 2\Delta\phi_{c_mod2}}{N} \right| \\ &= \left| \left(R_{mt} \cdot \left(\frac{V_i - V_o}{N} \cdot (1-d) \cdot T_s \right) + R_{lk} \cdot 2 \cdot \left(\frac{1}{2} \cdot \frac{2V_i - V_o}{N} \cdot (1-d) \cdot T_s \right) \right) / N \right| \dots\dots\dots (5.17) \\ &= \left(R_{mt} + R_{lk} \cdot \frac{2d-1}{d} \right) \cdot \frac{V_i}{N^2} \cdot d \cdot T_s \end{aligned}$$

5.6. E-I-E コアの各脚部の断面積の関係

提案磁気構造は巻線脚，中央脚，外側脚と複数コア内に脚が存在するため，どの脚部で変換器に駆動時における磁束密度が最も高くなるか調査をする必要性がある。例えば，図 5.12 に示すように中央脚断面積 A_c が極端に小さく，巻線脚の断面積 A_w が極端に大きかった場合，巻線脚では磁束密度に関してはかなりの余裕をもって駆動させることができるものの，この場合において断面積が小さい中央脚で磁性体コアの磁化が飽和する可能性を持っている。また，巻線脚においてはコア材を余計に使うことに相当するため，小型軽量化という視点からは有効ではない。そこで，ここでも第4章の3相結合インダクタに適用した同様の方法で，インダクタ電流リップル率 I_{Lpp}/I_{Lave} の規定した際の巻線脚と中央脚の最大磁束の比を取り，適用するコアを巻線脚，中央脚で磁束密度を均一にできる断面積の条件を考察する。

まず，インダクタ電流リップル率を規定した際の中央脚と外側脚それぞれの磁束最大値について導出する。インダクタ電流リップルを示す(5.16)-(5.17)式をそれぞれ R_{mt} について解き，これを最大磁束に関する(5.12)-(5.14)式に代入すればインダクタ電流リップル率を規定した際のコア内磁束の最大値を導出することができる。まず，巻線脚の最大磁束 Φ_{wp} は次式で得られる。

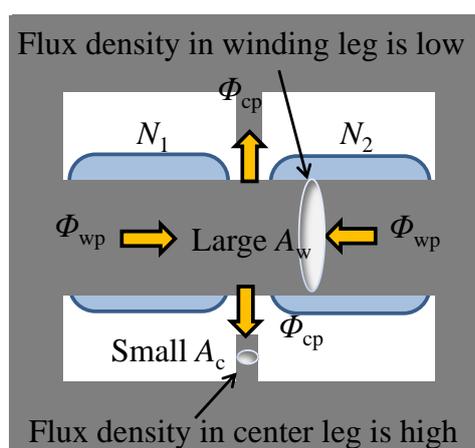


図 5.12 各部の必要な断面積の調査の必要性

$$\Phi_{wp} = \begin{cases} \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{1-2d}{1-d}}{1+2\alpha} \cdot \frac{1}{\frac{I_{Lpp}}{I_{Lave}}} + \frac{1}{2} \right) \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{2d-1}{d}}{1+2\alpha} \cdot \frac{1}{\frac{I_{Lpp}}{I_{Lave}}} + \frac{1}{2} \right) \cdot d \cdot T & (d > 0.5) \end{cases} \dots\dots\dots (5.18)$$

同様に、中央脚最大磁束は次式で導出される。

$$\Phi_{cp} = \begin{cases} \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{1-2d}{1-d}}{1+2\alpha} \cdot \frac{1}{\frac{I_{Lpp}}{I_{Lave}}} + \frac{1}{4} \cdot \frac{1-2d}{1-d} \right) \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{V_i}{N} \cdot \left(\frac{1+\alpha \cdot \frac{2d-1}{d}}{1+2\alpha} \cdot \frac{1}{\frac{I_{Lpp}}{I_{Lave}}} + \frac{1}{4} \cdot \frac{2d-1}{d} \right) \cdot d \cdot T & (d > 0.5) \end{cases} \dots\dots\dots (5.19)$$

ここで、 α は磁気抵抗比 R_{lk}/R_{mt} である。これより、(5.18)-(5.19)式より外側脚および中央脚の最大磁束の比をとる。比をとる条件としてはインダクタ電流リプル率 $I_{Lpp}/I_{Lave}=0.5$ とし、磁気抵抗比 α は 0.25, 1, 10, ∞ の4つ場合を想定して検証する。図 5.13 にデューティ比変化に対する外側脚と中央脚の最大磁束の比を示す。この図中の α については、E-I-E 構造の結合インダクタの自己インダクタンスを L 、相互インダクタンスを M 、結合係数を k とすれば次式に示す関係があるので、 $\alpha=0.25$ は $k=0.2$ 、 $\alpha=1$ は $k=0.5$ 、 $\alpha=10$ は $k=0.9$ 、 $\alpha=\infty$ は $k=1$ にそれぞれ対応している。

$$k = \frac{M}{L} = \frac{R_{lk}}{R_{mt} + R_{lk}} = \frac{\alpha}{1+\alpha} \dots\dots\dots (5.20)$$

この図から、結合係数 k が高い領域(磁気抵抗比が大きい領域)では、中央脚最大磁束は巻線脚最大磁束に比べて小さくなることを意味するので、同じ磁束密度を実現するためには、この比に従って中央脚断面積を巻線脚断面積より小さくすることが可能である。また、E-I-E コアの外側脚の磁束は巻線脚の磁束が分流しているので巻線脚の半分の断面積で良いことが分かる。

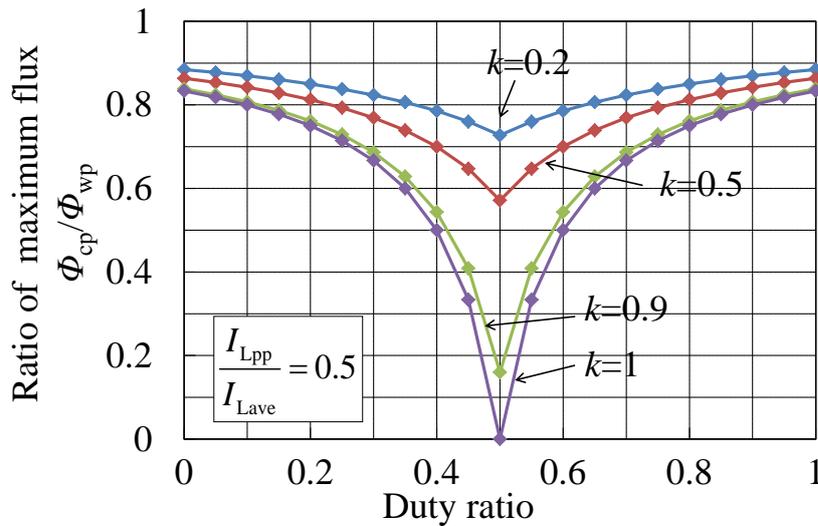


図 5.13 コア内磁束最大値の比(Φ_{cp}/Φ_{wp})

5.7. 設計

導出した解析結果を用いて提案構造の結合インダクタの設計を実施する。想定する回路定数を表 5.3 に示す。回路定数は、実験室レベルでの駆動を考慮して 500W の小容量のものとしている。また、使用するコアとしては汎用品のコアを流用する形でフェライトコア PC40EE50Z(TDK)の E コアを 2 個、PC40EI50Z(TDK)コアの I コアを 1 個使用する形で E-I-E 構造を形成させる。使用するコアの各寸法、コア材の特性を表 5.4 に示し、これらの外観を図 5.14 に示す。設計する磁束密度に関してはディレーティングを考慮して 200mT として設計する。また、インダクタ電流リップル I_{Lpp} は 1A として設計する。まず、これらの仕様を得るためには、以下の 5 つの手順を踏み設計する。

<手順 1> はじめに、高い相互インダクタンス値を得て循環電流を抑制するための最小のトランス部分の合成磁気抵抗値 R_{mt} を求める。まず、コアの構造の観点から、(5.6)-(5.7)式を用いて計算すると、 R_{mt} は $0.124A/\mu Wb$ として計算される。実測のインダクタンスの面からより正確な値を計算したい場合は次式が役に立つ。

$$R_{mt} = N^2 \cdot \frac{1}{L_{lk} + 2M} \dots\dots\dots (5.21)$$

表 5.3 回路定数

Input voltage	V_i	50 V
Output voltage	V_o	120 V
Duty ratio	d	0.583
Switching frequency	f_s	50 kHz
Inductor average current	I_{Lave}	5A
Ratio of ripple current	I_{Lpp}/I_{Lave}	0.2
Inductor ripple current	I_{Lpp}	1A
Output power	P_o	500W

この(5.21)式に使用するコアに任意の巻線巻数を巻きつけ、各インダクタンスを実測することによって、最少の磁気抵抗値を求めることができる。この場合では、計算値を用いて設計するものとする。

<手順 2> 次に、コア内で磁束密度が最大となる脚の特定である。使用するコアの断面積は中央脚 A_c が 213.6 mm^2 、巻線脚 A_w が 131.4 mm^2 となっているので図 5.13 に示すコア内磁束最大値の比とこれら 2 つの断面積の関係を照らし合わせて考えると巻線脚の方が磁束密度は高くなる。また、巻線脚断面積 A_w に対して外側脚断面積 A_o が 109.5 mm^2 あり巻線脚の半分以上あることを考慮すると、最も磁束密度が高まるのは巻線脚であると結論付けられる。従って、設計する磁束密度の規定は巻線脚に設けるものとして、次式を条件とする。

$$\Phi_{\max} = B_{\max} \cdot A_w \dots\dots\dots (5.22)$$

次に、巻線脚最大磁束 Φ_{wp} が設計する磁束密度 Φ_{\max} が超えないという条件を次式のように設ける。

$$\Phi_{\max} \geq \Phi_{wp} \dots\dots\dots (5.23)$$

<手順 3> 次に巻線巻数 N の決定である。巻線巻数を設計する際には、コア内の磁束密度の条件とインダクタ電流リップルに関わる条件を連立して設計しなければいけない。そこで(5.12)式に(5.17)式の R_{lk} について整理したものを代入し、式変形

第5章 磁気構造変更による結合インダクタの性能向上

表 5.4 E-I-E 構造の結合インダクタに使用するコアの各寸法, コア材の特性

Core Material	Ferrite (TDK Co., Ltd)	
Prototype core	PC40EE50Z and PC40EI50Z	
Relative permeability	μ_r	2300
Sectional area of winding leg	A_w	131.4 mm ²
Sectional area of center leg	A_c	213.6 mm ²
Sectional area of outer leg	A_o	109.5 mm ²
Magnetic path length of winding leg	l_w	21.25 mm
Magnetic path length of center leg	l_c	21.52 mm
Magnetic path length of outer leg	l_o	42.78 mm
Combined magnetic reluctance of transformer part (theoretical value)	R_{mt}	0.124A/ μ Wb

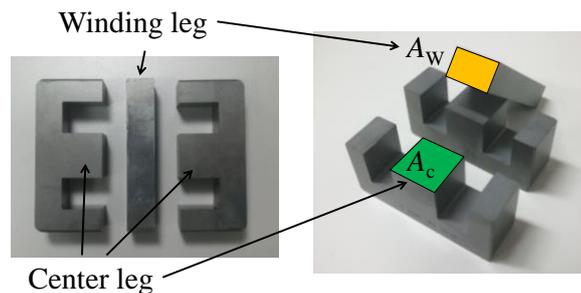


図 5.14 E-I-E コアの外觀

された Φ_{wp} を(5.23)式に代入すれば, 次式で示される巻線巻数を決定する三次不等式が得られる。

$$\begin{aligned}
 & 2 \cdot \frac{I_{Lpp} \cdot \Phi_{max}}{V_i \cdot d \cdot T_s} \cdot \frac{d}{2 \cdot d - 1} \cdot N^3 - \left(I_{Lave} + I_{Lpp} \cdot \frac{d}{2 \cdot d - 1} \right) \cdot N^2 \\
 & + \left(1 - \frac{2 \cdot d}{2 \cdot d - 1} \right) \cdot R_{mt} \cdot \Phi_{max} \cdot N + \left(\frac{d}{2 \cdot d - 1} - \frac{1}{2} \right) \cdot R_{mt} \cdot V_i \cdot d \cdot T_s \geq 0
 \end{aligned} \tag{5.24}$$

この(5.24)式に対して, 表 5.3 に示す回路定数とトランス部分でノーギャップ状態の磁気抵抗 R_{mt} を代入すれば, 次式に示す関係と図 5.15 に示す図が得られる。

$$-5.6 \leq N \leq 4.3, \quad N \geq 28.3 \tag{5.25}$$

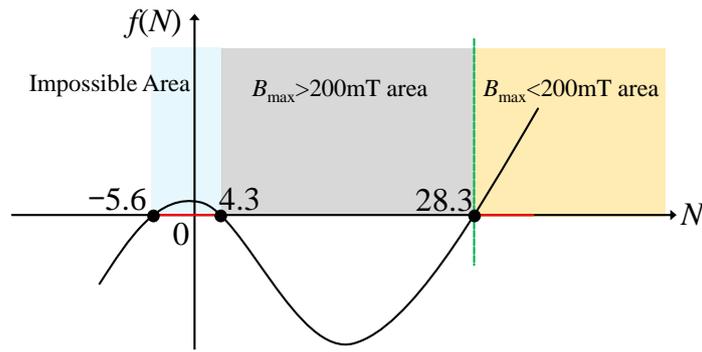


図 5.15 巻線巻数とコア内磁束の関係

ここで、巻線巻数-5.6-0turn は現実的に巻けないことから解として不適であり、0-4.3turn は中央脚の合成磁気抵抗 R_{lk} が負の領域となるため不適である。一方、4.3-28.3turn は巻線脚磁束密度が 200mT を超えてしまう。従って、妥当な巻線数の範囲は $N \geq 28.3\text{turn}$ である。従って、巻線巻数は 29turn として設計した。

<手順 4> 次に、巻線巻数が決定されたので次に漏れ磁束が流れる経路での磁気抵抗 R_{lk} を求め、エアギャップ長を設計する。まず、磁気抵抗 R_{lk} はインダクタ電流リップルを示す(5.17)式から設計され、この(5.17)式を R_{lk} について解くと、次式が得られる。

$$R_{lk} = \left(I_{Lpp} \cdot \frac{N^2}{V_i \cdot d \cdot T_s} - R_{mt} \right) \cdot \frac{d}{2d-1} \dots\dots\dots (5.26)$$

この(5.26)式に決定した巻線巻数 29turn と表 5.3 の回路仕様を代入すれば、必要な磁気抵抗値 R_{lk} は 4.63A/μWb と決定される。さらに、構造的な面から(5.6)-(5.7)式を用いると次式の関係が得られる。

$$R_{lk} = \frac{1}{2} \cdot R_{mc} = \frac{1}{2} \cdot \left(\frac{l_c - l_g}{\mu_0 \cdot \mu_r \cdot A_c} + \frac{l_g}{\mu_0 \cdot A_c} \right) \dots\dots\dots (5.27)$$

従って、エアギャップ長 l_g について解くと、次の関係が導出される。

$$l_g = \frac{1}{\mu_r - 1} \cdot (2 \cdot R_{lk} \cdot \mu_r \cdot \mu_0 \cdot A_c - l_c) \dots\dots\dots (5.28)$$

この(5.28)式より、設計値とするエアギャップ長は 2.5mm と決定された。

表 5.5 結合インダクタの設計値と実測値

Number of winding turns		N	29turns
Mutual inductance	M	Designed value	3.3mH
		Measured value	2.9mH
Leakage inductance	L_{lk}	Designed value	90 μ H
		Measured value (phase1)	90 μ H
		Measured value (phase2)	91 μ H
Air gap length (each center legs)	l_g	Designed value	2.5mm
		Measured value	4.5mm
Coupling coefficient	k	Measured value	0.968

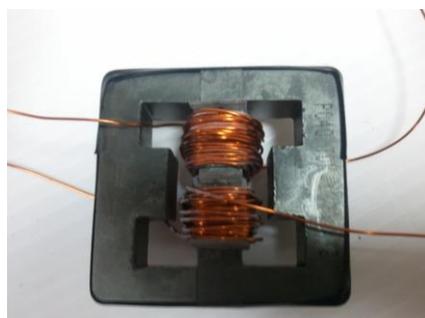


図 5.16 試作された結合インダクタ

<手順 5> 最後に、磁気抵抗値 R_{mt} , R_{lk} の直接測定が困難であることから、次式を用いて相互インダクタンスと漏れインダクタンスの設計値を算出する。

$$\begin{cases} M = N^2 \cdot \frac{R_{lk}}{R_{mt}^2 + 2 \cdot R_{mt} \cdot R_{lk}} \\ L_{lk} = N^2 \cdot \frac{1}{R_{mt} + 2 \cdot R_{lk}} \end{cases} \dots\dots\dots (5.29)$$

以上、手順 1 から手順 5 を踏まえて結合インダクタを試作した。表 5.5 に結合インダクタの設計値と実際に作成して測定した実測値を示す。また、図 5.16 には試作

第5章 磁気構造変更による結合インダクタの性能向上

した E-I-E 構造の結合インダクタの外観を示す。表 5.5 から、相互インダクタンス M に関しては設計値と比べて微小に小さくなっている。これは、コアとコアを接合する際にどうしても隙間が空いてしまうため微小に磁気抵抗値が計算値と比較して大きくなってしまったため、誤差が生じたと考えられる。また、漏れインダクタンス L_{lk} は大幅な誤差なく作成できていることが確認できる。

一方、エアギャップ長に関しては、微小な誤差が生じているものの、従来構造では 10 倍以上あった誤差が提案構造の場合では 2 倍程度と大幅に誤差が小さくなっている。また、表 5.1 に示す磁気構造と結合係数の関係から分かるように、提案構造の場合は三脚コアの磁気構造では実現が難しい 0.97 程度の高い結合係数を達成した。従って、E-I-E 構造の結合インダクタはこれまで実現できなかった高い結合係数を取得できることが確認される。

5.8. 実機評価

試作した結合インダクタの設計の妥当性を確認するため、試作した結合インダクタを 2 相マルチフェーズ方式昇圧チョップ回路に実装し電流平衡制御⁽⁸⁰⁾を用いて実機評価する。

図 5.17 に動作させた際の 1 相目インダクタ電流波形とメインスイッチ S_1 のコレクタ-エミッタ間の電圧波形を示す。この図から、インダクタ電流リップルは設計通り 1A となっており、磁化飽和特有の歪みのある波形ではなく安定に動作していることが確認できる。加えて、提案構造のインダクタは高い相互インダクタンスをもっていることにより、形成されるトランス間の循環電流がほとんど流れていないためインダクタ電流は、ほとんど共通電流成分のみの挙動となり、スイッチング周波数の 2 倍周波数で脈動していることが駆動に確認できる。

図 5.18 に出力電力 200-500W まで変化させたときの電力変換効率を示す。最大の変換効率は 300W 負荷時で 95.3%となっている。また、最大負荷時の 500W では、93.8%となっている。効率低下した理由については、電流増大にともなった導通損失増大が原因であると考えられ、また低容量にもかかわらず耐圧・耐電流がオーバ

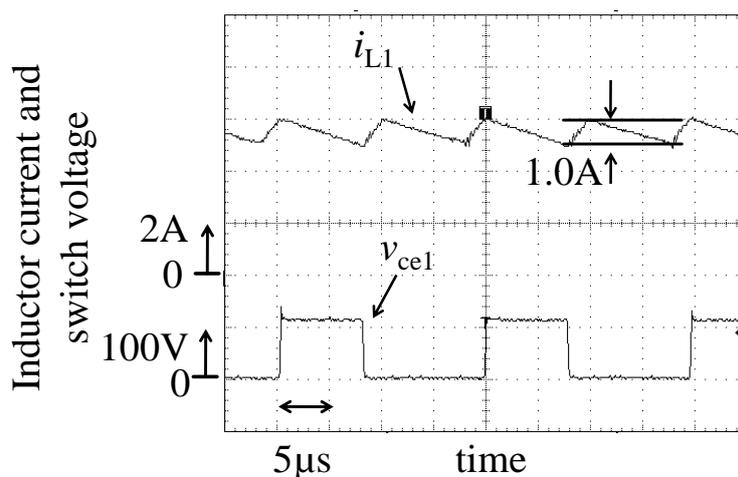


図 5.17 実機動作波形

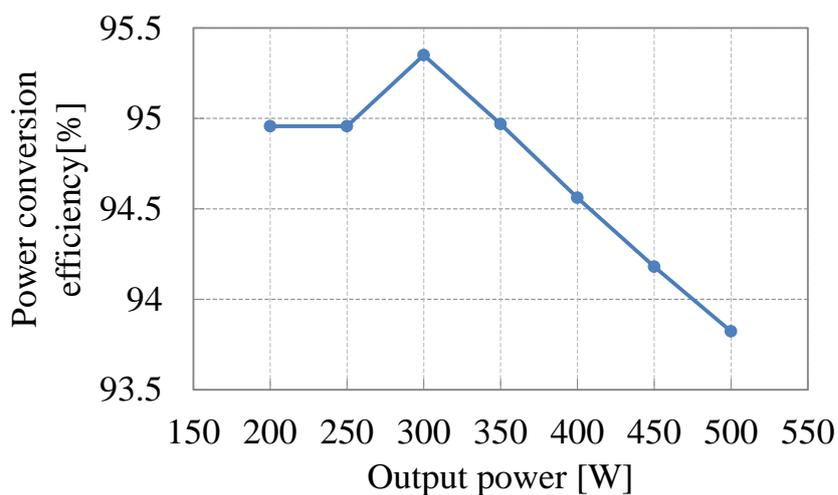


図 5.18 効率測定結果

ースペックの IGBT を用いて実験をしたため、電力変換効率は参考程度である。

5.9. 結言

本章では、従来の三脚コア構造で作成される結合インダクタのエアギャップの誤差や結合係数が飽和する原因について指摘し、それを改善可能な新しい結合インダクタのコア構造の提案を行った。実施内容と得られた知見は以下の通りであ

第5章 磁気構造変更による結合インダクタの性能向上

る。

- (1) 従来の三脚コア構造を有する結合インダクタが 0.95 程度で結合係数が飽和すること、また大きなエアギャップが必要となる原因について考察し、その原因の1つにフリンジング磁束の影響があることを指摘した。
- (2) これら2点の問題を根本的に可能なE-I-E構造の結合インダクタを提案し、特性解析を踏まえた上で、磁束密度とインダクタ電流リップルを規定した際の設計方法の確立に成功した。
- (3) 提案構造の場合では従来実現することが難しかった結合係数 0.968 の結合係数を実現し、さらに実験結果から設計方法の妥当性を確認した。

以上の結果を踏まえ提案構造の有効性を確認した。

第6章 巻線構造の改良による結合インダクタの性能向上

6.1. 諸言

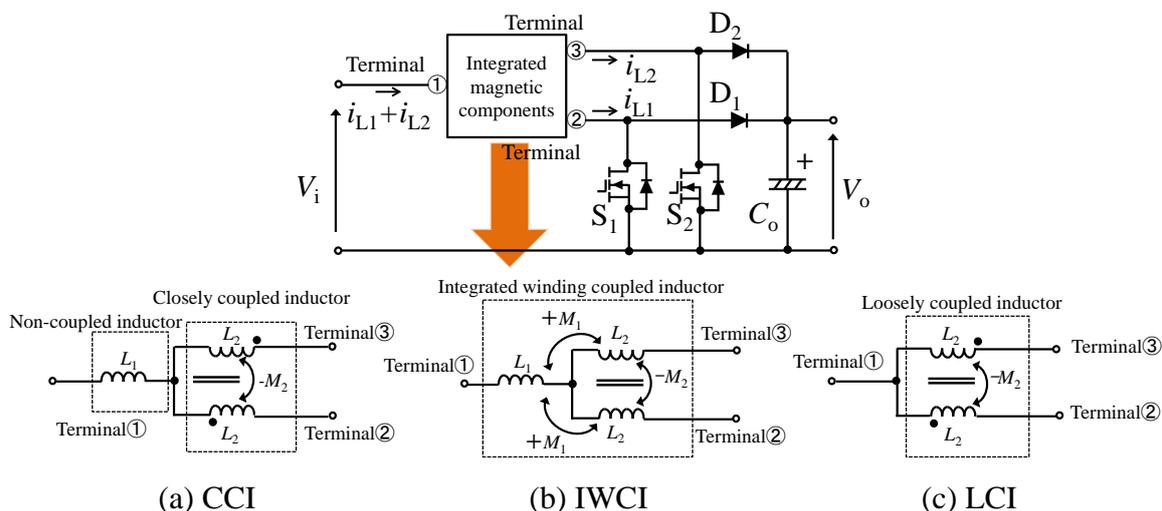


図 6.1 2相マルチフェーズ方式に対する結合インダクタの巻線構造の改良

本章では、2相マルチフェーズ昇圧チョップ回路の結合インダクタについて巻線構造の改良から結合インダクタの更なる性能向上について検討する。マルチフェーズ化させた結合インダクタの巻線構造の改良による性能向上の研究は盛んに実施されており、これまで提案されている方式は大きく分けて3つ存在する。図6.1にこれまで提案されている方式をそれぞれ示す。ここで、図6.1(a)に示す方式を密結合インダクタ方式(Closely coupled inductor, CCI)^{(70),(87)}、(b)に示す方式を統合巻線結合インダクタ方式(Integrated winding coupled inductor, IWCI)⁽⁷⁵⁾と呼ぶこととする。また、これまでの結合インダクタとの違いを示すため、(c)にも第3章-第5章で取り扱った逆結合の結合インダクタを示し、本章のみこれを疎結合インダクタ(Loosely coupled inductor, LCI)と呼称する。

はじめに、(a)の密結合インダクタ方式は(c)の疎結合インダクタの内部で構成されるトランスとインダクタを2つの磁性体コアを用いて機能を分離させたものである。この方式の特徴は結合係数の非常に高い逆結合のトランスと非結合インダク

タの2つを用いて、直流電流が重畳して動作する自己誘導インダクタと、直流電流による磁束が打ち消され交流で動作する密結合のトランスに要素を分離していることである。このように磁気要素を2種類に分割する手法では、それぞれの動作条件に特化した磁性体を用いることが可能となり、インダクタやトランスを別々に設計することが可能となる。

一方、(b)に示す統合巻線結合インダクタ方式は、この密結合インダクタ方式の独立した非結合のインダクタとトランスを単一磁性体コア内に巻線を集約させた方式であると言え、(c)に示す疎結合インダクタ方式と同様に単一の磁性体コアに巻線を集約させていることから部品点数の削減が可能な方式である。

しかしながら、この統合巻線結合インダクタに関しては疎結合インダクタと比較して回路全体の電力変換効率が向上する事例⁽⁷⁵⁾が挙げられるが定量的に評価されたものではなく、基本的な動作や他の磁気結合方式と比較した利点については詳細に述べられていない。

そこで本章では、統合巻線結合インダクタの適用を検討し、その有効性を明確化させるため他の巻線方式と比較した場合での動作特性の違いについて調査する。また、磁気回路を用いて統合巻線結合インダクタの設計手法を提案し、実験結果からその設計手法の妥当性について述べる。最後に、車載用を想定した条件において、窓面積や断面積を考慮した最適な磁性体コアサイズを設計し、疎結合インダクタと比較した場合でのコアサイズの違いについて示し、統合巻線結合インダクタの有効性について検討する。

6.2. 統合巻線結合インダクタの巻線構造と磁気構造

図6.2に統合巻線結合インダクタの磁性体コア構造・巻線構造を示す。インダクタは一般に流用されている汎用の3脚コア(例えばEEコアなど)を用いて作成する場合を想定し、巻線は中央脚・外側脚のそれぞれに巻いて作成する。ここで入力電流 i_m は中央巻線 N_1 を通り、各相インダクタ電流 i_{L1} , i_{L2} はそれぞれ外側巻線 N_2 を通る。ここで、各巻線の極性の関係に関しては、中央巻線 N_1 と2つの外側巻線 N_2 は

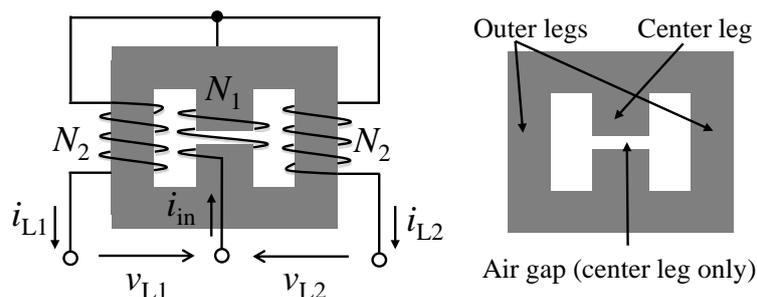


図 6.2 統合巻線結合インダクタの磁気構造

それぞれ同極性の関係にあり、2つの外側巻線 N_2 は逆極性で構成される。なお、図 6.1(b)内では、 L_1 , L_2 はそれぞれ中央巻線 N_1 と各相の外側巻線 N_2 の自己インダクタンスを示し、 M_1 は N_1 と N_2 間の相互インダクタンス、 M_2 は外側巻線間 N_2 の相互インダクタンスを示している。この巻線構造とすることによって、密結合インダクタの各相巻線を中央巻線で共有化させたような形となる。

また、エアギャップの位置に関しては統合巻線結合インダクタの初期構造⁽⁷⁵⁾では全脚にエアギャップが挿入されていたのに対して、本研究では中央脚のみに設ける。この理由に関しては、各相の外側巻線 N_2 間は逆結合としているため、この磁路にエアギャップを設けなくても直流磁束は互いに打ち消されること、高い相互インダクタンスを得ることでトランスの循環電流をより小さくさせるためである。

6.3. 電気的特性解析

6.3.1. インダクタ電流成分の分離と比較

まず、統合巻線結合インダクタでは図 6.1 の他の巻線方式にはない相互インダクタンス M_1 が新たらしく付加されるような形になる。従って、まずはこの M_1 がインダクタ電流の脈動に対してどのような影響を与えるか解析を実施し、さらに他の巻線方式とインダクタ電流リップルに対する各インダクタンスの関わり方の違いを比較することで、統合巻線結合インダクタの特徴について調査する。

統合巻線結合インダクタの各相インダクタ電流を i_{L1} , i_{L2} 、中央巻線と各相の外側巻線端子間の電圧 v_{L1} , v_{L2} とすると、ファラデーの法則から次式の関係が導かれる。

$$\begin{cases} v_{L1} = L_1 \frac{d(i_{L1} + i_{L2})}{dt} + 2M_1 \frac{d(i_{L1} + i_{L2})}{dt} + L_2 \frac{di_{L1}}{dt} - M_2 \frac{di_{L2}}{dt} \\ v_{L2} = L_1 \frac{d(i_{L1} + i_{L2})}{dt} + 2M_1 \frac{d(i_{L1} + i_{L2})}{dt} - M_2 \frac{di_{L1}}{dt} + L_2 \frac{di_{L2}}{dt} \end{cases} \dots\dots\dots (6.1)$$

ここで、第3章で示した解析ではインダクタの電流成分は各相に共通の電流成分 i_{com} と各相間を循環する電流成分 i_{wh} の2つに分離できることがすでに分かっている。従って、この統合巻線結合インダクタにおいてもインダクタ電流を構成要素である2つの電流成分に分離させることで、相互インダクタンス M_1 の関わりを明確にする。(6.1)式を用いて第3章で示した解析と同様に各巻線電流 i_{L1} , i_{L2} をそれぞれ共通電流成分 i_{com} と還流電流成分 i_{wh} に分離させると、その関係は次式で示される。

$$\begin{cases} \frac{di_{L1}}{dt} = \frac{di_{com}}{dt} + \frac{di_{wh}}{dt} \\ \frac{di_{L2}}{dt} = \frac{di_{com}}{dt} - \frac{di_{wh}}{dt} \\ \frac{di_{com}}{dt} = \frac{1}{(2L_1 + 4M_1 + L_2 - M_2)} \cdot \left(V_i - (sl_1 + sl_2) \frac{V_o}{2} \right) \\ \frac{di_{wh}}{dt} = \frac{1}{(L_2 + M_2)} \cdot (sl_2 - sl_1) \cdot \frac{V_o}{2} \end{cases} \dots\dots\dots (6.2)$$

なお、式中の sl_1 , sl_2 はスイッチング状態を示す論理関数であり、第3章の(3.8)式に定義する通りである。この(6.2)式から統合巻線結合インダクタは共通電流成分 i_{com} には $2L_1 + 4M_1 + L_2 - M_2$ が関わりをもち、循環電流成分に対しては $L_2 + M_2$ が関係を持つことが分かる。従って、中央巻線 N_1 の追加は相互インダクタンス M_1 と自己インダクタンス L_1 に関係を持つ要素であるので、共通電流成分に関わりをもつことが分かる。

ここで、図6.1で示した各巻線方式におけるインダクタンスの関わりの違いを明確化するため、各巻線方式における共通電流成分 i_{com} に寄与するインダクタンスと循環電流成分 i_{wh} に寄与するインダクタンスをそれぞれ比較する。比較の上では図6.1(a)に示す密結合インダクタ方式の各インダクタンスは以下のように定義する。

表 6.1 共通電流成分と循環電流成分の各インダクタンス比較

	L_{icom} (Inductances related to i_{com})	L_{iwh} (Inductances related to i_{wh})
IWCI	$2L_1+4M_1+L_2-M_2$	L_2+M_2
CCI	$2L_1+L_2-M_2$	L_2+M_2
LCI	L_2-M_2	L_2+M_2

L_1 : 非結合インダクタの自己インダクタンス

L_2 : 密結合トランスの各相の自己インダクタンス

M_2 : 密結合トランスの相互インダクタンス

同様に、図 6.1 (c)に示す疎結合インダクタに関しては各インダクタンスを以下の通り定義する。

L_2 : 疎結合インダクタの各相の自己インダクタンス

M_2 : 疎結合インダクタの相互インダクタンス

ここで、各巻線方式においても同様に共通電流成分 i_{com} と循環電流成分 i_{wh} に分離し、それぞれの電流成分に関わりをもつインダクタンスを比較すると表 6.1 に示すようにまとめることができる。ここで表中の L_{icom} と L_{iwh} は、それぞれ i_{com} 、 i_{wh} に関わりを持つ合成インダクタンスを示す。この表から循環電流 i_{wh} の電流リップル振幅抑制のためインダクタンスは各方式で同じであることがわかる。一方、統合巻線結合インダクタは追加の中央巻線 N_1 と外側巻線 N_2 間で形成される相互インダクタンス M_1 はその数値の 4 倍で、共通電流の脈動を抑制する効果があることが確認される。従って、統合巻線結合インダクタは等価的にインダクタンスを増加させることができる方式と言える。

6.3.2. インダクタ電流リップルのモデル化

次に、インダクタンスを用いた状態方程式から統合巻線結合インダクタのインダクタリップル振幅 I_{Lpp} を解析する。この統合巻線結合インダクタ方式は疎結合イン

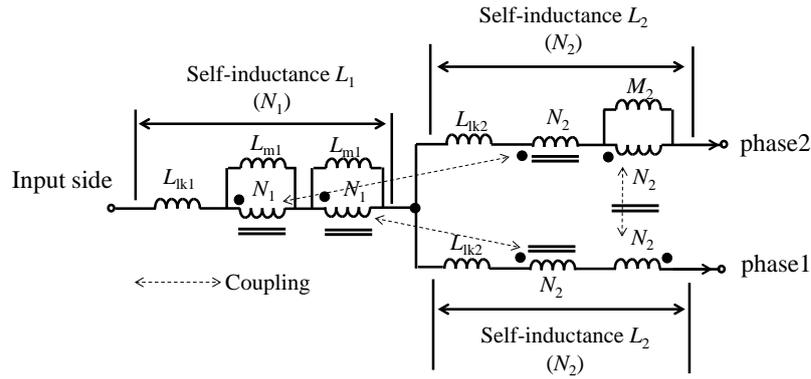


図 6.3 統合巻線結合インダクタの等価回路モデル

ダクタ方式と比較しても、共通電流成分と循環電流成分の関わるインダクタンスが異なるのみである。

従って、第3章の解析と同様に $d \leq 0.5$ のデューティ比領域において1相目インダクタ電流の脈動は共通電流と循環電流が重なり合うモード1(第3章図3.2で定義)の変化値がリップル振幅の最大値 I_{Lpp} となる。また、 $d > 0.5$ のデューティ比領域においてインダクタ電流リップル I_{Lpp} はモード4で最大となる。従って、インダクタ電流リップル I_{Lpp} は(6.2)式に各モードのスイッチング状態を代入し、図3.2で示す各動作モードの微小時間 dt を代入すれば、次式では算出することができる。

$$I_{Lpp} = \begin{cases} \left(\frac{1}{L_{icom}} \cdot \left(\frac{1-2d}{2 \cdot (1-d)} \right) + \frac{1}{L_{iwh}} \cdot \frac{1}{2 \cdot (1-d)} \right) \cdot V_i \cdot d \cdot T_s & (d \leq 0.5) \\ \left(\frac{1}{L_{icom}} \cdot \left(\frac{2d-1}{2d} \right) + \frac{1}{L_{iwh}} \cdot \frac{1}{2d} \right) \cdot V_i \cdot d \cdot T_s & (d > 0.5) \end{cases} \dots\dots\dots (6.3)$$

なお、式変形の際には V_o は入出力電圧の関係式 $V_o = V_i / (1-d)$ を用いて変換している。この(6.3)式より表6.1に示す各巻線方式の L_{icom} と L_{iwh} について値を代入すれば、全方式でインダクタ電流リップル値を算出することが可能になる。

6.3.3. 等価回路表現と実証的評価

シミュレーションで統合巻線結合インダクタの動作検証するに当たっては等価回路モデルの導出が必要である。図6.3に統合巻線結合インダクタの等価回路モデル

第6章 巻線構造の改良による結合インダクタの性能向上

ルを示す。この等価回路モデルの詳細な導出方法について述べることは省略するが、この等価回路の妥当性は解析力学に基づいたラグランジアン方式⁽⁸⁹⁾と比較してその妥当性が示されている。この等価回路モデル内では各記号は以下を意味する。

L_{lk1} : 中央巻線 N_1 の漏れインダクタンス

L_{lk2} : 各相の外側巻線 N_2 の漏れインダクタンス

(左右対称構造として各相の L_{lk2} は等しいものとする)

L_{m1} : 中央巻線 N_1 から見た外側巻線 N_2 への励磁インダクタンス

(左右対称構造として各相の L_{m1} は等しいものとする)

M_2 : 外側巻線 N_2 間の相互インダクタンス(各相の外側巻線の巻数 N_2 は等しいので外側巻線 N_2 から見た逆相の外側巻線 N_2 への励磁インダクタンス値と等しい)

ここで各インダクタンスの対応関係は以下のように示される。

$$\begin{cases} L_1 = L_{lk1} + 2L_{m1} \\ L_2 = L_{lk2} + (N_2/N_1)^2 \cdot L_{m1} + M_2 \dots\dots\dots (6.4) \\ M_1 = (N_2/N_1) \cdot L_{m1} \end{cases}$$

次に、インダクタリプル電流の理論解析結果と導出した等価回路モデルの妥当性の2点を確認するため、実機による実証評価をする。表6.2と表6.3にはそれぞれ評価回路定数と試作した統合巻線結合インダクタの仕様を示す。実証評価の条件としては出力電圧 V_o を200Vで固定した状態とし、入力電圧 V_i を20V-180Vまで変化させ、インダクタ電流リプル I_{Lpp} とデューティ比 d の関わりを調査する。また、インダクタは磁性体コアの磁化飽和が発生しないように大きいサイズのコアを選択し、直流電流重畳時でもインダクタンスに比較的変動が少ないフェライトで実施する。図6.4に理論解析、等価回路を用いたシミュレーション結果、実機での測定結果を合わせて示す。この図から、理論解析、等価回路を用いたシミュレーション結果は実機による実測値と非常によく近接しており、インダクタ電流リプルの特性解析結果と等価回路の妥当性を確認した。

表 6.2 評価回路の仕様

Input voltage	V_i	20V-180V
Output voltage	V_o	200V
Duty ratio	d	0.1-0.9
Switching frequency	f_s	50kHz

表 6.3 統合巻線結合インダクタの仕様

Self-inductance (center winding)	L_1	12.7 μ H
Self-inductances (outer windings)	L_2 (phase1)	462 μ H
	L_2 (phase2)	461.5 μ H
Mutual inductances	M_1 (phase1)	5.85 μ H
	M_1 (phase2)	5.85 μ H
Mutual inductance	M_2	437 μ H
Ratio of windings	$N_1:N_2$	13:13

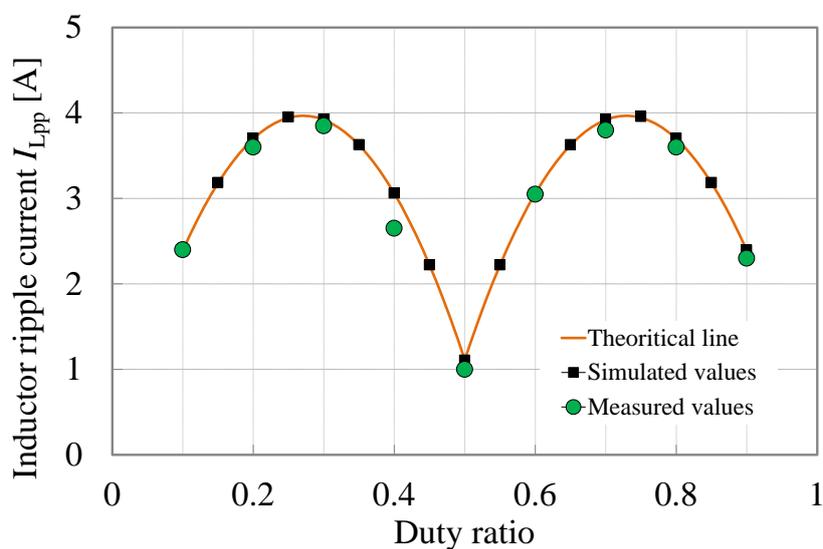


図 6.4 インダクタ電流リップル I_{Lpp} に関する理論値，等価回路を用いたシミュレーション値と実機による実測値の比較

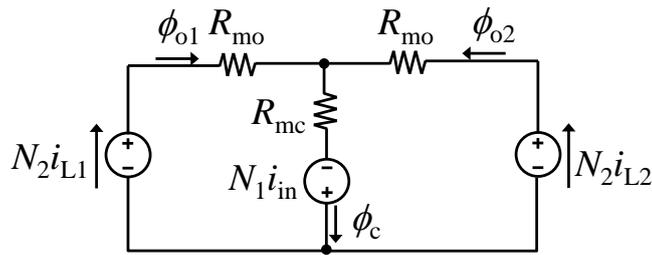


図 6.5 統合巻線結合インダクタの磁気回路モデル

6.4. 磁気的特性解析

コアの磁束密度を所望の磁束密度へ設計するため磁気回路モデルを使用してコア内磁束の振る舞いについて解析する。図 6.5 に統合巻線結合インダクタの磁気回路モデルを示す。この磁気回路モデルでは、 R_{mo} は三脚コアの外側脚の磁気抵抗、 R_{mc} は中央脚の磁気抵抗、 ϕ_{o1} 、 ϕ_{o2} は各相の磁束であり、 ϕ_c は中央脚の磁束としている。また、本磁気回路モデルでは、各巻線からコア外部への漏れ磁束については解析簡略化のため無視する。従って、図 6.3 の統合巻線結合インダクタの等価回路における L_{lk1} 、 L_{lk2} は無いものとして近似して解析をする。

6.4.1. 直流磁束

まず、直流磁束について解析する。直流成分の解析のため、磁気回路モデル内における外側巻線 N_2 のインダクタ平均電流 I_{Lave} とし、外側脚直流磁束 Φ_{o1} 、 Φ_{o2} 、中央脚直流磁束を Φ_c とする。また、各相のインダクタ電流は等しいものとして $I_{L1}=I_{L2}=I_{Lave}$ とし、入力電流 i_{in} は $2I_{Lave}$ となるので磁気回路モデルでキルヒホッフの法則を用いると次式の関係を得ることができる。

$$\begin{cases} N_2 I_{Lave} + N_1 \cdot 2I_{Lave} = \Phi_{o1} \cdot R_{mo} + \Phi_c \cdot R_{mc} \\ N_2 I_{Lave} + N_1 \cdot 2I_{Lave} = \Phi_{o2} \cdot R_{mo} + \Phi_c \cdot R_{mc} \dots\dots\dots (6.5) \\ \Phi_c = \Phi_{o1} + \Phi_{o2} \end{cases}$$

ゆえに、(6.5)式から各相の外側脚直流磁束 Φ_{o1} 、 Φ_{o2} は互いに等しくなり、外側脚の直流磁束は次式で表現される。

$$\Phi_{o1} = \Phi_{o2} = \Phi_o = \frac{I_{Lave} \cdot (2N_1 + N_2)}{R_{mo} + 2R_{mc}} \dots\dots\dots (6.6)$$

同様に、中央脚の直流磁束 Φ_c は外側脚の直流磁束が足し合わされる形になるので、次式で示される。

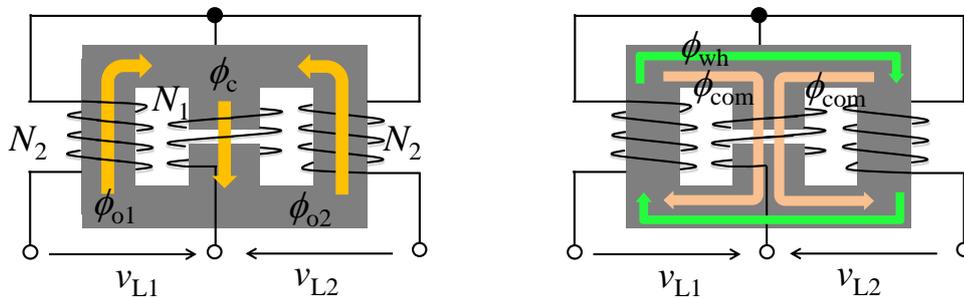
$$\Phi_c = 2\Phi_o = \frac{2I_{Lave} \cdot (2N_1 + N_2)}{R_{mo} + 2R_{mc}} \dots\dots\dots (6.7)$$

6.4.2. 交流磁束と比較

次に、磁束の交流成分について解析をする。図 6.6 (a)にコア内の磁束の向きと巻線端子間電圧の向きの定義を示す。このモデルより、ファラデーの法則を適用すると次式の関係を得ることができる。

$$\begin{cases} v_{L1} = N_1 \frac{d\phi_c}{dt} + N_2 \frac{d\phi_{o1}}{dt} \\ v_{L2} = N_1 \frac{d\phi_c}{dt} + N_2 \frac{d\phi_{o2}}{dt} \\ \frac{d\phi_c}{dt} = \frac{d\phi_{o1}}{dt} + \frac{d\phi_{o2}}{dt} \end{cases} \dots\dots\dots (6.8)$$

この(6.8)式を用いて、電氣的解析と同様に各動作モード(第3章図3.2で定義)における巻線印加電圧を代入して整理すると ϕ_{o1} 、 ϕ_{o2} と ϕ_c は、各相同じで外側巻線 N_2 と中央巻線 N_1 を通過する共通磁束成分 ϕ_{com} と外側巻線 N_2 間のみを循環する磁束 ϕ_{wh}



(a) 磁束波形の模式図と磁束の向き (b) 各磁束成分を分離した際の模式図

図 6.6 統合巻線結合インダクタのコア内磁束

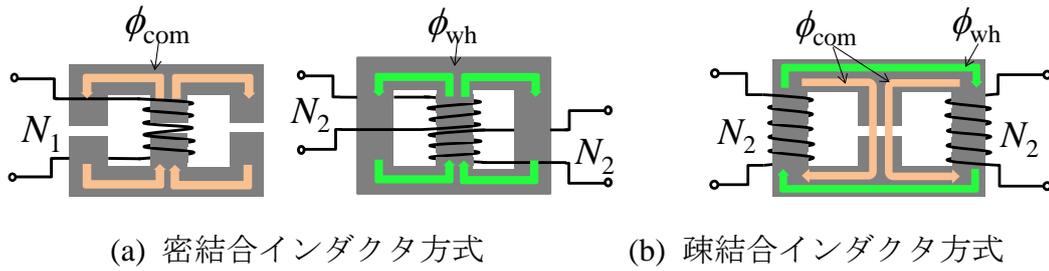


図 6.7 インダクタのコア構造

にそれぞれ分離することができる。その模式図を図 6.6 (b)に示す。この図を用いて図 6.6(a)と対応させて考えると磁束成分を分離させた際には、1 相目の外側磁束 ϕ_{o1} は共通磁束成分と還流磁束成分の和で示すことができ、2 相目の外側磁束 ϕ_{o2} はそれらの差で示される。また、中央脚に関しては2 倍の共通磁束成分 ϕ_{com} で示すことができ、次式でそれらの関係をまとめることができる。

$$\begin{cases} \frac{d\phi_{o1}}{dt} = \frac{d\phi_{com}}{dt} + \frac{d\phi_{wh}}{dt} \\ \frac{d\phi_{o2}}{dt} = \frac{d\phi_{com}}{dt} - \frac{d\phi_{wh}}{dt} \\ \frac{d\phi_c}{dt} = 2 \cdot \frac{d\phi_{com}}{dt} \end{cases} \dots\dots\dots (6.9)$$

また、共通磁束 ϕ_{com} と還流磁束 ϕ_{wh} は次式で示される。

$$\begin{cases} \frac{d\phi_{com}}{dt} = \frac{1}{2N_1 + N_2} \cdot \left(V_i - (sl_1 + sl_2) \frac{V_o}{2} \right) \\ \frac{d\phi_{wh}}{dt} = \frac{1}{N_2} \cdot (sl_2 - sl_1) \cdot \frac{V_o}{2} \end{cases} \dots\dots\dots (6.10)$$

なお、(6.10)式中の sl_1, sl_2 は S_1, S_2 のスイッチング状態を示す論理関数(第3章の(3.8)式で定義)である。この式から、共通磁束成分の磁束の変化に対しては $2N_1+N_2$ の巻線数が磁束の傾きに関わり、循環磁束成分に関しては N_2 の巻線数が寄与することが分かる。

ここで、電氣的解析と同様に各巻線方式でそれぞれの磁束の傾きに関わりを持つ巻線について比較する。比較する対象としては、図 6.7 (a)に示す密結合インダクタ方式と(b)に示す疎結合インダクタ方式と比較する。ここでは、密結合インダクタ

表 6.4 各磁束成分 ϕ_{com} , ϕ_{wh} に関わりを持つ巻線巻数

	Windings related to $d\phi_{com}/dt$	Windings related to $d\phi_{wh}/dt$
IWCI	$2N_1+N_2$	N_2
CCI	$2N_1$	N_2
LCI	N_2	N_2

方式の非結合インダクタの巻線巻数を N_1 、密結合インダクタの各相の巻線数を N_2 とし、疎結合インダクタ方式に関しては外側脚に巻かれる巻線数を N_2 と定義する。この定義に基づいて、同様に解析をすると共通磁束と循環磁束の傾きに関わりを持つ巻線は表 6.4 のようにまとめることができる。この表から、巻線 N_2 は各巻線方式共に循環磁束成分の変化 $d\phi_{wh}/dt$ に寄与する持つ巻線であることが分かる。従って、巻線 N_2 の増加はトランス部分での交番磁界の大きさを低減することができるため、逆結合のトランス部分における鉄損低減に寄与する巻線であることが分かる。一方、統合巻線結合インダクタおよび密結合インダクタの巻線 N_1 は共通磁束成分の変化 $d\phi_{com}/dt$ に関わりを持つ。以上のことから、統合巻線結合インダクタは単一の磁性体コア内に N_1, N_2 を2つの巻線を用いることで効果的に共通磁束成分の磁束変化を抑制することが可能と考えられる。

また、図 6.8 には磁束直流成分を示す(6.6)-(6.7)式、磁束交流成分を示す(6.9)-(6.10)式を用いて各磁束成分 ϕ_{com} , ϕ_{wh} と各脚部での磁束 ϕ_{o1} , ϕ_{o2} , ϕ_c の磁束波形を示す。この図より、共通磁束成分 ϕ_{com} に関しては各相の動作モードが変化するたびに磁束の波形が変化する形態であり、還流磁束成分 ϕ_{wh} に関しては、各相のスイッチング状態が異なる状態(例えば、 $S_1=ON, S_2=OFF$ など)で変化する波形になる。

次に、この図 6.8 から各脚部での交流磁束の振幅値を解析する。ここでは、各相の外側脚の交流磁束振幅値は左右対称構造を想定して1相分のみ解析をするものとする。まず、磁束波形の模式図より外側脚の交流磁束の振幅値は $d \leq 0.5$ と $d > 0.5$ のデューティ比領域で動作モードが異なることから交流磁束の振幅値が最大値と

第6章 巻線構造の改良による結合インダクタの性能向上

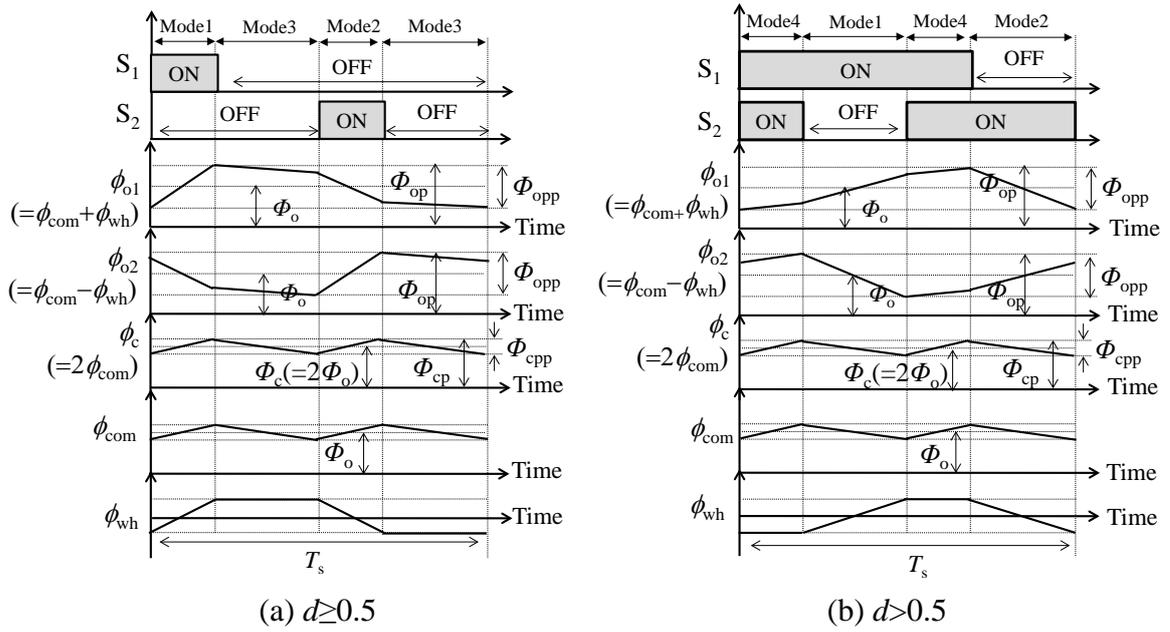


図 6.8 磁束波形の模式図

なる動作モードが異なる。 $d \leq 0.5$ の範囲における 1 相目外側脚交流磁束 ϕ_{o1} の振幅最大値 Φ_{opp} は共通磁束成分 ϕ_{com} と循環磁束成分 ϕ_{wh} の変化が共に足し合わさるモード 1 の変化値と等しい。同様に、 $d \geq 0.5$ の範囲における交流磁束振幅最大値はモード 2 示される。従って、(6.9)-(6.10)式に上述したスイッチング状態と当該動作モードの微小時間(第3章図 3.2 に示す)を代入すると、以下のように求めることができる。

$$\Phi_{opp} = \begin{cases} \frac{N_2 \cdot V_i + N_1 \cdot V_o}{N_2 \cdot (2 \cdot N_1 + N_2)} \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{(N_1 + N_2) \cdot V_o - N_2 \cdot V_i}{N_2 \cdot (2 \cdot N_1 + N_2)} \cdot (1-d) \cdot T_s & (d > 0.5) \end{cases} \quad \dots\dots\dots (6.11)$$

また、中央脚交流磁束の振幅値は $d \leq 0.5$ ではモード 1、 $d > 0.5$ ではモード 2 で示されるので、同様にして求めると以下のように示される。

$$\Phi_{cpp} = \begin{cases} \frac{2V_i - V_o}{2 \cdot N_1 + N_2} \cdot d \cdot T_s & (d \geq 0.5) \\ \frac{V_o - 2V_i}{2 \cdot N_1 + N_2} \cdot (1-d) \cdot T_s & (d < 0.5) \end{cases} \quad \dots\dots\dots (6.12)$$

これら(6.11)-(6.12)式より磁束交流成分の振幅値を求めることが可能となる。

6.4.3. 最大磁束

次に、適用する磁性体コアの磁化飽和抑制のために磁束最大について解析する。

図 6.8 に示すようコア内磁束の最大値は、(6.6)-(6.7)式で示される直流磁束と(6.11)-(6.12)式で示される交流磁束の半値の和で示されるため、外側脚最大磁束 Φ_{op} と中央脚最大磁束 Φ_{cp} は次式のように示される。

$$\Phi_{op} = \begin{cases} \frac{I_{Lave} \cdot N_2 \cdot (1+2\beta)}{R_{mo} + 2R_{mc}} + \frac{1}{2} \cdot \frac{V_i}{N_2 \cdot (1+2\beta)} \cdot \left(1 + \frac{\beta}{1-d}\right) \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{I_{Lave} \cdot N_2 \cdot (1+2\beta)}{R_{mo} + 2R_{mc}} + \frac{1}{2} \cdot \frac{V_i}{N_2 \cdot (1+2\beta)} \cdot \left(1 + \frac{\beta}{d}\right) \cdot d \cdot T_s & (d > 0.5) \end{cases} \dots\dots\dots (6.13)$$

$$\Phi_{cp} = \begin{cases} \frac{2I_{Lave} \cdot N_2 \cdot (1+2\beta)}{R_{mo} + 2R_{mc}} + \frac{1}{2} \cdot \frac{V_i}{N_2 \cdot (1+2\beta)} \cdot \left(\frac{1-2d}{1-d}\right) \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{2I_{Lave} \cdot N_2 \cdot (1+2\beta)}{R_{mo} + 2R_{mc}} + \frac{1}{2} \cdot \frac{V_i}{N_2 \cdot (1+2\beta)} \cdot \left(\frac{2d-1}{d}\right) \cdot d \cdot T_s & (d > 0.5) \end{cases} \dots\dots\dots (6.14)$$

ここで、 β は外側巻線と中央巻線の巻数比 $\beta(=N_1/N_2)$ である。また、式展開の際に V_o は昇圧チョップ回路の入出力の関係式 $V_o=V_i/(1-d)$ より変換している。これらの式から各脚の最大磁束を求めることができる。

6.5. 最大磁束の比較

統合巻線結合インダクタは外側脚と中央脚にそれぞれの磁束最大値が存在するので、磁性体コアの磁化飽和をさけるためには、どちらの脚部で磁束密度が高くなる可能性を持つか調査をする必要がある。また、従来の疎結合インダクタの場合とは異なり、統合巻線結合インダクタは中央巻線 N_1 と外側巻線 N_2 の双方が最大磁束に関わりを持つので、巻数比 β を変更させた場合の中央脚と外側脚の磁束最大値の比を計算することで、磁束密度が最も高くなる脚を調査する。また、調査方法としては、第4章、第5章と同様にインダクタ電流リップル率 I_{Lpp}/I_{Lave} を規定した状態において比較する。

図 6.9 に外側脚と中央脚の磁束最大値の比を計算した比較結果を示す。なお、この図の導出方法は本章最後の付録で示す。比較条件は $I_{Lpp}/I_{Lave}=0.5$ 、外側脚と中央

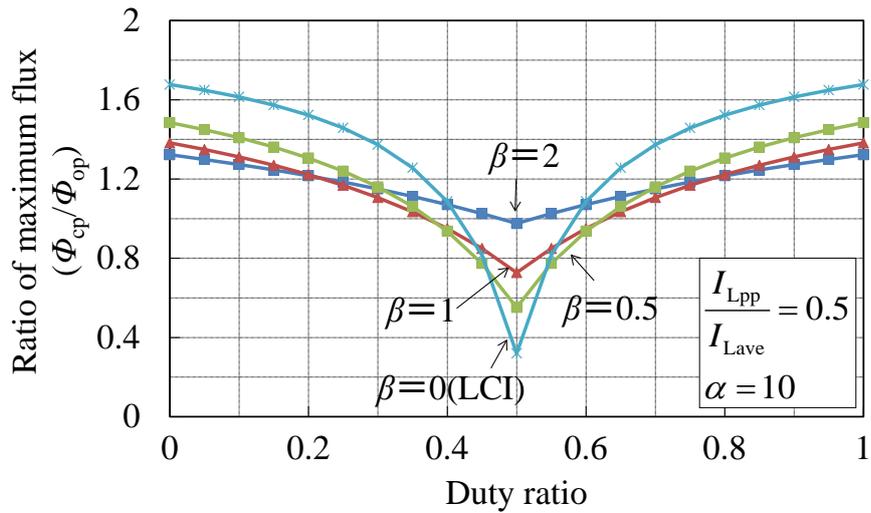


図 6.9 コア内磁束の最大値の比較(Φ_{cp}/Φ_{op})

脚の磁気抵抗の比 $\alpha (=R_{mc}/R_{mo})$ を 10 と固定した状態に加えて、 β を 0, 0.5, 1, 2 まで変化させたものである。すなわち、 β が増加するにつれて中央巻線の増加を意味し、 $\beta=0$ は従来の疎結合インダクタを意味する。この図から、統合巻線結合インダクタは疎結合インダクタ方式($\beta=0$)と同様に中央脚の最大磁束は外側脚最大磁束の 2 倍以下となることが分かる。適用する三脚コアの断面積の関係が中央脚の断面積 A_c に対して外側脚の断面積 A_o が半分だった場合、磁束密度が最も高くなるのは外側脚であることが分かる。また、デューティ比が 0.1-0.4, 0.6-0.9 付近においては巻数比を大きくしていくにつれて、中央脚最大磁束 Φ_{cp} は外側脚最大磁束 Φ_{op} に近づいていく傾向となることも確認される。

6.6. 設計条件と設計

6.6.1. 設計条件

次に、これまでの解析結果に基づき統合巻線結合インダクタの設計方法について述べる。評価回路定数を表 6.5 に示す。また、設計する磁性体コアは TDK 社製の汎用フェライトコア PC40EC70 を用いることを想定し、その仕様を表 6.6 に示す。まず、統合巻線結合インダクタの設計考慮事項は以下の 3 点とする。

表 6.5 評価回路定数

Input voltage	V_i	50V
Output voltage	V_o	200V
Output power	P_o	1000W
Duty ratio	d	0.75
Switching frequency	f_s	50kHz
Ratio of inductor ripple current	I_{Lpp}/I_{Lave}	0.4
Inductor average current	I_{Lave}	10A
Inductor ripple current	I_{Lpp}	4A

表 6.6 使用する磁性体コアの仕様

Magnetic core	PC40EC70 (TDK)	
Relative permeability	μ_r	2300
Sectional area of outer leg	A_o	184mm ²
Sectional area of center leg	A_c	211mm ²
Measured minimum magnetic reluctance	R_{mo}	0.217A/ μ Wb
Ratio of winding turns	β	1
Designed maximum flux density	B_{max}	250mT

<中央巻線と外側巻線の巻数比 β > まず、外側巻線と中央巻線の巻数比 β の決定である。まず、 β を大きく場合(N_1 を増やし N_2 を少なくする場合)では表 6.4 の関係より、共通磁束成分 ϕ_{wh} の変化は小さくなるものの循環磁束 ϕ_{wh} の磁束の変化が大きくなるので統合巻線結合インダクタの外側脚での鉄損が増大する可能性を含む。反対に β を小さくする場合では外側脚のトランスを担う部分の鉄損低減には効果的であるものの、共通磁束成分の磁路での鉄損が増大することが考えられる。従って、この巻数比 β によって主に鉄損のバランスが変わってくる。本設計では暫定的

第6章 巻線構造の改良による結合インダクタの性能向上

に外側巻線と中央巻線の巻数比 β は1として設計する。

<最大磁束密度> 本評価で使用するコア材はフェライト(PC40)を用いて設計する。最大磁束密度 B_{\max} については温度上昇や残留磁束密度や安定余裕を考慮して、250mTとして設計する。また、コア内で最大磁束となる脚部は図6.9と適用するコアの断面積の関係から外側脚で磁束が最大となる。従って、最大磁束に関する規定は外側脚に設けるものとして $\Phi_{\max}=B_{\max} A_o$ の関係からより $\Phi_{\max}=46\mu\text{Wb}$ として作成する。

<インダクタ電流リップル> 本評価では最大負荷の1kWから40%まで負荷が変動した状態においても電流連続モードで駆動できるように $I_{Lpp}/I_{Lave}=0.4$ として設計する。また、インダクタ電流リップルは磁気回路モデルを用いて解析を実施すると次式の関係で導出される。

$$I_{Lpp} = \begin{cases} R_{mo} \cdot \left(1 + \alpha \cdot \frac{1-2d}{1-d} + \frac{2\beta \cdot (\beta+1)}{1-d} \right) \cdot \frac{V_i}{(1+2\beta)^2 \cdot N_2^2} \cdot d \cdot T_s & (d \leq 0.5) \\ R_{mo} \cdot \left(1 + \alpha \cdot \frac{2d-1}{d} + \frac{2\beta \cdot (\beta+1)}{d} \right) \cdot \frac{V_i}{(1+2\beta)^2 \cdot N_2^2} \cdot d \cdot T_s & (d > 0.5) \end{cases} \quad (6.15)$$

この(6.15)式を用いれば、インダクタンスの表現ではなく、磁気抵抗や巻線巻数からインダクタ電流リップル値を算出することができる。

<エアギャップの位置> エアギャップの位置は、中央脚のみに設けて作成する。この理由としては第3章の解析からでも明らかなように、外側巻線間では逆結合となっているのでエアギャップは設けなくても直流磁束が打ち消されることが挙げられる。また外側脚にエアギャップを設けないことで、相互インダクタンス M_2 を高くすることができるので、循環電流のリップル振幅値を効果的に抑制することができる。外側脚にはエアギャップは設けない場合では $R_{mo}=0.217\text{A}/\mu\text{Wb}$ となり、中央脚のみにエアギャップを設けて作成する。

6.6.2 設計

上記を考慮して具体的に統合巻線結合インダクタを設計する。設計は以下の3

つのステップを介して設計する。

<外側巻線の巻数 N_2 の設計> 巻数比 β は1として設計することは決定しているので、外側巻線巻数 N_2 が決定すれば中央巻線の巻数 N_1 も従属的に決定される。この外側巻線の巻数 N_2 の決定は磁束密度を 250mT、各相のインダクタ電流リップルの 4A の仕様を満足させなければならないので、これらの関係を示す理論式を連立させて設計する。

ここで、(6.15)式の $d > 0.5$ の条件の R_{mc} を(6.13)式に代入して、 $\Phi_{op} \leq \Phi_{max}$ を考えれば、以下に示す巻線 N_2 に関する三次不等式を得ることができる。

$$\begin{aligned}
 & 2 \cdot \left\{ \frac{I_{Lpp} \cdot \Phi_{max}}{V_i \cdot d \cdot T_s} \cdot \frac{d}{2 \cdot d - 1} \right\} \cdot (1 + 2\beta)^3 \cdot N_2^3 \\
 & - \left\{ I_{Lave} + I_{Lpp} \cdot \left(1 + \frac{\beta}{d} \right) \cdot \frac{d}{2 \cdot d - 1} \right\} \cdot (1 + 2\beta)^2 \cdot N_2^2 \\
 & - \left\{ 1 - \left(1 + \frac{2\beta \cdot (\beta + 1)}{d} \right) \cdot \frac{2d}{2 \cdot d - 1} \right\} \cdot \Phi_{max} \cdot R_{mo} \cdot (1 + 2\beta) \cdot N_2 \\
 & + \left\{ \left(1 + \frac{2\beta(\beta + 1)}{d} \right) \cdot \frac{d}{2 \cdot d - 1} - \frac{1}{2} \right\} \cdot \left(1 + \frac{\beta}{d} \right) \cdot R_{mo} \cdot V_i \cdot d \cdot T_s \geq 0
 \end{aligned} \tag{6.16}$$

この(6.16)式に対して、表 6.5 と表 6.6 の仕様を代入すれば、下記に示す巻数 N_2 に関する解の範囲が与えられる。

$$-4.36 \leq N_2 \leq 3.29, \quad N_2 \geq 11.9 \tag{6.17}$$

この範囲の中で $-4.36 \leq N_2 \leq 3.29$ は現実的に巻けない場合や中央脚の磁気抵抗が負になる値になるので、巻線数の解の範囲としては不適である。従って、有効な解の範囲は外側巻線が 11.9turn 以上となる。本設計では外側巻線 N_2 を 12turn として決定した。また、すでに $\beta=1$ と決定しているので、中央巻線の巻数 N_1 も 12turn となる。

<中央脚の磁気抵抗の設計> 次に、中央脚の磁気抵抗値を設計する。この中央脚の磁気抵抗 R_{mc} の決定は、インダクタ電流リップル値を 4A とする範囲で決定される。デューティ比 $d \geq 0.5$ の範囲のインダクタ電流リップルの(6.15)式から R_{mc} について解くことで、具体的な磁気抵抗値を算出する。

表 6.7 統合巻線結合インダクタの設計値

Magnetizing inductance	L_{m1}	8.5 μ H
Mutual inductance	M_2	329 μ H

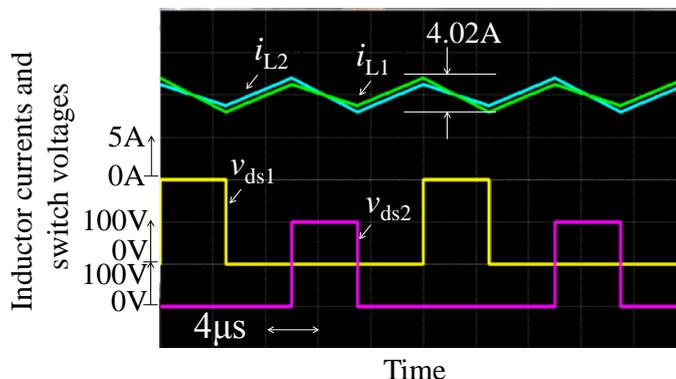


図 6.10 設計値によるシミュレーション動作結果(1kW 時)

$$R_{mc} = \left(I_{Lpp} \cdot \frac{(1+2\beta)^2 \cdot N_2^2}{V_i \cdot d \cdot T_s} - \frac{2\beta \cdot (\beta+1)}{d} \cdot R_{mo} - R_{mo} \right) \cdot \frac{d}{2d-1} \dots\dots\dots (6.18)$$

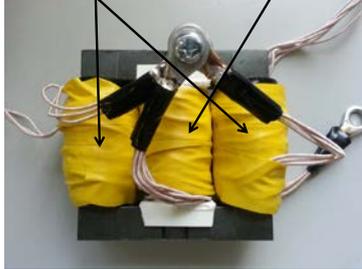
これより仕様をそれぞれ代入すると、 R_{mc} は 8.32A/ μ Wb として決定される。

<インダクタンス理論値の算出> 巻線巻数 N_1 , N_2 および磁気抵抗 R_{mo} , R_{mc} の具体的な値がすべて設計されたので、インダクタンスの設計値を算出する。図 6.5 より中央巻線 N_1 から見た外側巻線 N_2 に対する励磁インダクタンス L_{m1} と外側巻線間の相互インダクタンス M_2 は次式で示される。

$$\begin{cases} L_{m1} = N_1^2 \cdot \frac{1}{R_{mo} + 2 \cdot R_{mc}} \\ M_2 = N_2^2 \cdot \frac{R_{mc}}{R_{mo}^2 + 2 \cdot R_{mo} \cdot R_{mc}} \end{cases} \dots\dots\dots (6.19)$$

従って、この(6.19)式を用いると表 6.7 に示す設計値が算出される。また、評価回路定数と等価回路モデルに設計値代入して、回路シミュレーションを実施すると図 6.10 に示す動作波形を得ることができる。この図から各相のインダクタリプル電流は設計通りの 4A 程度になっていることが確認でき、算出した設計値の妥当性を確認できる。

表 6.8 試作した統合巻線結合インダクタの仕様

<p>Exterior view of prototype</p>	<div style="text-align: center;"> <p>Outer windings Center winding $\phi 0.01 \times 80$ $\phi 0.01 \times 80$ 3 parallel windings 6 parallel windings</p>  </div>	
<p>Measured values</p>		
<p>Magnetizing inductances</p>	<p>L_{m1_p1} (Between N_1 and N_{2_phase1})</p>	<p>6.7μH</p>
	<p>L_{m1_p2} (Between N_1 and N_{2_phase2})</p>	<p>6.9μH</p>
<p>Mutual inductance</p>	<p>M_2 (Between N_{2_phase1} and N_{2_phase2})</p>	<p>311μH</p>
<p>Parasitic leakage inductances</p>	<p>L_{lk1} (center winding of phase 1)</p>	<p>0.53μH</p>
	<p>L_{lk2_phase1} (outer winding of phase 1)</p>	<p>16.1μH</p>
	<p>L_{lk2_phase2} (outer winding of phase 2)</p>	<p>16.4μH</p>

6.7. 実証評価

表 6.7 に示すインダクタンスを目標値として実際に試作機を作製する。表 6.8 に統合巻線結合インダクタの中央脚に 4.5mm のエアギャップを挿入して試作した各インダクタンスの測定値と試作機の外観を示す。実測した相互インダクタンス M_2 に関しては設計値とおおむね一致しているが、各巻線で寄生の漏れインダクタンスが微小に存在していることが設計値と実測値の異なる点である。これは巻線外部への漏れ磁束であり、そのため各相の励磁インダクタンス L_{m1_p1} , L_{m1_p2} を設計値より微小に下げて試作していることを記載しておく。なお、この外側巻線の外に漏れる磁束の効果的な低減方法については今後の課題である。

第6章 巻線構造の改良による結合インダクタの性能向上

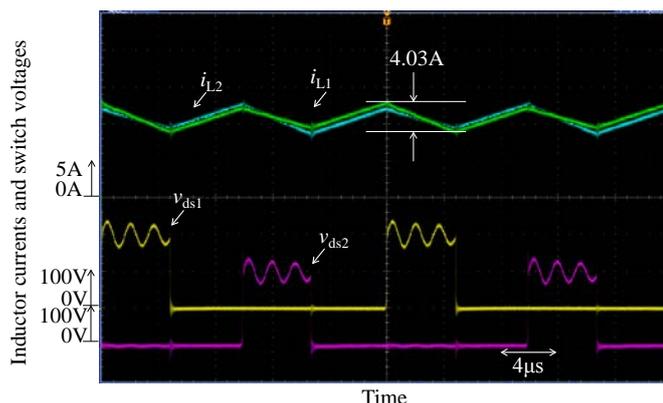


図 6.11 実機動作波形(1kW)

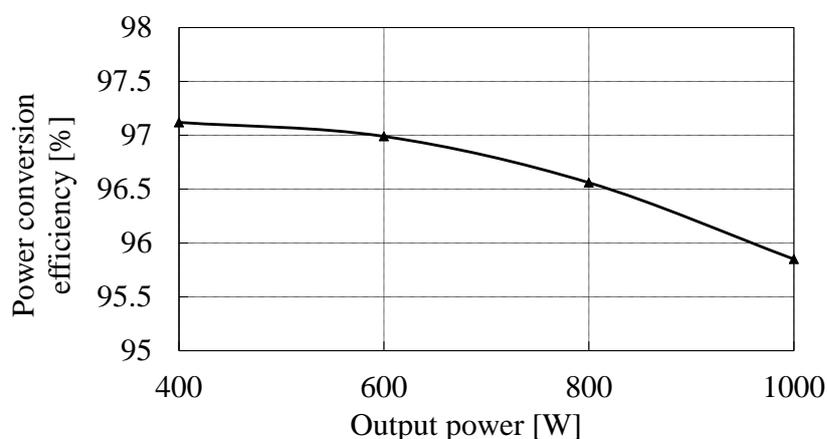


図 6.12 効率測定結果

巻線に関しては、エアギャップ部の中央脚に巻線を巻く構成になるため、高周波の渦電流損失低減のためリッツ線を用いて作成しており、電流密度は $5\text{A}/\text{mm}^2$ としている。なお、試作機の2相マルチフェーズ昇圧チョッパ回路の半導体デバイスには SiCMOSFET (型番: STW48NM60N) と SiC ショットキーバリアダイオード (型番: C3D20060D) をそれぞれ各相に用いている。図 6.11 に 1kW で駆動させた実験波形を示す。この図から、インダクタ電流リップルは 4.03A 程度となっており、設計値 4A とほとんど一致していることを確認し、測定されたインダクタ電流は線形的に電流が変化しており、磁気飽和特有のひずんだ波形ではないことが確認される。これらの事から設計方法の妥当性を確認した。また、図 6.12 には効率測定結果を参考程度に示すが 1kW 時には 95.85%、400W 時には 97.12% の変換効率を実現した。

6.8. 統合巻線結合インダクタの推定小型軽量化効果

6.8.1 評価仕様

設計方法の妥当性が確認されたので、理論的なアプローチから統合巻線結合インダクタ導入による磁性体コアの小型軽量化効果について推定する。また、小型軽量化の効果を議論するに当たり、比較する対象として従来の非結合インダクタと疎結合インダクタで比較する。また、汎用のコアを想定する場合には断面積や磁路長に関してサイズが容易に変更できないため、ここでは仮想的な磁性体コアの窓面積や断面積を設計し評価する。また、評価に当たっては、以下の点を考慮している。

<評価回路定数> 評価回路定数としては車載用モータ駆動用電力変換システム内の昇圧チョッパ回路を想定する。評価する回路定数は表 6.9 に示し、最大負荷を 30kW として評価する。スイッチング周波数は SiC-MOSFET を使用することを想定して 30kHz とする。

<インダクタコアと巻線の仕様> インダクタコアの仕様は表 6.10 に示す通り JFE 社製の JNEX コアを使用することを想定して、最大磁束密度 B_{\max} は 1T を想定する。巻線の被膜や絶縁距離を考慮した窓面積に対する巻線占有面積の割合 k_w は 0.8 程度とする。また、インダクタ巻線の電流密度 J_w については最大負荷時間は数秒程度なので 20A/mm² としている評価する⁽⁴⁹⁾。

6.8.2 仮想的な統合巻線結合インダクタコアサイズ的设计

次に、磁性体コアの設計について述べる。想定する磁性体コア形状は各脚部における断面積、窓面積については正方形とし、統合巻線結合インダクタと疎結合インダクタに関しては図 6.13 (a)、従来の非結合インダクタに関しては図 6.13 (b)の形状とする。ここでは、統合巻線結合インダクタのコアサイズの決定する手順のみ記載する。

統合巻線結合インダクタの外側脚断面積を A_o 、中央脚断面積を A_c 、窓面積を A_w

表 6.9 評価回路仕様

Input voltage	V_i	150V
Output voltage	V_o	600 V
Duty ratio	d	0.75
Switching frequency	f_s	30kHz
inductor average current	I_{Lave}	100A
Ratio of inductor current ripple	I_{Lpp}/I_{Lave}	0.2
Inductor ripple current	I_{Lpp}	20A
Output power	P_o	30kW

表 6.10 インダクタコアと巻線の仕様

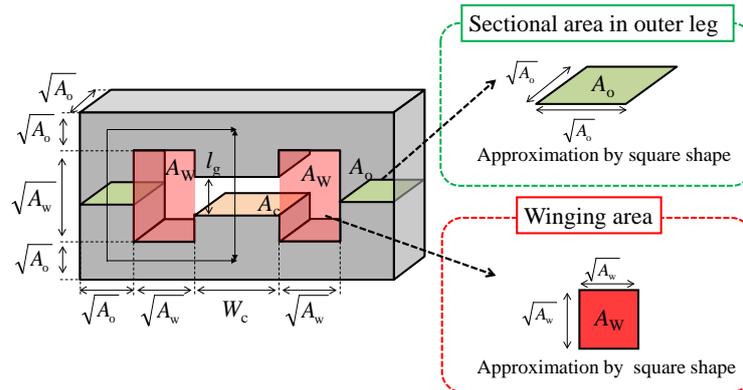
Magnetic core	JNEXcore (JFE)	
Relative permeability	μ_r	23000
Designed maximum flux density (all legs)	B_{max}	1T
Bulk density of the magnetic material	db	7.49 g/cm ³
Space factor	k_w	0.8
Winding current density(at maximum load)	J_w	20A/mm ²

とすると、外側脚磁気抵抗 R_{mo} と中央脚磁気抵抗 R_{mc} は次式より求めることができる。

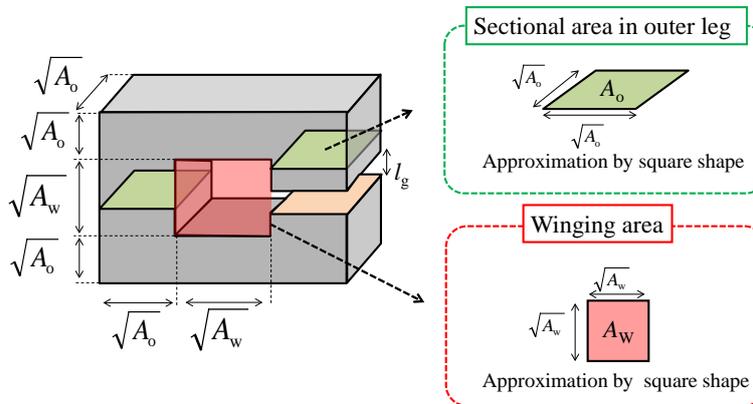
$$\left\{ \begin{array}{l} R_{mo} \cong \frac{3 \cdot \sqrt{A_w} + 3 \cdot \sqrt{A_o}}{\mu_0 \cdot \mu_r \cdot A_o} \\ R_{mc} = \frac{\sqrt{A_w} + \sqrt{A_o} - l_g}{\mu_0 \cdot \mu_r \cdot A_c} + \frac{l_g}{\mu_0 \cdot A_c} \end{array} \right. \dots\dots\dots (6.20)$$

従って、中央脚におけるエアギャップ長 l_g は次式より算出される。

$$l_g = \frac{\sqrt{A_o} + \sqrt{A_w} - A_c \cdot R_{mc} \cdot \mu_0 \cdot \mu_r}{1 - \mu_r} \dots\dots\dots (6.21)$$



(a) 疎結合インダクタと統合巻線結合インダクタ



(b) 非結合インダクタ

図 6.13 仮想コアの寸法定義

統合巻線結合インダクタにおいては、中央巻線 \$N_1\$ と外側巻線 \$N_2\$ に対する窓面積がそれぞれ必要になり \$A_w\$ は次式より算出する。

$$A_w = \frac{(2N_1 + N_2) \cdot I_{Lave}}{k_w \cdot J_w} \dots\dots\dots (6.22)$$

次にコアの断面積を決定する。窓面積を示す(6.22)式を(6.20)式の \$R_{mo}\$ に代入し、この \$R_{mo}\$ を(6.16)式に代入すると \$A_o\$ に関する 4 次不等式を得る。この式に任意の外側脚巻線 \$N_2\$ および巻数比 \$\beta\$ を代入すれば、磁束密度およびインダクタ電流リップルを規定した状態における外側脚断面積 \$A_o\$ を導出することができる。また、外側脚と等しい磁束密度にするため中央脚の断面積 \$A_c\$ は次式より求めることができる。

$$A_c = \frac{\Phi_{cp}}{B_{max}} \dots\dots\dots (6.23)$$

また、図 6.13 (a)に示す中央脚の幅 W_c に関しては次式で決定される。

$$W_c = \frac{A_c}{\sqrt{A_o}} \dots\dots\dots (6.24)$$

従って、統合巻線結合インダクタに関しては次式でコア体積と重量は計算することができる。

$$\begin{cases} Vol_{core} = 2 \cdot A_o (3\sqrt{A_w} + 2\sqrt{A_o}) + A_c (2\sqrt{A_o} + \sqrt{A_w} - l_g) \\ Wt_{core} = db \cdot Vol_{core} \end{cases} \dots\dots\dots (6.25)$$

このような手順で、インダクタコアのサイズを設計することができる。

6.8.3. インダクタコアサイズ比較

図 6.14 に最大磁束密度 $B_{max}=1T$ 、インダクタ電流リップル $I_{Lpp}=20A$ の条件における非結合インダクタ方式、疎結合インダクタ方式、統合巻線結合インダクタ方式のコアサイズを比較した結果を示す。また、表 6.11 には重量や体積を比較した結果を示す。比較条件としては、非結合インダクタの巻線数、疎結合インダクタの巻線数を各相それぞれ 10turn として、統合巻線結合インダクタの巻線数は N_1 を 5turn、各相の N_2 を 5turn とした場合の比較結果である。

この結果から、統合巻線結合インダクタは従来の非結合インダクタ方式や疎結合インダクタ方式と重量と体積共に比較して削減できており、小型軽量化が実現できていることが分かる。従来の疎結合インダクタ方式と比較すると、約 20%小型軽量化を実現できている。この主な理由として、デューティ比が大きい場合には(6.10)式から分かるように入力電圧と出力電圧の差が大きいときには共通磁束成分変化 $d\phi_{com}/dt$ が大きくなるが、追加の中央巻線の追加により、共通磁束成分を効果的に抑制できた結果と考えられ、直流磁束に関してはエアギャップを大きく設けることでコア内磁束を低減でき、磁束密度を規定した条件では小型軽量化が達成できたと考えられる。しかしながら、鉄損を含む発熱の面や総合的な鉄損・銅損の損失比較の必要性もあり、これは今後の課題である。

第6章 巻線構造の改良による結合インダクタの性能向上

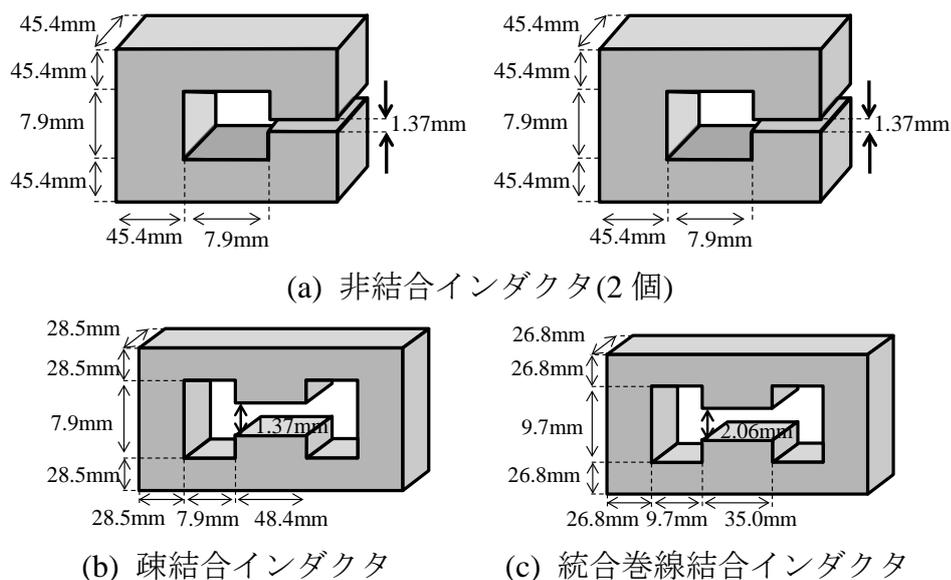


図 6.14 各方式のインダクタコアサイズ

表 6.11 インダクタコアサイズの比較

		Non-coupled inductors	Loosely coupled inductor(LCI)	Integrated winding coupled inductor(IWCI)
Window area	A_w	63mm ²	63mm ²	94mm ²
Number of winding turns	N	10(each phase)	10 turns (each phase)	Center:5turns Outer: 5turns (each phase)
Sectional area	A_{core}	2062mm ²	Center: 1382mm ² Outer: 816mm ²	Center: 939mm ² Outer: 720mm ²
Volume	V_{core}	Phase1: 0.437 liter Phase2: 0.437 liter	0.220 liter	0.177 liter
Weight	$W_{t_{core}}$	Phase1: 3.272kg Phase2: 3.272kg	1.647kg	1.325kg
Air gap length	l_g	1.37mm	1.37mm (center leg only)	2.06mm (center leg only)

6.9. 結言

本章では、巻線構造の改良から結合インダクタの性能向上を目的に統合巻線結合インダクタ適用を検討し、詳細な評価を実施した。本章の内容を以下に示す。

- (1) 統合巻線結合インダクタの中で、中央巻線は共通磁束に関わりを持つ要素であることを示し、形成される相互インダクタンスは共通電流成分の脈動低減に効果的であることを示した。
- (2) 詳細な動作解析を実施し、コア内磁束の振る舞いや電流の振る舞いについて磁気回路モデルから解析を行った。
- (3) 磁束密度とインダクタリプル電流を規定した際の統合巻線結合インダクタの設計方法を明らかにし、実験からその妥当性について確認した。
- (4) 仮想的なコアを用いてインダクタコアのサイズ設計方法を明らかにした。また、磁束密度とインダクタ電流リプルを規定した条件では疎結合インダクタ方式と比較してインダクタコアサイズを低減できる場合が存在することを明らかにした。まだ評価した条件においては、従来の疎結合インダクタ方式と比較して20%の体格低減効果を得た。

以上より、統合巻線結合インダクタの利点について明確化した。

補足

図6.9の導出方法について記載する。(6.13)-(6.15)式の R_{mc} を $\alpha(=R_{mc}/R_{mo})$ で表現し、(6.15)式を R_{mo} について解き、デューティ比に対応させる形で(6.13)-(6.14)式に代入すれば、インダクタ電流リプル率 I_{Lpp}/I_{Lave} を規定する状態における外側脚と中央脚の磁束最大値は次式で求めることができ、図6.9を得ることができる。

$$\Phi_{op} = \begin{cases} \frac{V_i}{(1+2\beta) \cdot N_2} \left(\frac{1+\alpha \cdot \frac{1-2d}{1-d} + \frac{2\beta(\beta+1)}{1-d}}{1+2\alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \left(1 + \frac{\beta}{1-d}\right) \right) \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{V_i}{(1+2\beta) \cdot N_2} \left(\frac{1+\alpha \cdot \frac{2d-1}{d} + \frac{2\beta(\beta+1)}{d}}{1+2\alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \left(1 + \frac{\beta}{d}\right) \right) \cdot d \cdot T_s & (d > 0.5) \end{cases} \quad (\text{App.1})$$

第6章 巻線構造の改良による結合インダクタの性能向上

$$\Phi_{cp} = \begin{cases} \frac{V_i}{(1+2\beta) \cdot N_2} \left(\frac{2+2\alpha \cdot \frac{1-2d}{1-d} + \frac{4\beta(\beta+1)}{1-d}}{1+2\alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \frac{1-2d}{1-d} \right) \cdot d \cdot T_s & (d \leq 0.5) \\ \frac{V_i}{(1+2\beta) \cdot N_2} \left(\frac{2+2\alpha \cdot \frac{2d-1}{d} + \frac{4\beta(\beta+1)}{d}}{1+2\alpha} \cdot \frac{I_{Lave}}{I_{Lpp}} + \frac{1}{2} \cdot \frac{2d-1}{d} \right) \cdot d \cdot T_s & (d > 0.5) \end{cases} \quad \cdot (\text{App.2})$$

第7章 高周波 POL コンバータ用積層結合チップインダクタ

7.1 諸言

本章では、デジタル演算器への電力供給を担う POL(Point of Load)コンバータについて述べる。この POL コンバータは第1章の図 1.3(b)に示した分散給電方式の電力変換システム内で活用されるコンバータの1つで、マザーボード上の MPU (Micro-processing unit), FPGAs (Field-Programmable Gate Array)や ASICs (Application Specific Integrated Circuit)の直近に接続される非絶縁の降圧チョッパ回路のことである。一般的に、この POL コンバータのスイッチング周波数はディスクリート品で回路を構成される際には、まともな電力変換効率を得るために 100kHz-600kHz 程度で駆動する 경우가多く、インダクタやキャパシタといった受動素子が比較的
主要な体積を占める⁽⁹⁰⁾。これに対して、出力側へ平滑キャパシタの小型軽量化に有効なマルチフェーズ方式⁽⁹¹⁾⁻⁽⁹²⁾や各相それぞれ必要な非結合のインダクタを磁気的に結合させるアプローチ⁽⁹³⁾、基盤とプーレナ型のインダクタを用いた一体化させる構造⁽⁹⁴⁾など各種提案されている。

本研究では2相マルチフェーズ方式 POL コンバータに積層チップインダクタを統合させた“積層結合チップインダクタ”を提案する。一般的に POL コンバータ内のインダクタには、ドラムコアに巻線を巻くインダクタと積層チップインダクタの2つに大きく大別される。巻線タイプのインダクタは巻線を使用することで大きな電流容量を容易に得やすいが、小型なドラムコアの成型加工には限界があり、小型・薄型な POL コンバータの実現には適さない可能性がある。一方、積層チップインダクタに関しては近年の積層技術も大きく進歩を遂げていることに加え、構造的な面から磁性材料で巻線を覆った構造となるため高い占積率を実現できる。また、磁性材料で覆われる形になるので空間中に漏れる磁束が少なく巻線から発生する磁束がインダクタ周辺にノイズとして与える影響は少ない。

しかしながら、積層チップインダクタは巻線タイプと比較して小型ゆえに容易

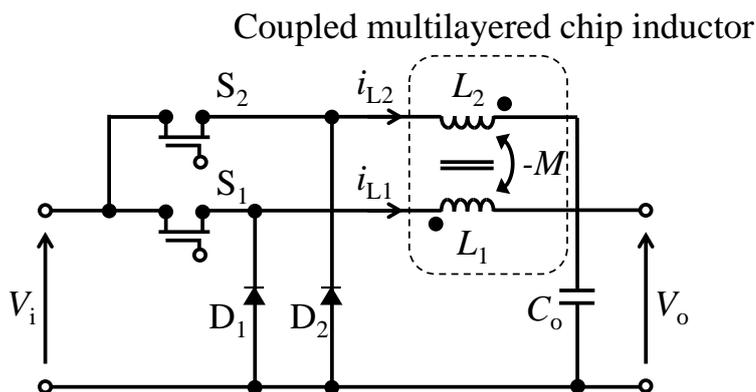


図 7.1 結合インダクタを用いたマルチフェーズ POL コンバータ

に高いインダクタンス値を得にくい、という問題点も有するが、新材料半導体を活用した電力変換器の高周波化へ向けた動向とは非常に相性が良い。

まず、本章では POL コンバータに搭載した際の結合インダクタの電気的特性解析ならびにダストコアを活用することから電磁界シミュレータを用いて直流重畳特性の解析を実施し、その有効性について確認する。インダクタの構造としては、内部の巻線構造の複雑化を避けるため、第6章で取り扱った統合巻線結合インダクタではなく疎結合インダクタでその基本的な特性について検証する。また、実機評価では結合係数の異なる2つの積層結合チップインダクタを用意し、高周波駆動可能な GaNFET を用いてスイッチング周波数 1MHz で実証評価する。

7.2. 回路構成

図 7.1 に結合インダクタを用いた 2 相マルチフェーズ方式 POL コンバータの回路構成を示す。ここで、メインスイッチ S_1, S_2 、ダイオード D_1, D_2 と出力側の平滑用キャパシタ C_o から構成される。積層結合チップインダクタの巻線の極性は各巻線で逆結合となるように構成され、 L_1 と L_2 は各相巻線の自己インダクタンス、 M は相互インダクタンスを示す。本方式も同様に S_1, S_2 の位相を 180° シフトさせて駆動させるのですべてのデューティ比領域を考えた場合は 4 つの動作モードが存在する形態である。動作モードの定義は第3章の図 3.2 と同じとする。

7.3. 電気的特性解析

まず、マルチフェーズ POL コンバータに結合インダクタを搭載した場合の電気的挙動について解析をする。各相のインダクタ巻線電圧 v_{L1} , v_{L2} とインダクタ電流 i_{L1} , i_{L2} の関係はファラデーの法則に基づいて以下のように示される。

$$\begin{cases} v_{L1} = L_1 \frac{di_{L1}}{dt} - M \frac{di_{L2}}{dt} \\ v_{L2} = L_2 \frac{di_{L2}}{dt} - M \frac{di_{L1}}{dt} \end{cases} \dots\dots\dots (7.1)$$

ここで、結合インダクタの自己インダクタンス L_1 , L_2 は各相の対称性を保持するため、同じ値で設計されるので、ここでは解析簡略化のため $L_1=L_2=L$ とするものとし、基盤上での寄生インダクタンスや巻線間の寄生キャパシタンスはないものとする。

ここで、巻線の印加電圧 v_{L1} , v_{L2} はメインスイッチ S_1 , S_2 によってオンとオフにより変化する。ここで、スイッチがオンとなる場合の各相の巻線電圧は $v_{L_on}=V_i-V_o$ 、オフ時の場合は $v_{L_off}=-V_o$ となる。

$$\begin{cases} v_{L_on} = V_i - V_o \\ v_{L_off} = -V_o \end{cases} \dots\dots\dots (7.2)$$

これらを考慮して図 3.2 に示すモード 1 からモード 4 までの電気的挙動をまとめると、第 3 章で得られた解析結果のようにインダクタ巻線電流 i_{L1} , i_{L2} は各相に共通の電流成分 i_{com} と各相間を循環する形態の電流成分 i_{wh} に分離することができ、結果を以下に示す。

$$\begin{cases} \frac{di_{L1}}{dt} = \frac{di_{com}}{dt} + \frac{di_{wh}}{dt} \\ \frac{di_{L2}}{dt} = \frac{di_{com}}{dt} - \frac{di_{wh}}{dt} \\ \frac{di_{com}}{dt} = \frac{1}{(L-M)} \cdot \left((s l_1 + s l_2) \cdot \frac{1}{2} V_i - V_o \right) \\ \frac{di_{wh}}{dt} = \frac{1}{(L+M)} \cdot (s l_1 - s l_2) \cdot \frac{1}{2} V_i \end{cases} \dots\dots\dots (7.3)$$

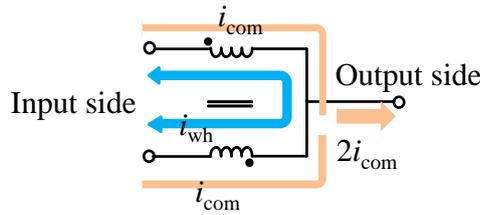


図 7.2 共通電流成分と還流電流成分の経路

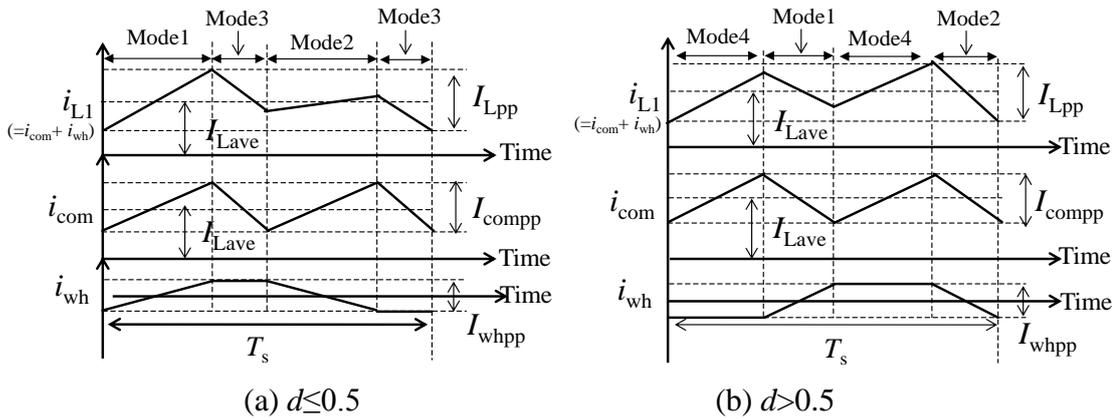


図 7.3 共通電流成分と還流電流成分の経路

ここで、スイッチの論理関数 s_{l1} , s_{l2} はスイッチの論理関数であり次式で定義する。

$$\begin{cases} s_{l1} = 1 (S_1 : \text{ON}), & s_{l1} = 0 (S_1 : \text{OFF}) \\ s_{l2} = 1 (S_2 : \text{ON}), & s_{l2} = 0 (S_2 : \text{OFF}) \end{cases} \dots\dots\dots (7.4)$$

この(7.3)-(7.4)式に基づくと、各相のインダクタ電流の成分である共通電流 i_{com} と循環電流 i_{wh} の経路は図 7.2 に示すような電流経路をたどる。

共通電流成分 i_{com} は出力側へ電力を供給する電流成分であることから直流電流を含み、その変化には結合インダクタの漏れインダクタンス $L_{lk}(=L-M)$ が関わりを持つ。一方、循環電流成分 i_{wh} は各相のスイッチング状態が異なる場合に出現する交流の電流成分であり、この電流成分には $L+M$ が関わりを持つのでこの関係を漏れインダクタンス L_{lk} を用いて表現すると $L_{lk}+2M$ となることから、主に相互インダクタンスが支配的に関わりを持つことが分かる。

この(7.3)式に基づいて、インダクタ電流の波形模式図を描くと、図 7.3 に示すような波形となる。共通電流成分 i_{com} は 1 周期でスイッチング周波数の 2 倍の周波数

第7章 高周波 POL コンバータ用積層結合チップインダクタ

で脈動する電流成分であり、循環電流成分は各相のスイッチング状態が異なる動作モードの時に電流の傾きが変化する電流成分である。

次に、インダクタ電流リップル振幅 I_{Lpp} について解析をする。インダクタリップル電流振幅 I_{Lpp} は(7.3)式と図 7.3 から分かる通り、共通電流成分の振幅 I_{comp} と還流電流成分の振幅値 I_{whpp} の和で示されるので、次式で求めることができる。

$$I_{Lpp} = |I_{comp}| + |I_{whpp}| \dots\dots\dots (7.5)$$

ここで、デューティ比 d が $d \leq 0.5$ の場合と $d > 0.5$ では動作モードの遷移が異なるのでインダクタ電流リップルが最大となる動作モードも異なる。

$d \leq 0.5$ の場合では、モード 1 において共通電流の変化に加えて還流電流の変化が足される形になるため、この動作モードでインダクタ電流のリップル振幅値が最大となる。従って、(7.3)式に(7.4)式で定義した論理関数を用いてモード 1 のスイッチング状態を代入し、モード 1 の微小時間はデューティ比 d とスイッチング周期 T_s を用いれば dT_s となるため、これらを用いると共通電流成分と還流電流成分のリップル振幅値は次式で得ることができる。なお、 $L = L_{lk} + M$ として表現しており、 V_o は電圧関係式 $V_o = dV_i$ より V_i と d により表現している。

$$\begin{cases} I_{comp_d \leq 0.5} = \frac{1}{L_{lk}} \cdot \left(\frac{1}{2} - d\right) \cdot V_i \cdot d \cdot T_s \\ I_{whpp_d \leq 0.5} = \frac{1}{(L_{lk} + 2M)} \cdot \frac{1}{2} \cdot V_i \cdot d \cdot T_s \end{cases} \dots\dots\dots (7.6)$$

一方、デューティ比領域 $d > 0.5$ のではモード 4 において共通電流の変化に加えて循環電流の変化が重なるので、この動作モードでリップル振幅値が最大となる。同様に求めると共通電流成分と還流電流成分のリップル振幅値は次式の通りになる。

$$\begin{cases} I_{comp_d > 0.5} = \frac{1}{L_{lk}} \cdot \left(d - \frac{1}{2}\right) \cdot V_i \cdot (1-d) \cdot T_s \\ I_{whpp_d > 0.5} = \frac{1}{(L_{lk} + 2M)} \cdot \frac{1}{2} \cdot V_i \cdot (1-d) \cdot T_s \end{cases} \dots\dots\dots (7.7)$$

ここで(7.5)-(7.7)式の理論解析結果の妥当性を検証するため、シミュレーションを実施する。シミュレーションの回路定数を表 7.1 に示す。動作確認にあたり出力電圧 V_o は 1V に固定した状態として、デューティ比の変化に対する電流リップル振幅

表 7.1 シミュレーション回路定数

Input voltage	V_i	10~1.1V
Output voltage	V_o	1V
Duty ratio	d	0.1~0.9
Switching frequency	f_s	1MHz
Self-inductance	L	2 μ H
Mutual inductance	M	1 μ H
Leak age inductance	$L_{lk} (=L-M)$	1 μ H

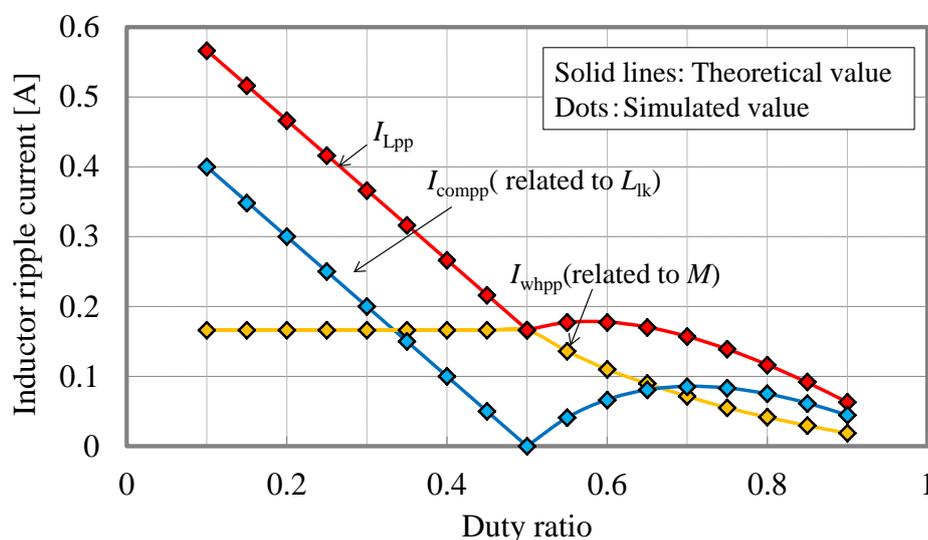


図 7.4 デューティ比と電流成分を含むインダクタ電流リプルの関係 (I_{Lpp}/I_{Lnon})

値の関係性も確認するために、入力電圧 V_i を 10V-1.1V、デューティ比 d を 0.1-0.9 まで変化させ検証する。シミュレーションと理論解析の結果比較を図 7.4 に示す。この図から理論解析結果とシミュレーション結果は非常に近接しており、このことから理論解析結果の妥当性が確認できる。また、各電流成分とデューティ比の関係に焦点をあてると I_{compp} は $d=0.5$ でゼロになっており、 $d=0.5$ 周辺では大きく低減できていることが確認できる。これは、漏れインダクタンス L_{lk} に印加される電圧が $d=0.5$ 周辺でほとんど印加されないことに起因し、(7.6)式からも $d=0.5$ の場合は共通電流成分のリプル振幅はゼロになることが分かる。

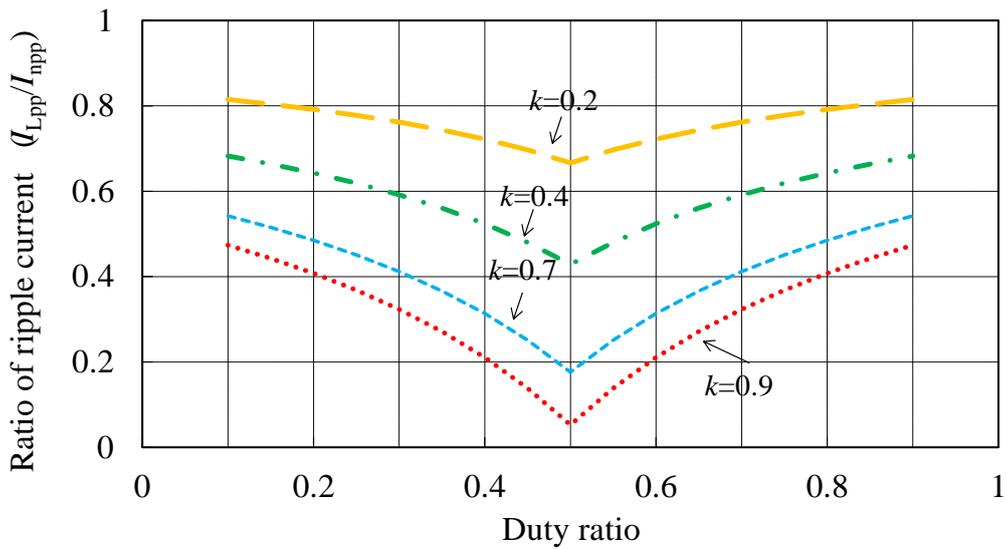


図 7.5 非結合インダクタと結合インダクタの
インダクタ電流リプルの比(I_{Lpp}/I_{npp})

次に、結合インダクタの有効性を明確化させるため、従来の非結合インダクタとインダクタ電流リプル振幅値を比較する。従来の非結合インダクタのインダクタ電流リプル振幅値 I_{npp} は、非結合インダクタの自己インダクタンスを L_n とすれば次式で示される。

$$I_{npp} = \frac{1}{L_n} \cdot V_i \cdot (1-d) \cdot d \cdot T_s \dots\dots\dots (7.8)$$

ここで、インダクタ電流リプルを比較条件としては結合インダクタの漏れインダクタンス L_{lk} と非結合インダクタの自己インダクタンス L_n を等しい場合とし、これらの値を $1\mu\text{H}$ とする。そこから、結合インダクタの結合係数を $0.2-0.9$ と変化させて比較する。ただし、結合インダクタの結合係数 k は次式で定義する。

$$k = \frac{M}{L} = \frac{M}{L_{lk} + M} \dots\dots\dots (7.9)$$

従って、(7.9)式を(7.6)-(7.7)式にそれぞれ代入して(7.5)式/(7.8)式を計算すればインダクタ電流リプルの比を取ることで相対評価する。図 7.5 にその比較結果を示す。この図から、結合インダクタの結合係数が高いと従来の非結合インダクタと比較し

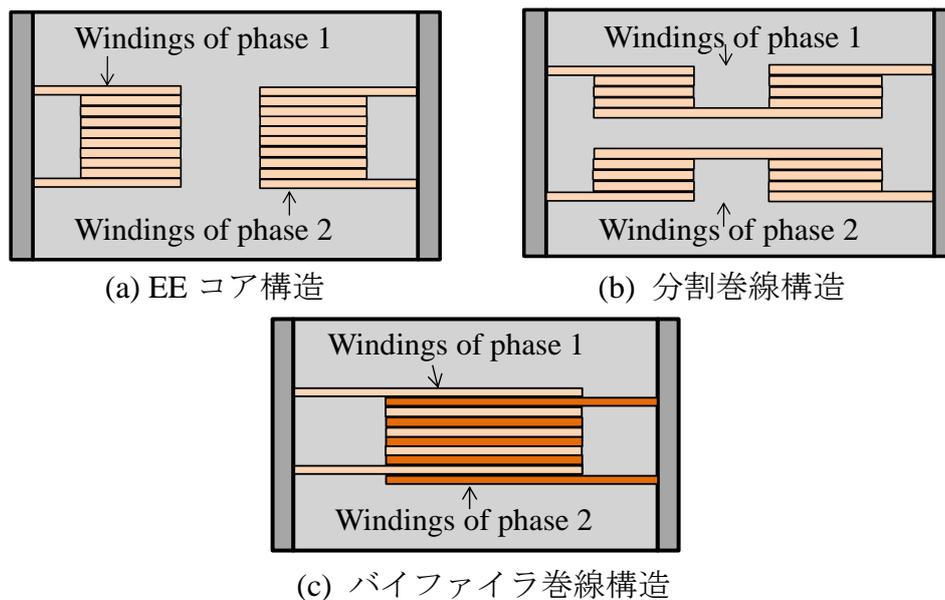


図 7.6 磁気構造の種類

で大きく電流リップル振幅を低減することができ、特にデューティ比 0.5 付近でその効果大きいことが確認できる。

7.4. 積層結合チップインダクタの磁気構造と磁性材料

7.4.1. 磁気構造

次に、積層結合チップインダクタの構造について議論する。まず、結合インダクタの構造に関しては、多くの文献で議論されている。例えば、製造の簡単化ため EE または EI コアを用いて作成する構造⁽⁷⁴⁾、寄生キャパシタンスを低減させるため巻線分割構造⁽⁶⁸⁾、バイファイラ巻きを適用して結合係数を非常に高くするための構造⁽⁸⁷⁾、第 5 章で述べた任意の結合係数を得るための構造など様々ある。これらの構造はすべて巻線タイプのインダクタ構造であるが、これらを磁性材料で覆われた積層チップインダクタに応用することを考えた場合、いくつかの磁気構造を考えることができる。その結果を図 7.6 (a)-(c)に示す。(a)の場合は 2 つの各相の巻線が横に配置されるような形になる。しかしながら、この構造では、磁束には直進性があることとダストコアはフェライトと比べて透磁率が低いということを考慮する

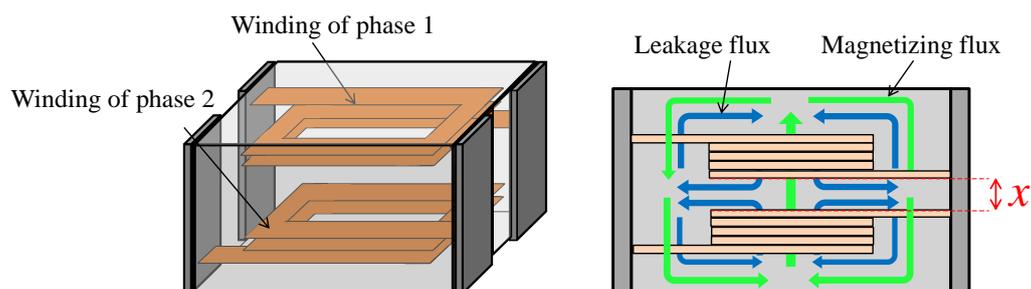


図 7.7 提案する積層結合チップインダクタの構造

と高い結合係数を得ることが難しいことが問題点として考えられる。加えて、コアに巻線を巻くタイプとは異なり、中央脚にエアギャップを設け結合係数調整することは構造上難しい。(b)の場合では、巻線を分割したような構成となるため、巻線間の寄生キャパシタンスの低減は可能であるが、内部巻線の構造が非常に複雑になるため小型のチップインダクタを考えると製造面で苦労が強いられる。(c)の場合は各相の巻線を交互に巻くことによって高い結合係数が得られるものの、結合インダクタは共通電流のリプル振幅値を調整するための漏れインダクタンスが必要になる。そのことから、この構造形態では漏れインダクタンスを調整することが困難であることが問題点として指摘される。

これに対して、図 7.7 に提案する積層チップインダクタの構造を示す。本インダクタは第 5 章で示した E-I-E 構造をベースに考案している。この構造では巻線間の距離 x を短くすることで、漏れインダクタンスの経路を確保することができ、なおかつ巻線と巻線が直線で結ばれるので、磁束の直進性を考慮しても結合係数は高めやすい。

7.4.2. 磁性材料と巻線材料

磁性材料の選択は鉄損低減や体格低減のため非常に重要である。高周波スイッチング電源に応用される磁性材料はアモルファス、フェライト、ナノクリスタル結晶コア、ダストコアなどあり、これら磁性材料に関する議論は活発にされている⁽⁵³⁾。⁽⁵⁴⁾ これらの材料の中でも、フェライトは高周波上でも損失が少なく比較的安価と

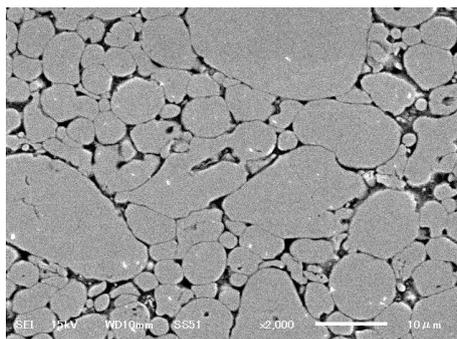


図 7.8 使用するダストコア材の電子顕微鏡画像(文献(95)より引用)

いう特徴を有し、インダクタンスも直流電流の変化に対してはあまり変動が無いことが利点である。しかしながら、この磁性材料の欠点としては飽和磁束密度が低く、コアが比較的大型化してしまうこと、さらにインダクタ電流が過剰に増加した場合においてはインダクタンス値も劇的に低下してしまうことが挙げられる。これに対して、本研究で適用する材料は図 7.8 に示すような飽和磁束密度が高く磁気部品の小型化に有効なダストコア(このダスト材は Fe-Si-Cr の化学結合を有する)を用いる。

また、巻線材料としては銀(Ag)を適用している。銀(Ag)は銅や鉄などに比べて電気抵抗率が非常に低く低損失化の面において有効であり、熱伝導率も高いため巻線から発生する熱を基盤へ逃がしやすいという利点がある。

7.4.3. 金属粒子間の絶縁処理

上述のように、ダストコアはいくつかの利点を有するが、ダストコアで使用される金属鉄粉は電気抵抗が低いため渦電流損失が発生しやすい。そこで、この損失を低減するため、図 7.9 に示すように粒子間に絶縁層を設けて渦電流損失を抑制する方法がとられ、この絶縁層は一般的に有機材(Resin)を用いて構成される。

しかしながら、有機材を用いた絶縁層は薄く構成することが難しく、透磁率の調整には限界がある。仮に、絶縁層が厚かったとすると粒子間に大きなエアギャップが存在することを意味し、必要なインダクタンスを得るためには巻線巻数を増加させて所望のインダクタンスを得る必要性があり、結果として巻数増加のため銅

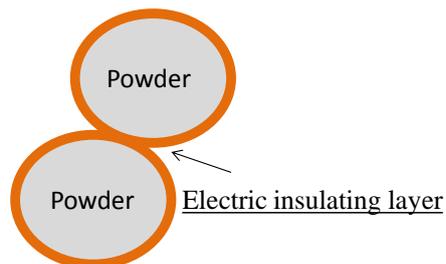


図 7.9 金属粒子間の絶縁処理

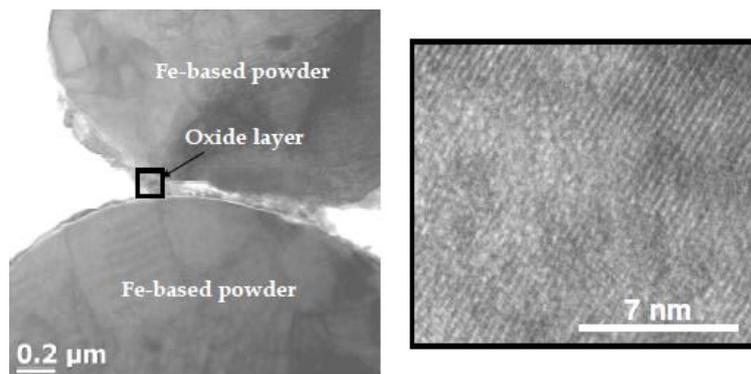


図 7.10 高純度ナノ酸化層による粒子間の絶縁処理(文献(95)より引用)

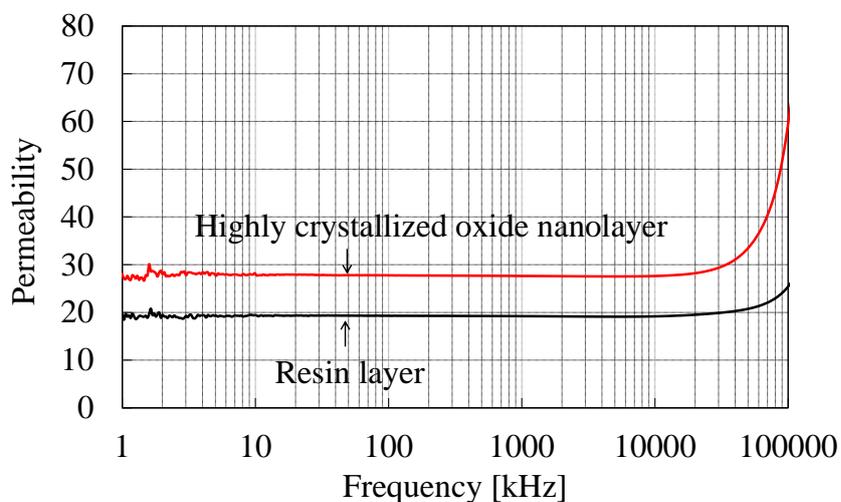


図 7.11 高結晶ナノ酸化層と有機材の絶縁層の比透磁率の比較

損が増大することに繋がる。

これに対して、提案する積層結合チップインダクタの絶縁層には高結晶ナノ酸化層を用いた絶縁処理方法を適用する。高結晶ナノ酸化層は有機材を用いた絶縁層と比較して 3 つの利点があり、それぞれ高い透磁率、高い機械的強度、高い絶縁破

壊強度が得られることである⁽⁹⁵⁾。

1つ目の透磁率に関して、高結晶ナノ酸化層は図 7.10 に示すように金属粒子間に数百ナノメートル程度の薄膜な絶縁層を形成することができるので高い透磁率が得ることができる。図 7.11 には、金属粒子間の絶縁層に従来の有機材を用いた絶縁層と高結晶ナノ酸化層をそれぞれ適用したダストコアの透磁率の比較結果を示す。なお、実測はトロイダルコア形状で空气中に漏れる磁束を極力低減させて実測しているものである。この図より、1kHz-20MHz の周波数範囲内では、従来の有機材による酸化層は透磁率が 19.5 であるのに対して、高結晶ナノ酸化層は 28 と透磁率を向上させることが可能である。従って、従来の有機材の絶縁層の厚さに限界があるときは、この高結晶ナノ酸化層は有効である。また、この図中で 20MHz 付近から透磁率が大きく上がる傾向にあるが、これはインダクタンスと巻線間の寄生キャパシタンスによる共振現象によるものであり、実際にコアの透磁率が上がっているわけではない。

2つ目の利点について、高結晶ナノ酸化層は従来の有機材を用いた絶縁層と比較して高い機械的強度を有する。従来の有機材絶縁層の場合は 8×10^4 Pa の強度があるのに対して、高結晶ナノ酸化層の場合では 1.5×10^5 Pa の強度があり物理的にも堅牢性は高い。

3つ目の絶縁層の絶縁破壊強度に関しても従来の有機材絶縁層は 2.5×10^4 V/m 程度であるのに対して、高結晶ナノ酸化層は 3.6×10^4 V/m の絶縁破壊強度を有しており、従来の有機材による絶縁層が絶縁破壊強度の面で制約がある場合でも、高結晶ナノ酸化層は有効である。

従って、これらの絶縁層の特徴が小型なチップインダクタの性能向上に寄与する。

7.5. 積層結合チップインダクタの直流重畳特性

フェライトコアは電流増加に対してインダクタンスはほとんど変化しないが、飽和磁束密度に到達すると大きく劇的に低下する特性がある。従って、磁束密度が

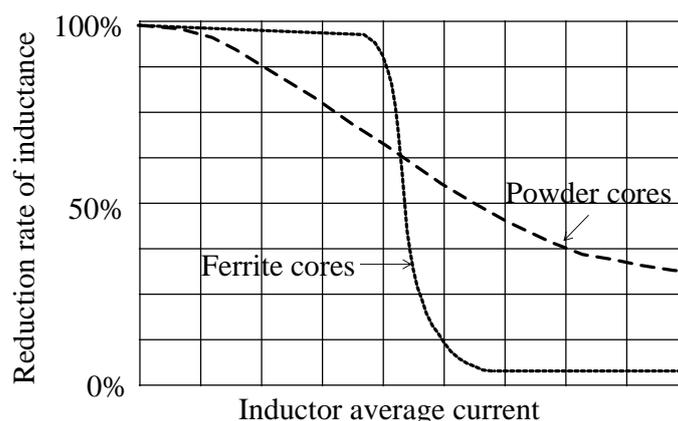


図 7.12 ダストコアの直流重畳特性

最も高くなる点を考慮して厳密に設計する必要がある。一方、ダストコアはフェライトコアに比べて飽和磁束密度が高い特徴があり磁性体の小型軽量化には有効である。その動作時の特性としては、図 7.12 に示すように電流増加に伴ってインダクタンスが徐々に低下する特性を有する。従って、ダストコアを使用する際にはこの直流電流が重畳した場合のインダクタンス変化を把握することが重要となる。従って、積層結合チップインダクタの場合における直流重畳特性について検討をする。

直流重畳特性は電磁界シミュレータ JMAG(JSOL Corporation)を用いて評価する。評価する内容としては高い結合係数を有する結合インダクタ、低い結合係数の結合インダクタ、従来の非結合インダクタそれぞれの直流重畳特性を調査し、結合係数と直流重畳特性の関係性、従来の非結合インダクタと比較した場合の結合インダクタの有効性や構造上の利点について検討をする。

まず、直流重畳特性を比較する条件としては 2 つあり、1 つ目はサイズの制約を設けている。図 7.13 に示すように高い結合係数と低い結合係数を有する結合インダクタのサイズはほぼ同じサイズとし、非結合インダクタに関しては 1 相あたりのインダクタは結合インダクタの半分として 2 相合計体積は同じとする。

2 つ目は、直流電流ゼロの状態におけるインダクタンス値に関して結合インダクタの漏れインダクタンス L_{lk} と非結合インダクタの自己インダクタンス L_{non} をほぼ

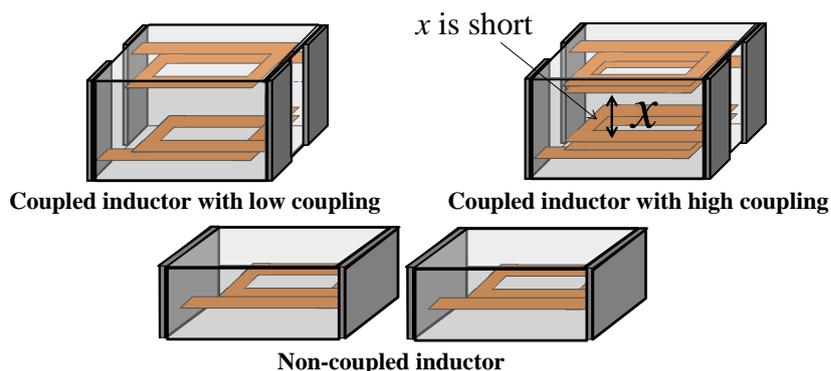


図 7.13 直流重畳特性の比較条件

表 7.2 電磁界シミュレータでのインダクタンス比較条件

	Self-inductance L, L_n	Mutual inductance M	Leakage inductance L_{lk}
Coupled inductor with high coupling	1.83 μ H	0.63 μ H	1.2 μ H
Coupled inductor with low coupling	1.34 μ H	0.17 μ H	1.17 μ H
Non coupled inductor	1.12 μ H		

統一させる状態で評価する。ただし、結合係数が高い結合インダクタに関しては巻数を増加させ、巻線間距離 x を短くすることで漏れインダクタンス L_{lk} を調整している。これらのインダクタンス値を統一させている理由は、結合インダクタの L_{lk} と非結合インダクタの L_{non} はそれぞれ直流電流に比例して発生する直流磁束に関わりを持つインダクタンスであるため統一させている。具体的に比較した際のインダクタンスの数値(直流電流ゼロの状態)を表 7.2 に示す。

図 7.14 にこの比較条件下における結合インダクタの L_{lk} と非結合インダクタの L_n の直流重畳特性を示す。この図から高い結合係数を有するインダクタは非結合インダクタと結合係数が低い結合インダクタと比較して、電流増加に伴って漏れインダクタンスが大きく低下していることが確認され、これらの特性のみで考えると脈動が大きくなってしまふことから実効値電流増大による損失増加が懸念される。

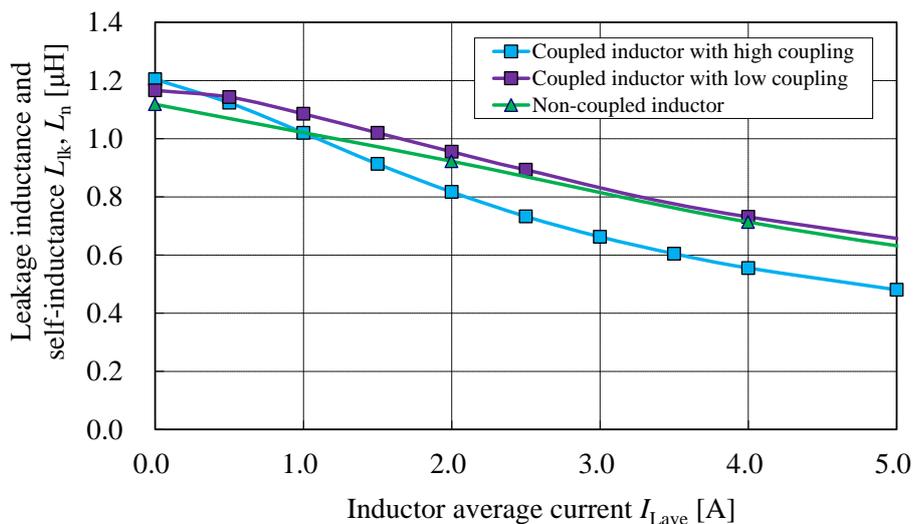


図 7.14 結合インダクタの L_{lk} と非結合インダクタの L_n の直流重畳特性

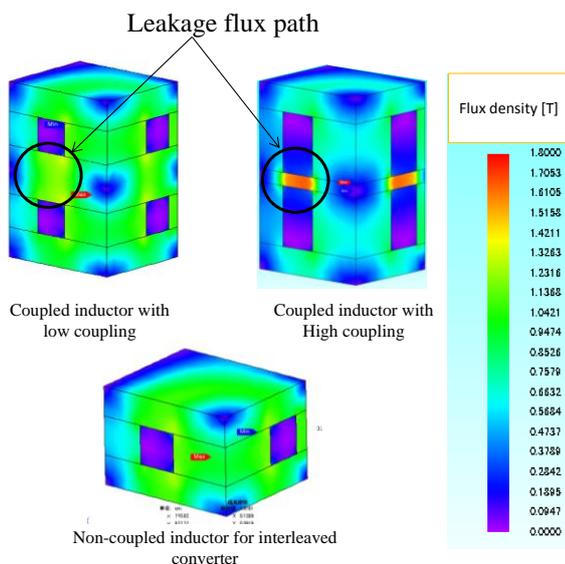


図 7.15 電磁界シミュレート結果

次に、この原因を確認するため図 7.15 には各インダクタを 1/4 に区切った場合の磁束分布結果を示す。この図から、高い結合係数を有する結合インダクタは結合係数を高めるため、巻線間距離 x を縮小させているが、この操作により漏れ磁束の磁路において断面積が縮小化されたことで、電流増加に伴ってこの経路での磁性材料の透磁率が大幅に低下し、漏れインダクタンスの低下を招いていることが考え

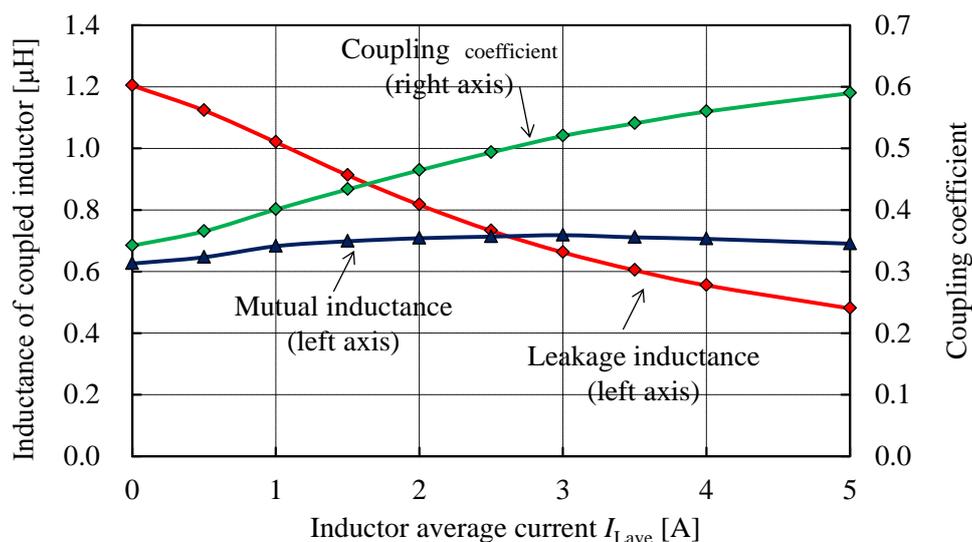


図 7.16 直流重畳特性の比較条件

られる。

しかしながら、結合インダクタは電氣的な解析から分かるように L_{lk} のみではなく M も電流リプル振幅値を低減させる効果があるため相互インダクタンスを含めた直流重畳特性を調査する必要がある。図 7.16 に高い結合係数を有する結合インダクタの相互インダクタンスを含む直流重畳特性を示す。この図から、漏れインダクタンスに関しては低直流電流時において漏れインダクタンスが低下するが、相互インダクタンスに関してはほとんど変化していないことが分かる。この理由としては相互インダクタンスを形成する磁路においては互いに巻線から発生する直流磁束が打ち消されていること、漏れ磁路においては磁気抵抗が増加し直流磁束の発生が抑制されていることが起因すると考えられる。この理由から、相互インダクタンス値が変化せず、漏れインダクタンスが低下するような状態となるため、電流増大に伴って結合インダクタの結合係数が増加する形となる。この特性は電氣的な解析からでも明らかな通り、インダクタ電流リプルを抑制するためには良好な条件となる。

この特性の有効性を明確化させるため、非結合インダクタと結合係数が高い結合インダクタにおいてインダクタ電流リプルを等しくする場合のインダクタンス

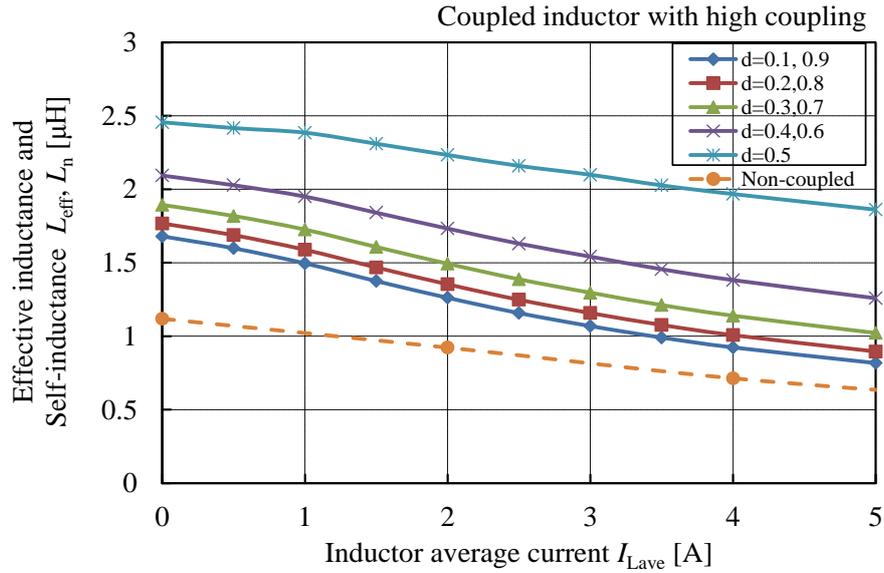


図 7.17 結合インダクタの等価インダクタンスと従来の非結合インダクタの直流重畳特性の比較

について直流重畳特性を比較する。非結合インダクタと結合インダクタで同じインダクタ電流リプルとするためには L_{lk} や M に加えてデューティ比について考慮する必要がある。ここで(7.5)-(7.8)式を適用して、結合インダクタが非結合インダクタと等しいインダクタ電流リプルとなる等価的なインダクタンス $L_{\text{eff-coupled}}$ を導出すると次式で表現される。

$$L_n = L_{\text{eff-coupled}} = \begin{cases} \frac{2(1-d) \cdot L_{lk} \cdot (L_{lk} + 2M)}{(1-2d) \cdot (L_{lk} + 2M) + L_{lk}} & (d \leq 0.5) \\ \frac{2d \cdot L_{lk} \cdot (L_{lk} + 2M)}{(2d-1) \cdot (L_{lk} + 2M) + L_{lk}} & (d > 0.5) \end{cases} \dots\dots\dots (7.10)$$

この(7.10)式と図 7.16 の数値データを用いて、図 7.17 には従来の非結合インダクタの自己インダクタンスと高い結合係数を有する結合インダクタの等価インダクタンスの直流重畳特性の比較結果を示す。この図では、非結合インダクタの自己インダクタンスに対して結合インダクタの等価インダクタンス $L_{\text{eff-coupled}}$ が等しい値となれば同じインダクタ電流リプルとなることを意味する。この図から、結合インダクタは従来の非結合インダクタと比較して等価的なインダクタンスが大幅に上

表 7.3 評価回路定数

Input voltage	V_i	6 V
Output voltage	V_o	4 V
Switching frequency	f_s	1MHz
Output power	P_o	4.5W

表 7.4 結合インダクタの仕様

Coupled inductor with high coupling		
Self-inductance	L	1.75 μ H
Mutual inductance	M	0.61 μ H
Leakage inductance	$L_{lk} (L-M)$	1.14 μ H
Coupling coefficient	k	0.35
Size	$L \times W \times T$	2.47 \times 2.01 \times 1.83
Coupled inductor with low coupling		
Self-inductance	L	0.89 μ H
Mutual inductance	M	0.12 μ H
Leakage inductance	$L_{lk} (L-M)$	0.77 μ H
Coupling coefficient	k	0.13
Size	$L \times W \times T$	2.46 \times 2.00 \times 1.58

昇する形になることが確認される。特に、回路のデューティ比にも依存するが、 $d=0.5$ 付近やその周辺で大きくインダクタンスが増大する特性となる。この理由は、デューティ比 $d=0.5$ 付近では共通電流成分のインダクタリプル振幅が発生しないためであり、全体的に等価インダクタンスが上昇しているのは直流電流重畳時において相互インダクタンスが減少しないためである。

また、非結合インダクタと等しいインダクタ電流リプルを実現する場合を想定

すると結合インダクタは高い相互インダクタンス M によって結合インダクタの L_{lk} を下げることが可能であり、この特性がインダクタの平均電流に比例する直流磁束の抑制に効果的である。同じ磁束密度とした場合では、非結合インダクタと比較してコアの断面積を削減することが可能であるので結果として積層結合チップインダクタの磁性体部分の小型軽量化に寄与すると考えられる。

7.6. 実機評価

積層結合チップインダクタの有効性を確認するため、実機により評価をする。評価回路定数を表 7.3 に示す。本評価の目的は高い結合係数の結合インダクタと低い結合係数の結合インダクタの 2 つを用いて、2 相マルチフェーズ方式 POL コンバータに搭載した場合の動作特性や電力変換効率を相対的に評価することである。表 7.4 に評価する 2 つのインダクタの仕様を示す。高い結合係数を有する結合インダクタの結合係数 k は 0.35、低い方は 0.13 である。また、図 7.18 に実際に評価した試作した回路基板と 2 つの結合インダクタの外観を示す。試作基盤の中で適用した電圧平滑用、ノイズ除去用のコンデンサには低 ESR、ESL 特性⁽⁵⁰⁾を有する積層セラミックコンデンサを適用している。また、スイッチングデバイスには GaNFET を適用しスイッチング周波数を 1MHz として駆動させている。

図 7.19 と図 7.20 に高い結合係数の結合インダクタと低い結合係数の結合インダクタの実機動作波形をそれぞれ示す。この図中では、 v_{g1} と v_{g2} は各相の GaNFET のゲート信号であり、 i_{L1} は 1 相目のインダクタ電流波形である。また、この電流はシャント抵抗を用いて測定しており、またノイズ除去のためオシロスコープの 1MHz の帯域制限をかけて測定しているものである。この図から、高い結合係数の結合インダクタの方が、インダクタ電流のリプル振幅を大きく抑制できていることが確認される。また、効率の方も高結合インダクタは 4.5W 時において 90% となっており、低結合インダクタの場合は 89% となっていることから 1% の効率向上を確認した。この効率が向上した理由は、インダクタ電流リプル低減に起因する電流実効値低減によるものだと考えられる。

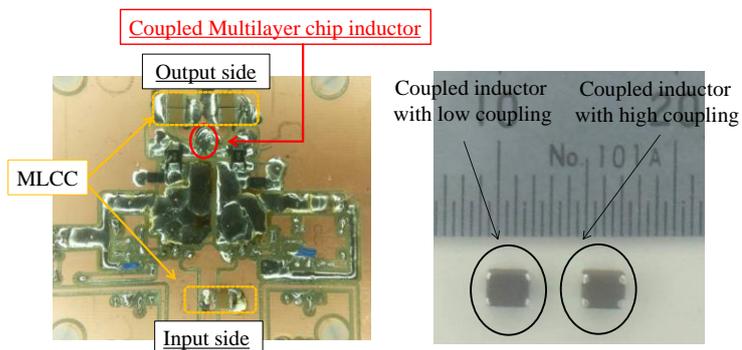


図 7.18 評価回路基板と適用した結合インダクタの外観

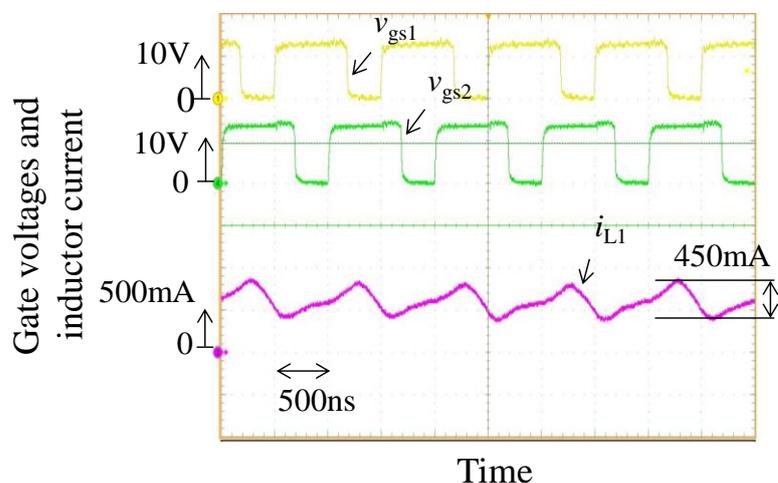


図 7.19 高い結合係数の結合インダクタの動作波形

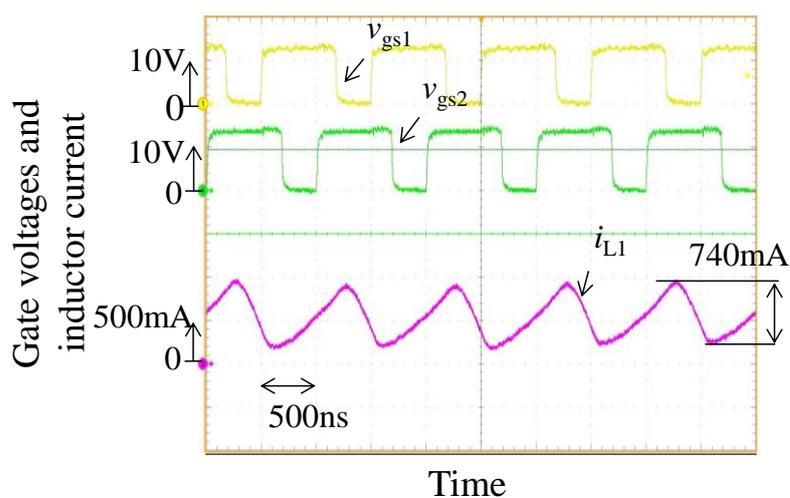


図 7.20 低い結合係数のインダクタの動作波形

7.7. 結言

本章では、マルチフェーズ方式 POL コンバータ用に対して、ディスクリートで作成した結合インダクタの派生形として、巻線をダストコアで覆った積層結合チップインダクタを提案した。以下に本章で得られた成果について整理する。

- (1) POL コンバータに搭載時の結合インダクタの特性について解析し、結合インダクタの電流成分は共通電流成分と還流電流成分の2つに分離できることを確認した。また、高い相互インダクタンスは低電流リップル化に寄与することを確認するとともに、デューティ比が 0.5 付近でインダクタ電流の脈動は大きく低減されることを確認した。
- (2) 提案方式の積層結合チップインダクタの直流重畳特性について電磁界シミュレータを用いて評価した。その結果、提案構造は直流電流重畳時において高い相互インダクタンスを実現し、従来の非結合方式と比較して大幅にインダクタ電流リップルの抑止効果があることを確認した。また、これにより同じインダクタ電流リップルを実現する場合には、直流磁束に関わりを持つ漏れインダクタンスを小さくすることができるので、従来の非結合インダクタ方式と同じ磁束密度にする場合では小型軽量化に寄与するものと考えられる。
- (3) 実機動作させ評価した結果、高い結合係数を有する結合インダクタは低い結合係数のインダクタと 1%の効率向上を確認した。

これらのことから、提案する積層結合チップインダクタの有効性を確認した。

第8章 結論

本研究では、小型軽量化が求められる蓄電池を搭載し、移動が伴う電力変換システム内の非絶縁 DC-DC コンバータに対して回路方式の改良と磁気結合技術を用いて高電力密度化へ向けた検討を実施した。

第1章では、パワーエレクトロニクス分野における包括的な動向や社会的な意義について述べ、輸送機器・電子機器の電力変換システムの一例を示し、これら電源装置の小型軽量化の必要性や材料的資源の有限性の面から本研究の取り組みの意義について述べた。また、電力変換器の小型軽量化する様々な手法を述べ、本研究の立ち位置と目的について掲示している。

第2章では、従来のインダクタ設計方法とは異なる磁気回路モデルを用いたインダクタ設計方法とその原理について示した。また、この磁気回路モデルを用いた設計方法の概念を簡潔に示すため、シングルフェーズ方式昇圧チョップアップ回路の直流用インダクタを設計例としてその手順と妥当性を示した。

第3章では、車載用のモータ駆動電力変換システムの昇圧チョップアップ回路に対して、結合インダクタを用いた2相マルチフェーズ昇圧チョップアップ回路を提案した。まず、各相を磁氣的に結合させたインダクタの詳細な動作特性解析を行った。また、結合インダクタの設計方法を確立し、従来の非結合インダクタと比較しての半分以下のサイズで構成できることを実機による実証評価より明らかにした。また、出力側平滑コンデンサに関しては、2相マルチフェーズ方式の適用はシングルフェーズ方式と比較して出力電圧リップルを等しいとした場合には静電容量を半分以下でき、この点から出力側平滑コンデンサの小型軽量化に対しての有効性を確認した。さらに、結合インダクタの搭載が従来の2相化させた非結合インダクタ方式と比較して静電容量削減の観点から性能劣化の要因にならないか確認し、遜色ないことを確認した。以上の事から、提案方式により変換器内で主要な体積を占めるインダクタ、コンデンサの双方を小型軽量化できることを確認した。

第8章 結論

第4章では、第3章で述べた2相結合インダクタを3相化へ拡張させる方法を述べ、新規コア構造を提案した。また、コア内磁束密度、コアサイズを規定した際の最大出力電力容量算出法を提案し、従来の非結合インダクタ方式とインダクタコアのサイズを等しいものとして評価したところ、提案する3相結合インダクタは電力容量を従来の約2.7倍にでき、大幅な高電力密度化を実現できることを明らかにした。また、実機により最大出力電力容量算出法の妥当性を確認した。

第5章では、2相結合インダクタをコア構造の工夫から性能向上をさせる方法について述べた。従来の三脚コア構造で結合インダクタを構成した場合、エアギャップ長が設計値と一致しない問題や、小型軽量化に対して足掛かりとなる結合係数が飽和する問題がそれぞれ存在していたが、このメカニズムの一部について明らかにし、これら問題を解決できるE-I-Eコア構造の結合インダクタを提案した。また、このコア構造の結合インダクタの設計方法の確立、実機により実証評価まで実施し、その妥当性と有効性を確認した。

第6章では、2相結合インダクタを巻線構造の改良から性能向上をさせる方法について述べた。このインダクタは単一磁性体コア内で3つの巻線を用いて構成され、他の巻線構造を有する結合インダクタと特徴の違いを電氣的な視点と磁氣的な視点から比較を実施している。また当該インダクタに対して、具体的に磁束密度、インダクタ電流リップルを規定した際の設計方法について述べ、実機により実証評価し、その妥当性について確認した。また、仮想的なコアを用いたインダクタコアの設計方法について述べ、従来の疎結合インダクタ方式と比較して、更なる小型化ができる可能性があることを示した。

第7章では、2相マルチフェーズ化させた高周波POLコンバータに対して、ダストコアで結合インダクタの巻線を覆った“積層結合チップインダクタ”を提案した。この方式に関しても電氣的な特性解析、ダストコアで覆われていることから直流重畳特性を調査しその有効性を確認した。直流重畳特性の面では、結合インダクタの相互インダクタンス値は直流電流が重畳しても下がりにくく、電流増加時には結合係数が増加する特徴を電磁界シミュレータ(JMAG)より明らかにした。

第8章 結論

また、GaN FET を用いて各相のスイッチを 1MHz の高周波駆動で結合係数が高い積層結合チップインダクタと低い結合係数のインダクタを実機評価したところ、結合係数が高い方が 1% 効率向上したことを確認した。

以上の第3章-7章までの成果より、小型軽量化が求められる蓄電池を内蔵した機器の電力変換システムの非絶縁 DC-DC コンバータに対して、マルチフェーズ方式の適用と磁気結合技術の双方の採用により、高電力密度化や性能向上が実現できることを証明した。

参考文献

- (1) William E. Newell, “Power Electronics -merging from Limbo”, IEEE Trans. on Industry Applications, Vol. IA-10, No. 1, pp. 7-11 (1974)
- (2) 安部征哉, 財津俊行, “スイッチング電源制御設計の基礎”, 日経 BP 社(2015)
- (3) 経済産業省資源エネルギー庁ホームページ, <http://www.enecho.meti.go.jp/>
- (4) 総務省行政管理局行政情報サイト “新エネルギー利用等の促進に関する特別措置法”, <http://law.e-gov.go.jp/htmldata/H09/H09HO037.html>
- (5) 内閣官房ホームページ, グリーン政策大綱
<http://www.cas.go.jp/jp/seisaku/npu/policy09/pdf/20121127/shiryo4-1.pdf>
- (6) 雪田和人, 武田隆, “直流給電システムの技術動向”, 電気学会誌, Vol. 135, No.6, pp. 366-369 (2015)
- (7) 山下暢彦, 田中徹, 加藤潤, 櫻井敦, 岩戸健, 新宅幹雄, 高橋晶子, 浅木森孔貴, 花岡直樹, 松盛裕明, “高電圧直流給電システム導入拡大に向けた取り組み”, NTT 技術ジャーナル, pp. 36-40, (2015)
- (8) 環境省ホームページ, 気候変動に関する国際連合枠組条約京都議定書(和文)
<https://www.env.go.jp/earth/cop3/kaigi/kyoto01.html>
- (9) 環境省ホームページ, 第四次環境基本計画の概要
<https://www.env.go.jp/press/files/jp/19756.pdf>
- (10) 国土交通省ホームページ, 運輸部門における二酸化炭素排出量
http://www.mlit.go.jp/sogoseisaku/environment/sosei_environment_tk_000007.html
- (11) 内閣府ホームページ, 大森達夫 “次世代パワーエレクトロニクス どこでもパワーエレ機器で豊かな省エネ社会”,
http://www8.cao.go.jp/cstp/gaiyo/sip/140205ws/sip_omori0205.pdf
- (12) テラモーターズ株式会社ホームページ, <http://www.terra-motors.com/jp/>
- (13) 村田製作所ホームページ, 電動バイク向け非絶縁 DC/DC コンバータ

参考文献

- <http://www.murata.com/ja-jp/about/newsroom/news/product/power/2013/0925b>
- (14)東京海洋大学ホームページ, <https://www.kaiyodai.ac.jp/>
- (15)T. Takamasa, T. Oode, H. Kifune, E. Shimizu, T. Hazuku, “Quick Charging Plug-in Electric Boat “RAICHO-I””, Proceedings of IEEE Electric Ship Technologies Symposium (ESTS), pp. 9-11 (2011)
- (16)T. B. Soeiro, T. K. Jappe, W. M. dos Santos, D. C. Martins, M. L. Heldwein, “Propulsion and Battery Charging Systems of an All-Electric Boat Fully Constructed with Interleaved Converters Employing Interphase Transformers and Gallium Nitride (GaN) Power FET Semiconductors”, Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 3212-3217 (2009)
- (17)仲村 孝行, 田口 義晃, 小笠 正道, “リアクトルの電磁結合活用による電流リップル振幅と自己インダクタンスの低減”, 電気学会論文誌 D, Vol. 137, No. 7, pp. 736-746 (2012)
- (18)トヨタ自動車株式会社ホームページ, <http://toyota.jp/>
- (19)T. A. Burress, S. L. Campbell, C. L. Coomer, C. W. Ayers, A. A. Wereszczak, J. P. Cunningham, L. D. Marlino, L. E. Seiber, H. T. Lin, “EVALUATION OF THE 2010 TOYOTA PRIUS HYBRID SYNERGY DRIVE SYSTEM”, Oak Ridge National Laboratory, pp. 1-77 (2011)
- <http://info.ornl.gov/sites/publications/files/Pub26762.pdf>
- (20)保高信洋, 軽部邦彦, 多和田信幸, “情報通信を支える分散電源システム”, 富士時報, Vol.80, No. 2, pp.149-152 (2015)
- (21)鈴木正太郎, “最新 FPGA を安定駆動できる分散給電用, 高速 POL コンバータの選択, Xcell Journal, Vol.49, pp. 26-29
- (22)みずほ総合研究所ホームページ, 井上 淳 “レアメタルをめぐる動向と日本経済への影響”
- <http://www.mizuho-ri.co.jp/publication/research/pdf/market-insight/MI100901.pdf>
- (23)独立行政法人 物質・材料研究機構ホームページ, “2050 年までに世界的な資源

参考文献

制約の壁”

<http://www.nims.go.jp/news/press/2007/02/200702150/p200702150.pdf>

- (24) J. W. Kolar, J. Biela, J. Minibock, “Exploring the Pareto Front of Multi-Objective Single-Phase PFC Rectifier Design Optimization - 99.2% Efficiency vs. 7kW/dm³ Power Density”, Proceedings of IEEE International Power Electronics and Motion Conference (IPEMC), pp.1-21 (2009)
- (25) Z. J. Shen, D.N. Okada, F. Lin, S. Anderson, C. Xu, “Lateral Power MOSFET for Megahertz-Frequency, High-Density DC/DC Converters”, IEEE Trans. on Power Electronics, Vol. 21, No. 1, pp. 8-10 (2006)
- (26) M. Hartmann, H. Ertl, J. W. Kolar, “On the Tradeoff Between Input Current Quality and Efficiency of High Switching Frequency PWM Rectifiers”, IEEE Trans. on Power Electronics, Vol. 27, No.7, pp. 3137-3149 (2012)
- (27) A. G. M. Strollo, E. Napoli, “Optimal ON-Resistance Versus Breakdown Voltage Tradeoff in Superjunction Power Devices: A Novel Analytical Model”, IEEE Trans. on Electron Devices, Vol. 48, No. 9, pp.2161-2167 (2001)
- (28) 四戸 隆, “SiC パワーデバイス”, 東芝レビュー, Vol. 59, No. 2, pp.49-53 (2004)
- (29) H. Funato, T. Mori, T. Igarashi, S. Ogasawara, F. Okazaki, Y. Hirota, “Optimization of Switching Transient Waveform to Reduce Harmonics in Selective Frequency Bands”, IEEEJ Journal of Industry Applications, Vol. 2, No. 3, pp. 161-169 (2013)
- (30) J. D. Kagerbauer, T. M. Jahns, “Development of an Active dv/dt Control Algorithm for Reducing Inverter Conducted EMI with Minimal Impact on Switching Losses”, Proceedings of IEEE Power Electronics Specialist Conference (PESC), pp. 894-900, (2007)
- (31) 山口浩二, 馬籠隼一, 佐々木裕司, “低損失かつ低ノイズ SiC-MOSFET 駆動回路の検討”, 電気学会電子・情報・システム部門大会講演論文集, pp. 1350-1355, (2014)
- (32) M.C. Caponet, F. Profumo, R.W. De Doncker, A. Tenconi, “Low Stray Inductance Bus

参考文献

- Bar Design and Construction for Good EMC Performance in Power Electronic Circuits”, IEEE Trans. on Power Electronics, Vol. 17, No. 2, pp. 225-231 (2002)
- (33)A. Bhargava, D. Pommerenke, K.W. Kam, F. Centola, W. L. Cheng, “DC-DC Buck Converter EMI Reduction Using PCB Layout Modification”, IEEE Trans. on Electromagnetic Compatibility, Vol. 53, No. 3, pp.806-813 (2011)
- (34)有賀善之助, 和田 圭二, “ラミネートブスバー近傍における電磁誘導ノイズの解析”, 電気学会論文誌 D, Vol. 132, No. 2, pp. 288-294 (2012)
- (35)弦田幸憲, 河村篤男, “電気自動車用 98.5%高効率チョッパ回 QRAS の提案と実証実験”, 電気学会論文誌 D, Vol. 125, No. 11, pp.977-987 (2005)
- (36)川島崇宏, 船曳 繁之, 山本 真義, “電気自動車用昇圧コンバータのリカバリレス化”, パワーエレクトロニクス学会誌, Vol. 33, pp. 107-114 (2008)
- (37)三島智和, 三宅修治, 中岡睦雄, “改良型 ZCS-PWM 昇圧 DC-DC コンバータの実証実験と拡張回路トポロジー”, 電気学会論文誌 D, Vol. 125, No. 11, pp. 977-987 (2005)
- (38)中村萬太郎, 苗井 健, 石飛 学, 中岡 睦雄, “パッシブ補助共振スナバ付ソフトスイッチング PWM 昇圧チョッパ回路形 DC-DC コンバータと性能評価”, 電気学会論文誌 D, Vol. 122, No. 10, pp. 977-987 (2005)
- (39)M. Pavlovsky, G. Guidi, A. Kawamura, “Buck/Boost DC-DC Converter Topology With Soft Switching in the Whole Operating Region”, IEEE Trans. on Power Electronics, Vol. 29, No. 4, pp. 851-862 (2014)
- (40)山本真義, 戸田 浩隆, 川島 崇宏, 吉田 俊幸, “ハイブリッドリカバリレス方式ソフトスイッチング昇圧チョッパ回路”, 電気学会論文誌 D, Vol. 131, No. 9, pp. 1173-1174 (2011)
- (41)J. M. Rivas, H. Yehui, O. Leitermann, A. Sagneri, D. J. Perreault, “A High-Frequency Resonant Inverter Topology With Low-Voltage Stress”, IEEE Trans. on Power Electronics, Vol. 23, No. 4, pp. 1759-1771 (2008)
- (42)A. D. Sagneri, D. I. Anderson, D. J. Perreault, “Optimization of Integrated Transistors

参考文献

- for Very High Frequency DC-DC Converters”, IEEE Trans. on Power Electronics, Vol. 28, No. 7, pp. 3614-3625 (2013)
- (43) Finsix ホームページ: <http://finsix.com/dart/>
- (44) TDK 株式会社ホームページ, <http://www.tdk.co.jp/>
- (45) 原康夫, “電磁気学(I)”, 裳華房(2005)
- (46) 株式会社出雲村田製作所ホームページ, <http://www.murata.com/ja-jp>
- (47) 太陽誘電株式会社, <http://www.yuden.co.jp/jp/>
- (48) ニチコン株式会社ホームページ, <http://www.nichicon.co.jp/>
- (49) M. Hirakawa, M. Nagano, Y. Watanabe, K. Andoh, S. Nakatomi, S. Hashino, T. Shimizu, “High Power Density 3-level Converter with Switched Capacitors aimed for HEV”, Proceedings of International Power Electronics and Motion Control Conference (EPE/PEMC), pp. T9-27-T9-33 (2010)
- (50) W. Chen, C. Wang, Y. Su, Y. Lee, C. Lin, K. Chen, M. Du, “Reduction of Equivalent Series Inductor Effect in Delay-Ripple Reshaped Constant On-Time Control for Buck Converter With Multilayer Ceramic Capacitors”, IEEE Trans. on Power Electronics, Vol. 28, No. 5, pp. 2366-2376 (2013)
- (51) TDK EPCOS ホームページ, <http://www.epcos.co.jp/>
- (52) Colonel Wm, T. McLyman, “Transformer and Inductor Design Handbook”, CRC Press (2011)
- (53) M. S. Rylko, K.J. Hartnett, J. G. Hayes, M.G. Egan, “Magnetic Material Selection for High Power High Frequency Inductors in DC-DC Converters”, Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 2034-2049. (2009)
- (54) Y. Han, G. Cheung, A. Li, C. R. Sullivan, D. J. Perreault, “Evaluation of Magnetic Materials for Very High Frequency Power Applications”, IEEE Trans. on Power Electronics, Vol. 27, No. 1, pp. 425-434 (2012)
- (55) 中島 晋, 小川 雄一, 諸野脇 幸昌, 太田 元基, 吉沢 克仁, “アモルファスおよ

参考文献

- びナノ結晶軟磁性合金とその応用製品”, 平成 26 年電気学会電子・情報・システム部門大会講演論文集, pp. 1332-1337 (2014)
- (56) 東北大学金属材料研究所, <http://www.imr.tohoku.ac.jp/ja/org/center/03.html>
- (57) アルプス・グリーンデバイス株式会社ホームページ, <http://www.alpsgd.com/>
- (58) F. Peng, W. Qian, D. Cao, “Recent Advances in Multilevel Converter/Inverter Topologies and Applications”, Proceedings of International Power Electronics Conference (IPEC), pp. 492-501 (2010)
- (59) M. Hagiwara, H. Akagi, “Control and Experiment of Pulsewidth-Modulated Modular Multilevel Converters”, IEEE Trans. on Power Electronics, Vol. 24, No. 7, pp. 1737-1746 (2009)
- (60) W. Qian, F. Z. Peng, M. Shen, “3X DC-DC Multiplier/Divider for HEV Systems”, Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 1109-1114 (2009)
- (61) S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, J. Rodriguez, M. A. Pérez, J. I. Leon, “Recent Advances and Industrial Applications of Multilevel Converters”, IEEE Trans. on Industrial Electronics, Vol. 57, No. 8, pp. 2553-2580 (2010)
- (62) P. A. Bin, K. Matsuura, K. Orikiawa, J. Itoh, “Size Reduction of DC-DC Converter using Flying Capacitor Topology with Small Capacitance”, IEEJ Journal of Industry Applications, Vol. 3, No. 6, pp. 446-454 (2014)
- (63) L. Ni, D. J. Patterson, J. L. Hudgins, “High Power Current Sensorless Bidirectional 16-Phase Interleaved DC-DC Converter for Hybrid Vehicle Application”, IEEE Trans. on Power Electronics, Vol. 27, No. 3, pp. 1141-1151 (2012)
- (64) 亨章弘, 芳賀仁, 近藤正示, “入力電流リップルを低減する多相昇圧チョップパの相数と動作モードによる特性比較”, 電気学会論文誌 D, Vol. 132, No. 2, pp.250-257 (2012)

参考文献

- (65) J. Zhu, A. Pratt, "Capacitor Ripple Current in an Interleaved PFC Converter", *IEEE Trans. on Power Electronics*, Vol. 24, No. 6, pp. 1506-1514 (2013)
- (66) W. Martinez, S. Kimura, J. Imaoka, M. Yamamoto, K. Umetani, T. Hirano and S. Arimura, "High Power Density DC-DC Converter for Home Energy Management Systems," *Proceedings of IEEE International Green Building and Smart Grid Conference (IGBSG)*, pp. 1-6, (2014)
- (67) M. Pavlovsk'y, G. Guidi, A. Kawamura, "Assessment of Coupled and Independent Phase Designs of Interleaved Multiphase Buck/Boost DC-DC Converter for EV Power Train", *IEEE Trans. on Power Electronics*, Vol. 29, No. 6, pp. 2693-2704 (2013)
- (68) K. J. Hartnett, J. G. Hayes, M. G. Egan, M. S. Rylko, "CCTT-Core Split-Winding Integrated Magnetic for High-power DC-DC Converters", *IEEE Trans. on Power Electronics*, Vol. 28, No. 11, pp. 4970-4984 (2013)
- (69) W. Yu, H. Qian, J. Lai, "Design of High-Efficiency Bidirectional DC-DC Converter and High-Precision Efficiency Measurement", *IEEE Trans. on Power Electronics*, Vol. 28, No. 3, pp. 650-658 (2010)
- (70) M. Hirakawa, M. Nagano, Y. Watanabe, K. Andoh, S. Nakatomi, S. Hashino, "High Power Density DC/DC Converter using the Close-Coupled Inductors", *Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1760-1767 (2009)
- (71) S.-Y. Tseng, C.-L. Ou, S.-T. Peng, J.-D. Lee, "Interleaved coupled-inductor Boost Converter with Boost Type Snubber for PV system", *Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1860-1867 (2009)
- (72) S.V. Araújo, R. P. T. Bascopé, G. V. T. Bascopé, L. Menezes, "Step-Up Converter with High Voltage Gain Employing Three-State Switching Cell and Voltage Multiplier", *Proceedings of IEEE Power Electronics Specialists Conference (PESC)*, pp. 2271-2277 (2008)
- (73) Y. Suh, T. Kang, H. Park, B. Kang, S. Kim, "Bi-directional Power Flow Rapid Charging System Using Coupled Inductor for Electric Vehicle", *Proceedings of IEEE*

参考文献

- Energy Conversion Congress and Exposition (ECCE), pp. 3387-3394 (2012)
- (74) P. Wong, P. Xu, B. Yang, F. C. Lee, “Performance Improvements of Interleaving VRMs with Coupling Inductors”, IEEE Trans. on Power Electronics, Vol. 16, No. 4, pp. 499-507 (2001)
- (75) W. Wen, Yim-Shu Lee, “A Two-Cannel Interleaved Boost Converter with Reduced Core Loss and Copper Loss”, Proceedings of IEEE Power Electronics Specialists Conference (PESC), pp. 1003-1009 (2004)
- (76) 戸川治朗, “スイッチング電源のコイル/トランス設計”, CQ 出版(2012)
- (77) 石倉祐樹, 山本真義, “トランスリンク方式単相インターリーブ PFC コンバータの入力電流解析“, 電気学会論文誌 D, Vol. 133, No. 6, pp. 570-576 (2013 年)
- (78) 山本真義, 川島崇宏, “パワーエレクトロニクス回路における小型・高効率設計法”, 科学情報出版株式会社 (2014)
- (79) Y. Hasuka, H. Sekine, K. Katano, Y. Nonobe, “Development of Boost Converter for MIRAI”, SAE Technical Paper, 2015-01-1170
- (80) 中村祐太, 山本真義, “マルチフェーズ方式トランスリンク形昇圧チョッパ回路制御系における最適化設計手法”, 電気学会論文誌 D, Vol. 132, No. 1, pp. 121-122 (2012 年)
- (81) M. Hirakawa, M. Nagano, Y. Watanabe, K. Andoh, S. Nakatomi, S. Hashino, T. Shimizu, “High Power Density Interleaved DC/DC Converter using a 3-phase Integrated Close-Coupled Inductor Set aimed for Electric Vehicle”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 2451-2457 (2010)
- (82) J. C. Schroeder, F. W. Fuchs, “Detailed Characterization of Coupled Inductors in Interleaved Converters Regarding the Demand for Additional Filtering”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 759-766 (2012)
- (83) M. Nakahama, M. Yamamoto, “Trans-linked multi-phase boost converter for electric vehicle”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 2458-2463 (2010)

参考文献

- (84)F. Yang, X. Ruan, Y. Yang, Z. Ye, “Interleaved Critical Current Mode Boost PFC Converter With Coupled Inductor”, IEEE Trans. on Power Electronics, Vol. 26, No. 9, pp. 2404-2413 (2011)
- (85)川島 崇宏, 山本 真義, “昇圧比調整を用いたトランスリンク型マルチフェーズ方式昇圧チョッパ回路の小型軽量化”, 電気学会論文誌 D, Vol. 133, No. 4, pp. 428-435 (2013 年)
- (86)C. Wei, H. Xiaosheng, Z. Juanjuan, “Improved winding loss theoretical calculation of magnetic component with air-gap”, Proceedings of International Power Electronics and Motion Control Conference (IPEMC), pp. 471-475 (2012)
- (87)M. Hirakawa, Y. Watanabe, M. Nagano, K. Andoh, S. Nakatomi, S. Hashino, T. Shimizu, “High power DC/DC converter using extreme close-coupled inductors aimed for electric vehicles”, Proceedings of International Power Electronics Conference (IPEC), pp. 2941-2948 (2010)
- (88)山村 英穂, “トロイダル・コア活用百科”, CQ 出版(2009)
- (89)K. Umetani, J. Imaoka, M. Yamamoto, S. Arimura, T. Hirano, “Evaluation of the Lagrangian Method for Deriving Equivalent Circuits of Integrated Magnetic Components: A Case Study Using the Integrated Winding Coupled Inductor”, IEEE Transactions on Industry Applications, Vol. 51, No. 1, pp. 547-555 (2015)
- (90)F. C. Lee, Q. Li, “High-Frequency Integrated Point-of-Load Converters: Overview”, IEEE Trans. on Power Electronics, Vol. 28, No. 9, pp. 4127-4136 (2013)
- (91)K. Wonyong, M.S. Gupta, W. Gu-Yeon, D. Brooks, “System level analysis of fast, per-core DVFS using on-chip switching regulators”, Proceedings of IEEE International Symposium on High Performance Computer Architecture (HPCA), pp. 123-134 (2008)
- (92)E. A. Burton, G. Schrom, F. Paillet, J. Douglas, W. J. Lambert, K. Radhakrishnan, M. J. Hill, “FIVR – Fully Integrated Voltage Regulators on 4th Generation Intel® Core™

参考文献

- SoCs”, Proceedings of IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 432-439 (2014)
- (93)L. Qiang, D. Yan, F. C. Lee, D. Gilham, “High-Density Low-Profile Coupled Inductor Design for Integrated Point-of-Load Converters,” IEEE Trans. on Power Electronics, Vol. 28, No. 1, pp. 547-554 (2013)
- (94)Z. Wenli, S. Yipeng, M. Mingkai, D. J. Gilham, L. Qiang, F.C. Lee, “High-Density Integration of High-Frequency High-Current Point-of-Load (POL) Modules With Planar Inductors”, IEEE Trans. on Power Electronics, Vol. 30, No. 3, pp. 1421-1431 (2015)
- (95)K. Shiroki, K. Kawano, H. Matsuura, H. Kishi, “New Type Metal Composite Material for SMD power inductor”, Proceedings of International conference on ferrites (ICF), section number: 17pP-12 (2013)

発表文献

本論文は以下の内容をまとめたものである。

学術論文(本論文に関する文献, 査読有り)

- (1) **Jun Imaoka**, Masayoshi Yamamoto, Yuta Nakamura, Takahiro Kawashima, “Analysis of Output Capacitor Voltage Ripple in Multi-phase Transformer-Linked Boost Chopper Circuit,” IEEJ Journal of Industry Applications, Vol. 2, No. 5, pp. 252-260 (2013)
- (2) **今岡 淳**, 山本 真義, 川島 崇宏, “相互結合インダクタを用いた車載用昇圧チョップ回路の特性解析と設計”, パワーエレクトロニクス学会誌, JIPE-39-07, pp. 55-64 (2013)
- (3) **Jun Imaoka**, Shota Kimura, Wilmar Martinez, Masayoshi Yamamoto, “A Novel Integrated Magnetic Core Structure Suitable for Transformer-linked Interleaved Boost Chopper Circuit,” IEEJ Journal of Industry Applications, Vol.3, No.5, pp. 395-404 (2014)
- (4) **Jun Imaoka**, Masayoshi Yamamoto, Takahiro Kawashima, “High Power Density Three-phase Interleaved Boost Converter with a Novel Coupled Inductor” IEEJ Journal of Industry Applications, Vol. 4, No. 1, pp.20-30, (2015)
- (5) **Jun Imaoka**, Syota Kimura, Yuki Itoh, Wilmar Martinez, Masayoshi Yamamoto, Michiaki Suzuki, Kenji Kawano, “Feasible Evaluations of Coupled Multilayer Chip Inductor for POL Converters”, IEEJ Journal of Industry Applications, Vol. 4, No. 3, pp.126-135 (2015)

国際会議論文(本論文に関する文献, 査読有り)

- (1) **Jun Imaoka**, Masayoshi Yamamoto, “A Novel Integrated Magnetic Structure suitable

- for Transformer-Linked Interleaved Boost chopper circuit” Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 3279-3284 (2012)
- (2) **Jun Imaoka**, Masayoshi Yamamoto, Kazuhiro Umetani, Seikoh Arimura, Tetsuo Hirano, “Characteristic analysis and performance evaluations for interleaved converter with integrated winding coupled inductor”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 3711-3718 (2013)
- (3) **Jun Imaoka**, Shota Kimura, Yuki Itoh, Masayoshi Yamamoto, Michiaki Suzuki, Kenji Kawano, “Feasible Evaluations of Coupled Multilayer Chip Inductor for POL Converter” Proceedings of International Power Electronics Conference ECCE ASIA (IPEC-Hiroshima), pp. 883-890 (2014) (**Invited paper**)

本論文の内容は上記の内容を取りまとめたものである。

以下は、参考論文として筆者が関わった研究内容について記載する。

学術論文(共著文献等, 査読有り)

- (1) Kazuhiro Umetani, **Jun Imaoka**, Masayoshi Yamamoto, “Evaluation of the Lagrangian Method for Deriving Equivalent Circuits of Integrated Magnetic Components: A Case Study Using the Integrated Winding Coupled Inductor”, IEEE Transaction on Industry Applications, Vol. 51, No. 1, pp. 547-555 (2015)
- (2) 木村翔太, **今岡淳**, 山本真義, “高電力密度昇圧コンバータにおける最大許容電力と小型化性能”, パワーエレクトロニクス学会誌”, JIPE-40-07, pp. 84-92 (2014)
- (3) Wilmar Martinez, **Jun Imaoka**, Masayoshi Yamamoto, Kazuhiro Umetani, “Parasitic Resistance Analysis in a Novel High Step-Up Interleaved Converter for Hybrid Electric Vehicles”, JIPE-Power Electronics Journal, JIPE-40-08, Vol. 40, pp. 93-104, (2015)

- (4) 青砥匠吾, 木村翔太, 今岡淳, 山本真義, "磁気結合を利用した高電力密度昇圧コンバータにおける小型化性能の検討", 電気学会論文誌 C, Vol. 135, No. 7, pp. 776-784 (2015 年)
- (5) Wilmar Martinez, Jun Imaoka, Masayoshi Yamamoto, "Recovery-Less Boost Converter with Saturable Inductor for Electric Vehicle Applications", IEEJ Journal of Industry Applications, Vol. 135, No. 9, pp. 914-921 (2015)

国際会議論文(共著文献等, 査読有り)

- (6) Jun Imaoka, Yuki Ishikura, Takahiro Kawashima, Masayoshi Yamamoto, "Optimal Design Method for Interleaved Single-phase PFC Converter with Coupled Inductor", Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 1807-1812 (2011)
- (7) Kimihiro Nanamori, Jun Imaoka, Kenta Kono, Hideharu Tsukamoto, Masayoshi Yamamoto, "Verification of Novel Recovery-Less Boost Converter with Saturable Inductor", Proceedings of International Conference on Renewable Energy Research and Applications (ICRERA), pp. 255 (2012)
- (8) Kazuhiro Umetani, Seikoh Arimura, Tetsuo Hirano, Jun Imaoka, Masayoshi Yamamoto, "Evaluation of the Lagrangian Method for Deriving Equivalent Circuits of Integrated Magnetic Components: A Case Study Using the Integrated Winding Coupled Inductor", Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 495-502 (2013)
- (9) Shota Kimura, Jun Imaoka, Masayoshi Yamamoto "Basic Investigation on Core Loss Calculation Method under Square Wave Voltage Magnetizing Condition", Proceedings of International Conference on Electric Power Equipment -Switching Technology (ICEPE-ST), pp. 1-4 (2013)
- (10) Fumiya Hattori, Jun Imaoka, Manabu Ishitobi, Shinichiroh Nagai, Masayoshi Yamamoto, "Efforts for Power Electronics Education in A Start-Up Company",

- Proceedings of International Power Electronics Conference -ECCE ASIA- (IPEC-Hiroshima 2014), p.p. 811-816 (2014) (Invited Paper)
- (11) Yuki Itoh, Shota Kimura, **Jun Imaoka**, Masayoshi Yamamoto, “Inductor Loss Calculation of Coupled Inductors for High Power Density Boost Converter”, Proceedings of International Power Electronics Conference -ECCE ASIA- (IPEC-Hiroshima 2014), pp. 2497-2502 (2014)
- (12) Wilmar Martinez, Shota Kimura, **Jun Imaoka**, Masayoshi Yamamoto, Kazuhiro Umetani, Tetsuo Hirano, Seikoh Arimura, “High Power Density DC- DC Converter for Home Energy Management Systems”, Proceedings of IEEE International Green Building and Smart Grid Conference (IGBSG), pp. 1-6 (2014) (**Invited Paper**)
- (13) Shota Kimura, Shogo Aoto, **Jun Imaoka**, Masayoshi Yamamoto, “Allowable Power Analysis for High Power Density DC-DC Converters using Integrated Magnetic Components”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 5221-5228 (2014)
- (14) Shota Kimura, **Jun Imaoka**, Masayoshi Yamamoto, “Downsizing Effects of Integrated Magnetic Components in High Power Density DC-DC Converters for EV and HEV”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 5761-5768 (2014)
- (15) Yuki Itoh, Shota Kimura, **Jun Imaoka**, Masayoshi Yamamoto, “Inductor Loss Analysis of Various Materials in Interleaved Boost Converters”, Proceedings of IEEE Energy Conversion Congress and Exposition (ECCE), pp. 980-987 (2014)
- (16) Shota Kimura, **Jun Imaoka**, Masayoshi Yamamoto, “Interleaved Active Clump Forward Converter with Novel Integrated Magnetic Components for EV and HEV Applications”, Proceedings of IEEE Energy Conversion Congress Expo (ECCE), pp. 6029-6036 (2015)
- (17) Yuki Itoh, Shota Kimura, Fumiya Hattori, **Jun Imaoka**, Masayoshi Yamamoto, “Designing Method Considering Magnetic Saturation Issue of Coupled Inductor in

発表文献

Interleaved CCM Boost PFC Converter”, Proceedings of IEEE Energy Conversion Congress Expo (ECCE), pp. 2616-2621 (2015)

謝辞

本研究の遂行と論文作成にあたり、長年に渡る暖かいご指導、励ましを賜りました島根大学大学院総合理工学研究科 山本真義 准教授に心から感謝する共に厚く御礼申し上げます。研究のことに關して日夜議論して頂いたことはもちろんのこと、個人的な悩みにも親身に相談に乗っていただき心身ともに支えて頂きました。また、教育活動・研究開発・国際交流活動を通して、たくさんの経験の場も提供していただき、研究者として、一人の人間として大事な事にもたくさん気づかせて頂くことができました。心から厚く御礼を申し上げます。

また、ご多忙中にも関わらず学位審査に関わっていただきました島根大学大学院総合理工学研究科 神宮寺要 教授、増田浩次 教授、横田正幸 教授に厚く御礼を申し上げます。また、公聴会にご参加いただきました岡山大学 平木栄治 教授、奈良工業高等専門学校 石飛学 准教授に謹んで感謝の意を表します。

また、本研究を遂行するにあたり多くのご助言とご協力を賜りました島根県産業技術センター研究員 川島崇宏 博士、岡山大学 梅谷和弘 助教に心から感謝致します。さらに研究室の産学連携活動において有益なご助言とご指導を頂きました数十社に渡る共同研究先の皆様にも心から御礼を申し上げます。研究に関することはもちろんですが、皆様の背中から学ばせてもらったことが私の中の財産の1つです。

また、既に島根大学パワーエレクトロニクス研究室を修了され、現在は社会人としてご活躍中の先輩、同期の皆様にも多くのご指導・助言を頂き、心から御礼を申し上げます。また、非常に充実した研究生活過ごすことができたのは後輩の皆様のお陰であり、研究に關しても多くの面で支えて頂いたと感謝申し上げます。最後に、研究活動に寛大な理解を示し、物心両面で支えとなってくれた父 今岡 健治、母 美智子、姉 奈緒美、彼女 成美、親戚一同、友人一同に心から感謝いたします。

皆様、本当にありがとうございました。