

# 教材用基本的計算機の試作

福間 彰<sup>\*</sup>・駅田 省吾<sup>\*\*</sup>

---

Akira FUKUMA and Shōgo EKIDA  
Trial Manufacture of Fundamental Computer  
for Training

---

## 1. ま え が き

1971年末に現れた最初のマイクロコンピュータ MC S・4以後約10年、各界に与えたマイクロコンピュータの衝撃は大きく、研究室を含む各職域へのパーソナルコンピュータの進出が著しい昨今である。計算機を利用する立場からいえば、ベーシックのような言語を理解し、ソフトウェアを学習するだけでも十分に広い分野での活用が期待できる。しかしながら、ひとたび自らの手でマイコンシステムの拡充や新しい周辺機器の接続等を考えた場合、インタフェースなどハードに関する基本的知識が必要となってくる。

一方、電子計算機の教科書には、基本的計算機の機能が記述されているが、初心者が計算機の基本を真に理解するには机上の学習のみでなく体験学習が大切であり、理論と実際を結び付ける装置が必要となってくる。

また、マイクロプロセッサから出発したマイコン学習装置は種々市販もされているが、CPUの中身にまで踏込んだより基本的な学習教材は少ないようである。

ここでは後者の立場に立ち、現在、国民一般のものとなってきたコンピュータのしくみを、ハードの面からも理解できるよう、富崎新氏の ATOM-8<sup>1)</sup>を起点とし、より広い用途に供しうるよう拡張した基本的計算機を設計製作したのでこれについて報告する。

## 2. 設 計

### 2.1 概要

基本的電子計算機 MIC-II のデータの流れを図1に示す。単位語長8ビット、直列処理方式を採用し、処理の様子を1ビットずつモニターでき、制御のタイミン

グも設計し易く、ATOM-8に次の機能を新しく加えた。これによりモデル化と汎用性を増すことができた。

- 1) 処理速度の選択……MAIN CLOCK 20Hz または 1kHz。
- 2) 1ステップモード……一命令だけの実行が可能。
- 3) 入出力ポートの新設……キーボードや表示装置との接続を考慮して、入力、出力各4ポート用意。
- 4) インデックスレジスタの新設……8ビット×4個
- 5) 記憶容量の拡大……32語×8ページ
- 6) スタックレジスタの新設……8ビットのスタックレジスタにより PC (プログラムカウンタ) の内容を一時退避でき、1レベルのサブルーチンの処理が可能。
- 7) PC をパネルに用意したデータスイッチによりランダムにアクセスできるため、任意の番地の内容を読み出したり (DEBUG)、書き込んだり (STORE)、任意の番地からプログラムをスタート (RUN) させることができる。

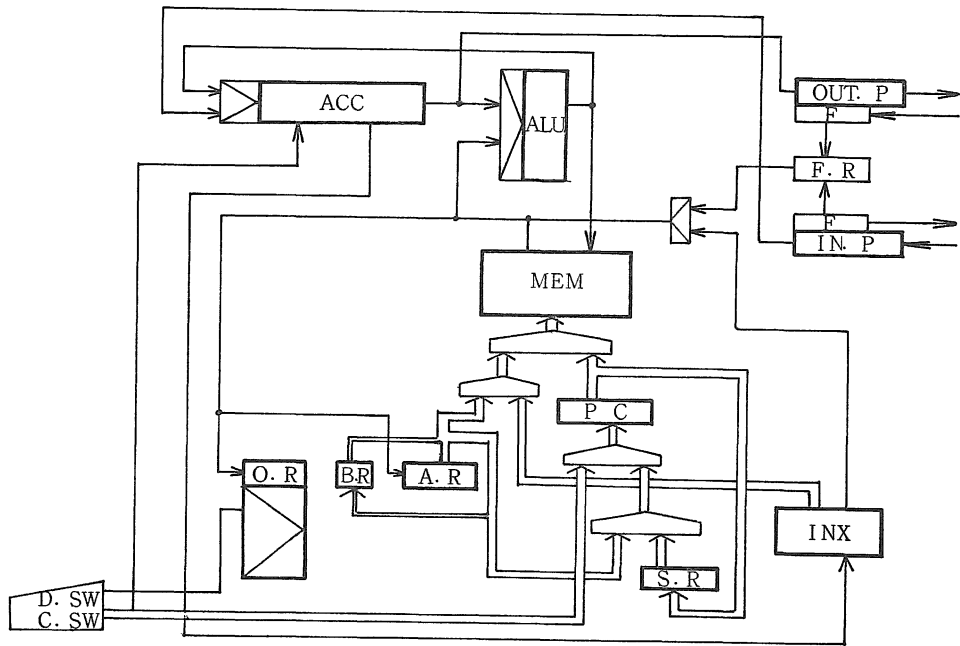
### 2.2 入出力ポート

入力素子には並列入力、直列出力用 TTL SN 74165 を用い、アキュムレータ (ACC) 用クロック信号 ACC $\phi$  と同位相のクロックパルスにより入力信号を ACC に送る。出力素子には、直列入力、並列出力用 SN74164 を用い、さらに、シフトの際に不必要なデータが出力されるのを防ぐため、シフトの終りでラッチして出力するよう4ビットのラッチ SN7475 を2個ずつ用意した。また各ポートにはハンドシェイクが可能のようにフラグを1ビットずつ備えてあり、これらフラグの状態は、FR (FLAG REGISTER) を介し RFR 命令 (READ FR) によりモニターできる。ゆえに、入力の有無、あるいは出力データのレシーブの有無は、この FR をモニターすることにより知ることができる。

### 2.3 インデックスレジスタ

\* 島根大学教育学部技術研究室

\*\* 島根県飯石郡赤来町立赤来中学校



ACC : ACCUMULATOR  
 ALU : ARITHMETIC LOGIC UNIT  
 MEM : MEMORY  
 O. R : ORDER REGISTER  
 B. R : BASE PAGE REGISTER  
 A. R : ADDRESS REGISTER  
 D. C : PROGRAM COUNTER  
 S. R : STACK REGISTER  
 INX : INDEX REGISTER  
 IN. P : IN PUT PORT  
 OUT. P : OUT PUT PORT  
 F : FLAG  
 F R : FLAG REGISTER  
 D SW , C. SW : DATA (CONTROL) SWITCH

△ : DATA SELECTER  
 □ : CONTROL  
 ≡ : ADDRESS DATA LINE  
 → : DATA LINE

図1 BLOCK DIAGRAM

カウント操作も命令一つでできる汎用のレジスタで、次の機能を持つ。(1)インクリメント (INC 命令)、(2)デクリメント (DEC 命令)、(3)クリア (CIX 命令)、(4)書き込み (WIX 命令)、(5)読み出し (RIX 命令)、(6) INDEX 修飾によるメモリの内容の読み出し (REI 命令)、と書き込み (WRI 命令)。この場合、読み書きされるメモリの番地は INDEX REGISTER (8ビット) によって示される。

2.4 記憶容量の拡大

オペランドで示される番地は最大5ビットのため、一度にアクセス可能なメモリは  $2^5=32$  (0番地~31番地) であり、これではプログラムもかなりの制約を受ける。そこで、単位語長の8ビットに合わせ、さらに3ビットを追加し、1ページ32バイト (0~31番地)、 $8(=2^3)$  ページという概念の下に、メモリの増設を計った。ただし5ビットのオペランドでは、このページはアクセスできないので、実行ページ以外のページをアクセスするときは BR (BASE PAGE REGISTER) にページ数をロードしてやる必要がある (SPL 命令)。

2.5 サブルーチンの1レベルまでの処理

JMP (JUMP) 命令でプログラムの分岐を起こす場合、その次の番地を SR (STACK REGISTER) に退避させ、元のルーチンに戻るときは、RTS 命令 (RETURN SUBROUTINE) で PC (PROGRAM COUNTER) に SR の内容を書き込むことにより1レベルの分岐を可能にしている。

2.6 命令コード

MIC-II のモニク的な命令とその機械コードを表1に示す。このうち JMP 命令は、アキュムレータの MSB (D7) が1の時、オペランド5ビットが指定する

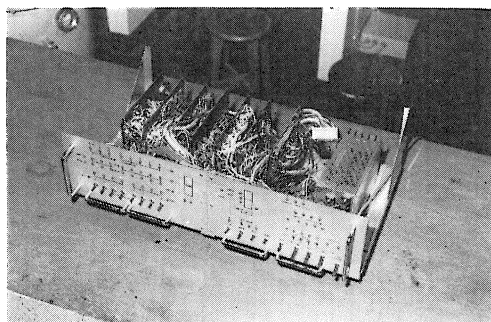


図2 MIC-II

表1

| No | MNEMONIC | DESCRIPTION             | MACHIN CODE |    |    |    |    |    |    |    |   |
|----|----------|-------------------------|-------------|----|----|----|----|----|----|----|---|
|    |          |                         | D7          | D6 | D5 | D4 | D3 | D2 | D1 | DO |   |
| 1  | STP      | STOP MAIN CLOCK         | 0           | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0 |
| 2  | RSH      | RIGHT SHIFT ××× TIMES   | 0           | 0  | 1  | 0  | 0  | ×  | ×  | ×  | × |
| 3  | LSH      | LEFT SHIFT ××× TIMES    | 0           | 0  | 1  | 0  | 1  | ×  | ×  | ×  | × |
| 4  | BPL      | BASE PAGE REGISTER LOAD | 0           | 0  | 1  | 1  | 0  | ×  | ×  | ×  | × |
| 5  | INP      | (INPUT PORT) →ACC       | 0           | 0  | 1  | 1  | 1  | 0  | ×  | ×  | × |
| 6  | OUT      | (ACC) →OUTPUT PORT      | 0           | 0  | 1  | 1  | 1  | 1  | ×  | ×  | × |
| 7  | SUB      | (ACC) - (MEM) →ACC      | 0           | 1  | 0  | ×  | ×  | ×  | ×  | ×  | × |
| 8  | ADD      | (ACC) + (MEM) →ACC      | 0           | 1  | 1  | ×  | ×  | ×  | ×  | ×  | × |
| 9  | RED      | (MEM) →ACC              | 1           | 0  | 0  | ×  | ×  | ×  | ×  | ×  | × |
| 10 | WRT      | (ACC) →MEMORY           | 1           | 0  | 1  | ×  | ×  | ×  | ×  | ×  | × |
| 11 | JMP      | JUMP IF D7(ACC) IS '1'  | 1           | 1  | 0  | ×  | ×  | ×  | ×  | ×  | × |
| 12 | RTS      | (STACK REGISTER) →PC    | 1           | 1  | 1  | 0  | 0  | 0  | 0  | 0  | 0 |
| 13 | RFR      | (FLAG REGISTER) →ACC    | 1           | 1  | 1  | 0  | 0  | 0  | 0  | 0  | 1 |
| 14 | CFR      | CLEAR FLAG REGISTER     | 1           | 1  | 1  | 0  | 0  | 0  | 1  | 0  | 0 |
| 15 | REI      | (MEM IND INX) →ACC      | 1           | 1  | 1  | 0  | 0  | 1  | ×  | ×  | × |
| 16 | WRI      | (ACC) →MEM IND INDEX    | 1           | 1  | 1  | 0  | 1  | 0  | ×  | ×  | × |
| 17 | CIX      | CLEAR INDEX REGISTER    | 1           | 1  | 1  | 0  | 1  | 1  | ×  | ×  | × |
| 18 | INC      | (INX) + 1 → INX         | 1           | 1  | 1  | 1  | 0  | 0  | ×  | ×  | × |
| 19 | DEC      | (INX) - 1 → INX         | 1           | 1  | 1  | 1  | 1  | 0  | ×  | ×  | × |
| 20 | RIX      | (INX) →ACC              | 1           | 1  | 1  | 1  | 1  | 0  | ×  | ×  | × |
| 21 | WIX      | (ACC) → INX             | 1           | 1  | 1  | 1  | 0  | 1  | ×  | ×  | × |

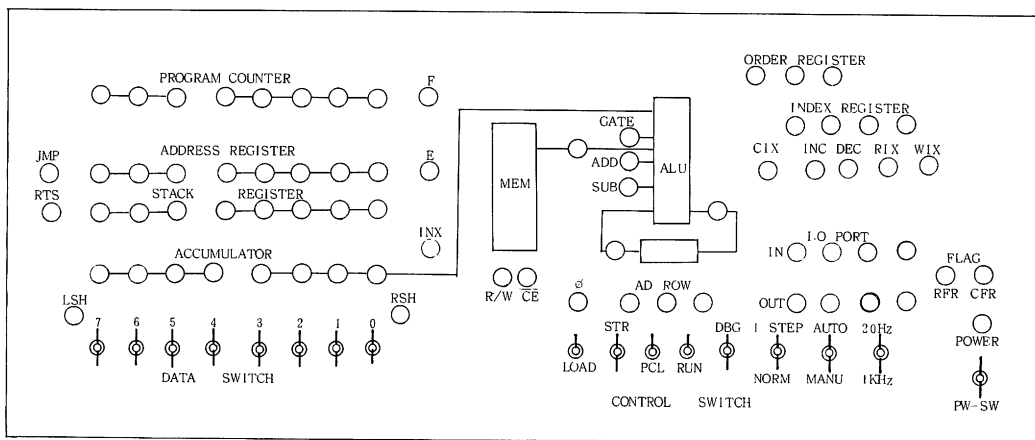


図9 パネル構成

番地へ分岐させる命令である。

### 3. 製作

#### 3.1 回路

MIC-II は図2および次に示すように、6枚の基板と1枚の補助基板、パネルおよび電源部より構成されている。(1)ACC・ALU・CLOCK(図3), (2)MEMORY(図4), (3)CONTROL-1 (ORDER DECODER) (図5), (4)CONTROL-2 (ORDER DECODER) (図6), (5)INDEX REGISTER (図7), (6)I. O PORT(図8)

#### 3.2 パネル

図9および図2に示すように、垂直パネル上にDATA SWITCH 8個、CONTROL SWITCH 8個(Load, STORE, PC-LOAD, RUN, DEBUG, 1-STEP/NORMAL, AUTO/MANUAL, 20 Hz/1kHz)および電源 SWITCH を設け、発光ダイオードを用いたコード等表示部には、PROGRAM COUNTER, ADDRESS REGISTER, STACK REGISTER, ACCUMULATOR 各8ビット、ORDER REGISTER 3ビットを備え、命令表示としては、JMP, RTS, LSH, RSH, ADD, SUB, CIX, INC, DEC, RIX, WIX, RFR, CFR があり、状態表示にはこの他 F (FETCH), E (EXECUTE), INX, R/W,  $\overline{CE}$ , GATE,  $\phi$ , AD ROW, INDEX REGISTER, IN-PORT, OUT-PORT, POWER がある。

LOAD.....MANU で、DATA SWITCH (DS) の状態を ACCUMULATOR (ACC) にロードする。

PCL.....MANU で、DS の状態を PROGRAM COUNTER (PC) にロードする。

STR.....MANU で、ACC の内容を PC の示す番地にストアする。

RUN.....AUTO, NORM/1-STEP の状態で、20 Hz/1kHz のメインクロックで、PC の示す番地からプログラムに従って命令を読み出し実行する。

DBG.....PC が示す番地の内容を ACC に示す。

### 4. プログラム例

#### 4.1 キー入力

キーから ASCII コードのデータを受取ると、1 バイトごとにデータを組み立て、INDEX REGISTER 2 で示す番地へ順次格納してゆくプログラムのフローチャートとルーチンを夫々図10および表2に示す。ここでは INX0 をキーコードのデータ用に、INX-1 は1バイトの HEX DATA のカウント用に、INX-2 はデータ

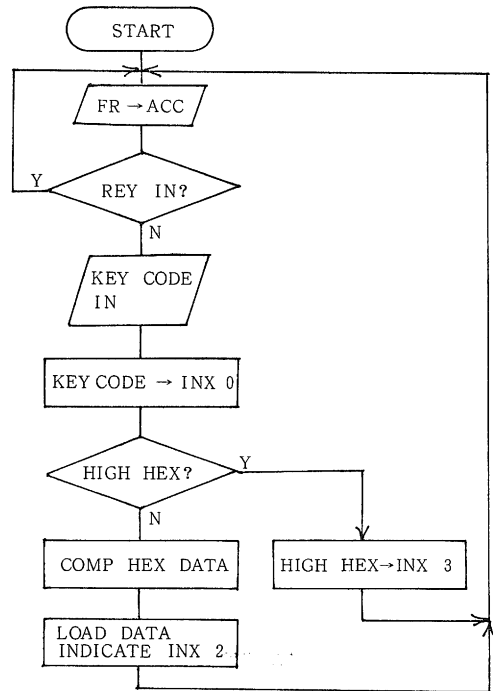


図10 ロード

表2

| P  | LOC | LABEL         | MNI     | OPERAND       | MACHIN CODE     |
|----|-----|---------------|---------|---------------|-----------------|
| 0  | 0   | SRCH KEY      | RFR     |               | 1 1 1 0 0 0 0 1 |
| 1  | 1   | LSH           | LSH (7) |               | 0 0 1 0 1 1 1 1 |
| 2  | 2   | DL 0          | JMP     | KEY IN 0      | 1 1 0 0 0 1 0 1 |
| 3  | 3   |               | RED     | DL 0          | 1 0 0 0 0 0 1 0 |
| 4  | 4   |               | JMP     | SRCH KEY      | 1 1 0 0 0 0 0 0 |
| 5  | 5   | KEY IN 0      | BPL (1) |               | 0 0 1 1 0 0 0 1 |
| 6  | 6   |               | RED     | DL 1          | 1 0 0 0 1 1 0 0 |
| 7  | 7   |               | JMP     | KEY IN        | 1 1 0 0 0 0 0 0 |
| 1  | 0   | KEY IN        | INP (0) |               | 0 0 1 1 1 0 0 0 |
| 1  | 1   |               | WIX (0) |               | 1 1 1 1 1 1 0 0 |
| 2  | 2   |               | RIX (1) |               | 1 1 1 1 1 0 0 1 |
| 3  | 3   |               | SUB     | 01            | 0 1 0 1 1 0 0 1 |
| 4  | 4   |               | JMP     | LOAD HIGH HEX | 1 1 0 1 0 0 1 1 |
| 5  | 5   | LOAD LOW HEX  | RIX (0) |               | 1 1 1 1 1 0 0 0 |
| 6  | 6   |               | SUB     | 30            | 0 1 0 1 1 0 1 0 |
| 7  | 7   |               | WRT     | LOW HEX       | 1 0 1 1 1 0 1 1 |
| 8  | 8   |               | RIX (3) |               | 1 1 1 1 1 0 1 1 |
| 9  | 9   |               | ADD     | HIGH HEX      | 0 1 1 1 1 0 1 1 |
| A  | A   |               | WIX (3) |               | 1 1 1 1 1 1 1 1 |
| B  | B   |               | CIX (0) |               | 1 1 1 0 1 1 1 0 |
| C  | C   | DL 1          | CIX (1) |               | 1 1 1 0 1 1 0 1 |
| D  | D   | LOAD HEX      | RIX (3) |               | 1 1 1 1 1 0 1 1 |
| E  | E   |               | WRI (2) |               | 1 1 1 0 1 0 1 0 |
| F  | F   |               | JNC (2) |               | 1 1 1 1 0 0 1 0 |
| 10 | 10  | TO SRCH KEY   | BPL 0   |               | 0 0 1 1 1 0 0 0 |
| 11 | 11  |               | RED     | DL 0          | 1 0 0 0 0 0 1 0 |
| 12 | 12  |               | JMP     | SRCH KEY      | 1 1 0 0 0 0 0 0 |
| 13 | 13  | LOAD HIGH HEX | RIX (0) |               | 1 1 1 1 1 0 0 0 |
| 14 | 14  |               | LSH (4) |               | 0 0 1 0 1 1 1 0 |
| 15 | 15  |               | WIX (3) |               | 1 1 1 1 1 1 1 1 |
| 16 | 16  |               | INC (1) |               | 1 1 1 1 0 0 0 1 |
| 17 | 17  |               | RED     | DL 1          | 1 0 0 0 1 1 0 0 |
| 18 | 18  |               | JMP     | TO SRCH KEY   | 1 1 0 1 0 0 0 0 |
| 19 | 19  | 01            |         |               | 0 0 0 0 0 0 0 1 |
| 1A | 1A  | 30            |         |               | 0 0 1 1 0 0 0 0 |
| 1B | 1B  | LOW HEX       |         |               | 0 0 0 0 0 0 0 0 |

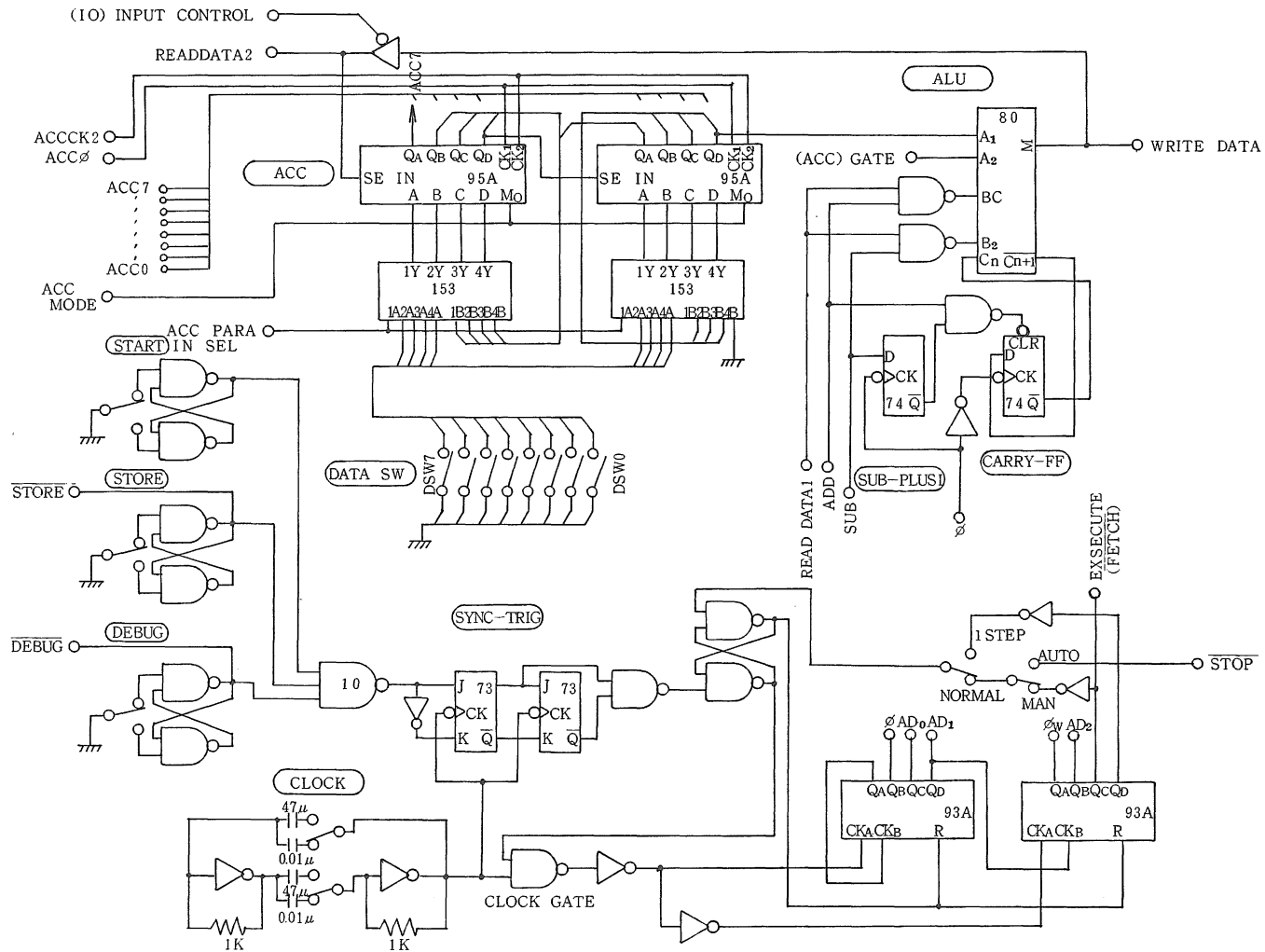


图3 ACC·ALU·CLOCK

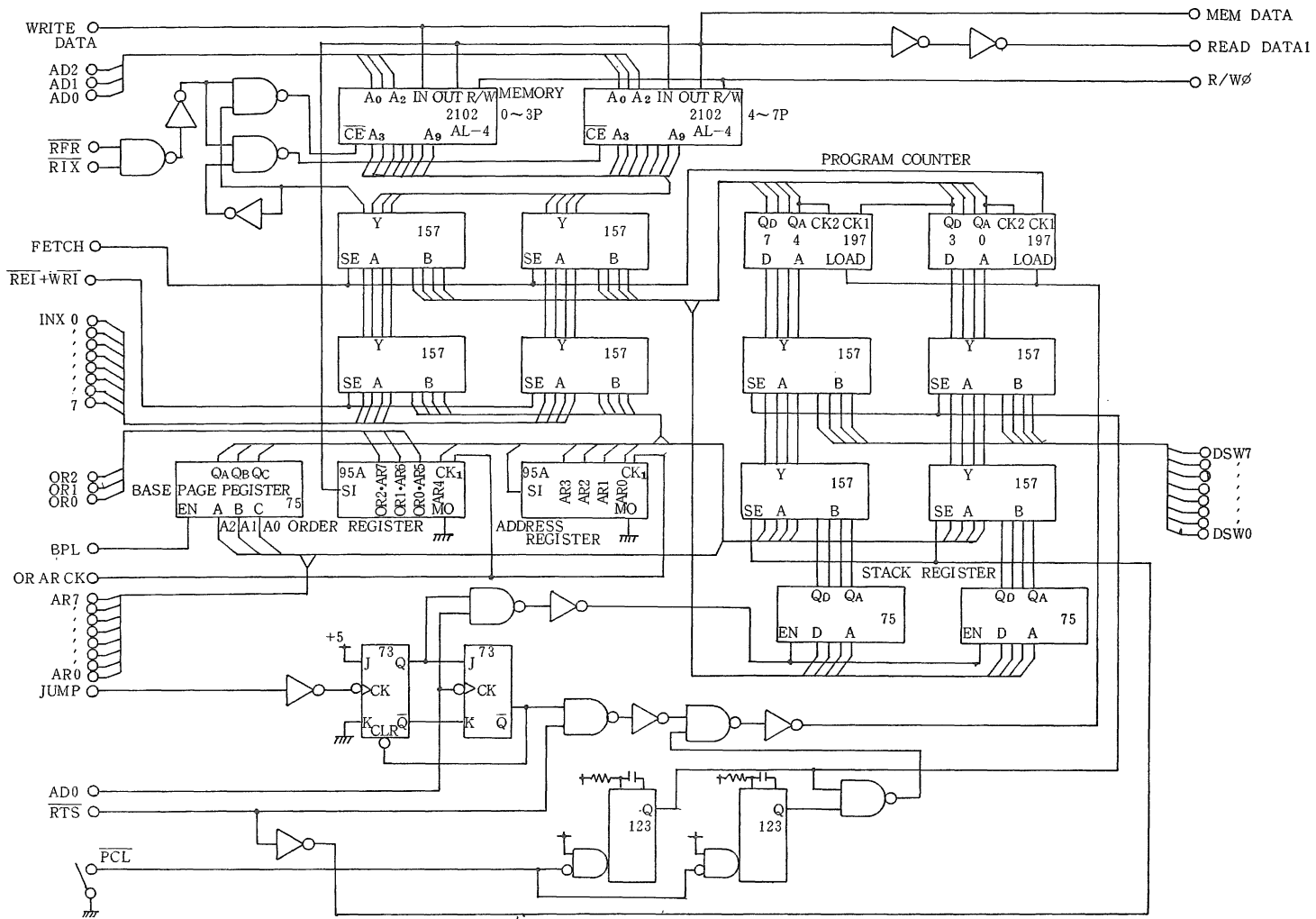


図4 MEMORY

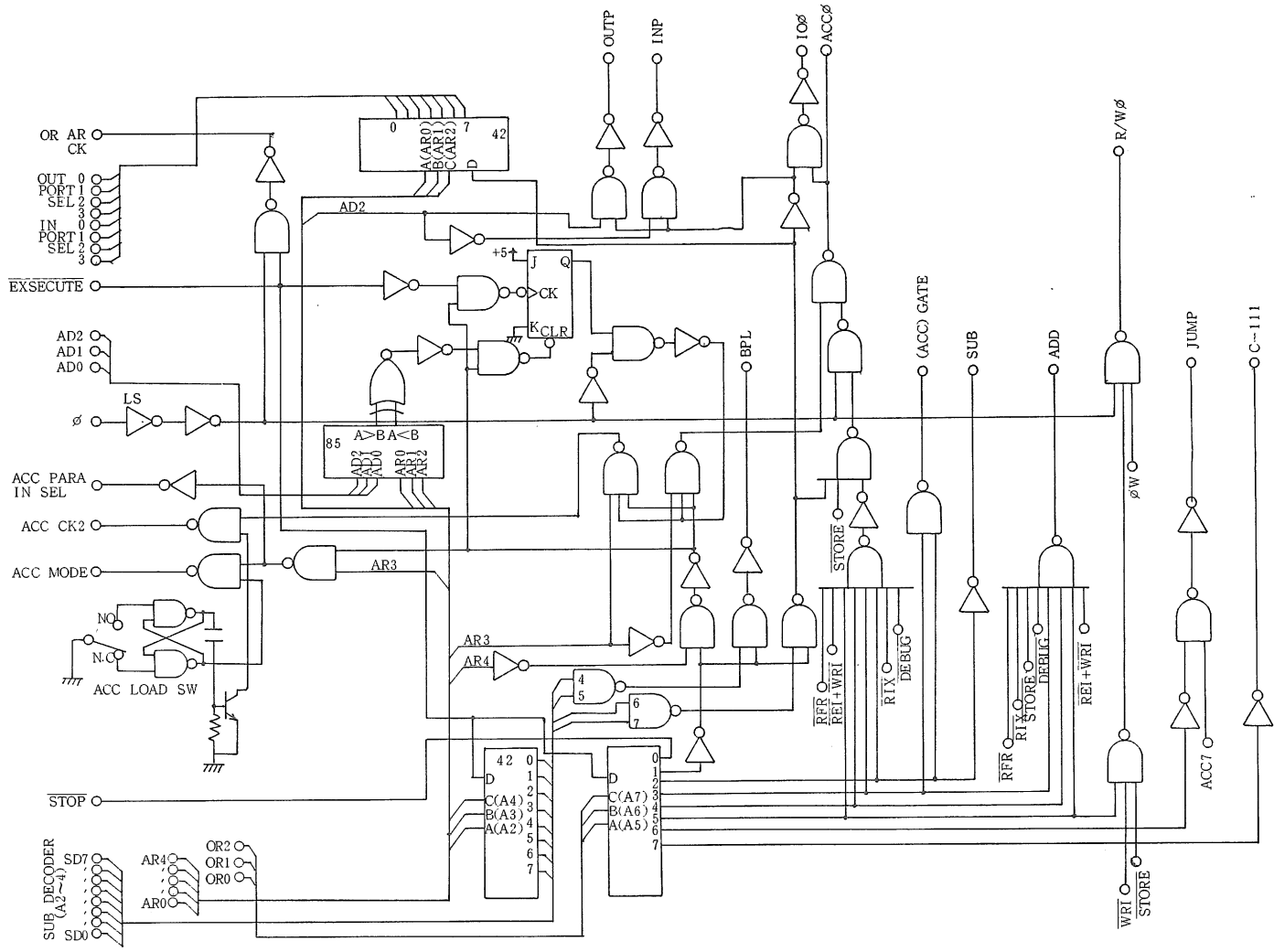


図5 CONTROL 1. (ORDER DECODER)

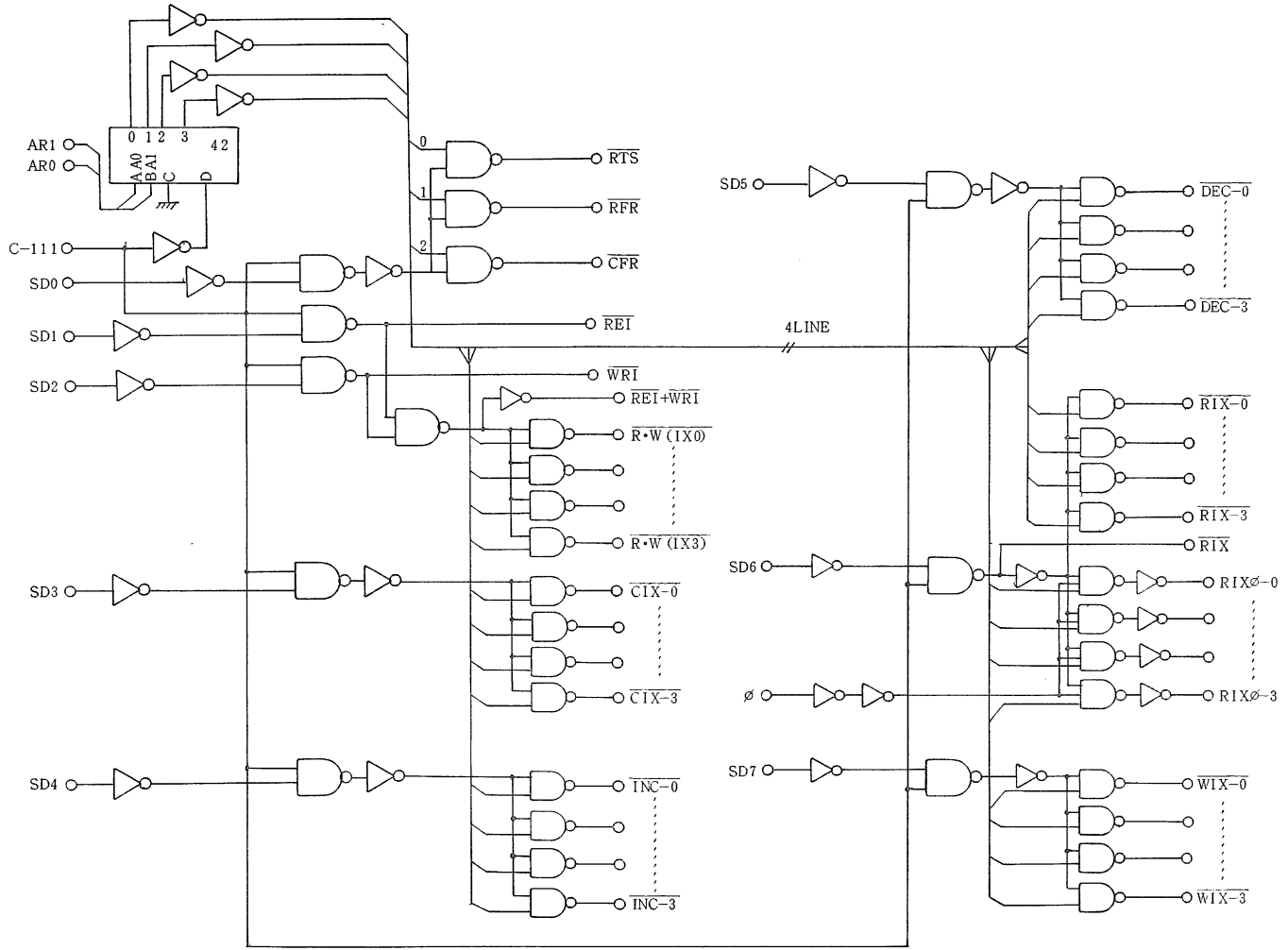


図6 CONTROL 2. (ORDER DECODER)



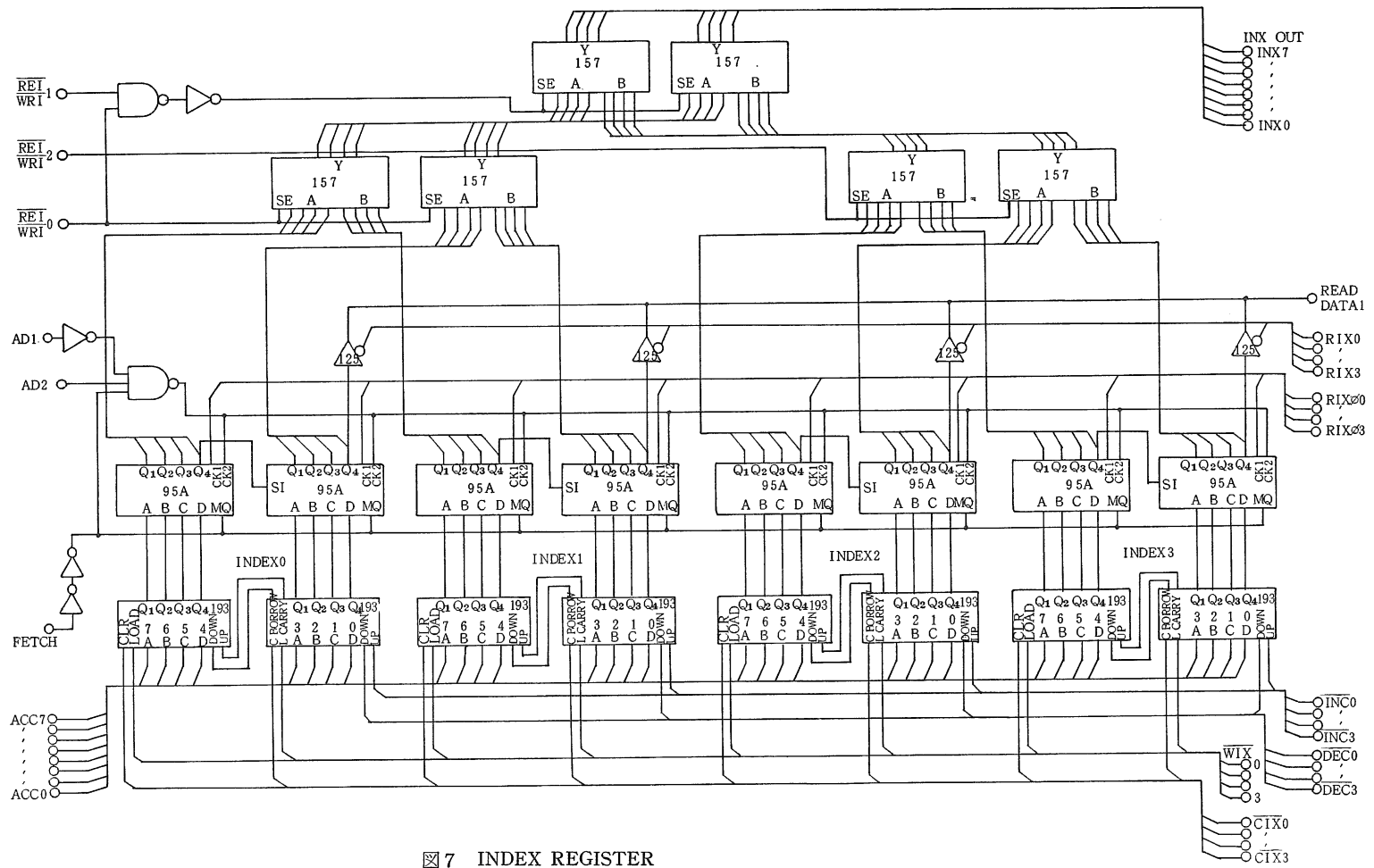


図7 INDEX REGISTER

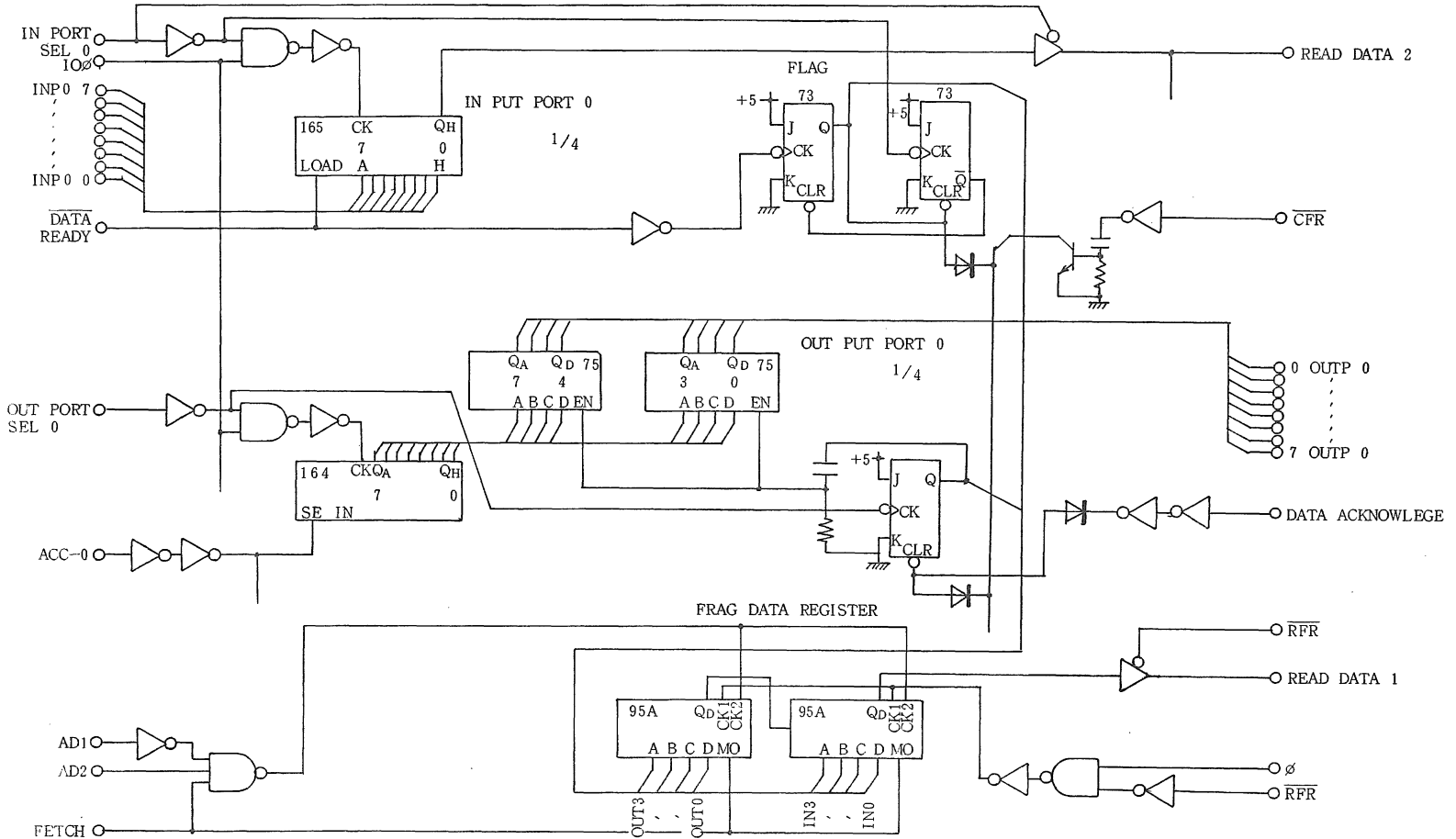


図8 I. O PORT

表3 キーボードによる加減算プログラム

0-PAGE

4-PAGE

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 0 through 17.

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 4 through 17.

1-PAGE

5-PAGE

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 1 through 17.

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 5 through 17.

2-PAGE

6-PAGE

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 2 through 17.

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 6 through 17.

3-PAGE

7-PAGE

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 3 through 17.

Table with columns: LOC, LABEL, MNI, OPERAND, MACHIN CODE. Contains instruction data for pages 7 through 17.

を入れる番地の記憶に用いている。

4.2 キーボードによる加減算

1桁の数の加減算をキーボードからの入力で行い、出力に接続したセグメントに表示するプログラムを表3に示す。またフローチャートを図11に示す。

5. あとがき

MIC-II は基本的計算機として、ハード・ソフト両面にわたり、計算機に関する幅広い学習に応えるだけの機能があり、今後、工業高校乃至大学における実習教材として、或いはまた中学校におけるクラブ活動等の場において十分な活用が期待できる。なお MIC-II は MIC-

2) I の機能を更に拡充したものであり、卒業研究<sup>3)</sup>の一部として MC-II の製作に従事した立石昌弘君の労に感謝したい。

文 献

- 1) 富崎新：1101 RAM を用いた ATOM-8, トランジスタ技術別冊, CQ 出版, 昭和51年 5月10日
- 2) 駅田省吾, 成相友之：マイクロコンピュータとその入出力装置の製作, 島根大学, 教育学部, 卒業研究, 昭和52年 1月
- 3) 立石昌弘：マイクロコンピュータの応用, 島根大学教育学部, 卒業研究, 昭和54年 1月

図11 キーボードによる加減算

