

## マイクロ・コンピュータMA—1号の試作

福 間 彰\*

Akira FUKUMA

Trial Manufacture of The Microcomputer MA—1

### 1 ま え が き

数個の小さな LSI (大規模集積回路) より成るマイクロ・コンピュータまたはマイクロプロセッサが市場に現れたのは 1971年 末で、米国インテル社の コンピュータ MCS—4 がはじめである。その後 5年 を経て、第一世代と呼ばれる 4 ビット並列処理方式から 8 ビット並列処理方式へと進み、機能的にも割込処理や周辺機器との接続の面で格段に進歩し、第二世代のマイクロ・コンピュータと呼ばれ、プログラム内蔵形の計算機分野で、底辺部を受持つと共に、知能素子として計測制御関係部門を中心に、各種工業機器に不可欠な部品として、社会生活の隅々にまで活用されるようになった。

ここに紹介するコンピュータは、著者が昨年、文部省の情報処理教育に関する内地研究員として東大工学部元岡研究室にお世話になった折に組立てたもののハードウェアの概要であり、将来、制御実験の学習に役立たせる装置の一部として組立てたものである。

### 2 構 成

MA—1 号を組立てるに際し、割込処理や周辺機器との接続、命令の豊富さなどの点で、当時最も進んだ部類に属するものと考えられたモトローラ社 (米) の中央処理機能素子 (CPU) MC6800 を中心に、第 1 図のような計算機システムを構成した。

(1)  
MC6800 の端子名とその機能は次の通りである。

VMA: Valid Memory Address

アドレス・バスに正しいアドレスが存在することを周辺装置に知らせる。

R/W: Read/Write

MPU が Read (high) の状態であるか Write (low) の状態かを周辺と記憶装置に伝える。

$\overline{\text{IRQ}}$ : Interrupt Request

割込みを生じたことを MPU に知らせる。

Reset:

この入力、power down の状態から MPU を reset または start するのに使う。

$\overline{\text{NMI}}$ : Non-Maskable Interrupt

電源停止のような最優先の割込みに使用される。

$\overline{\text{Halt}}$ : low レベルのとき MPU は活動を停止する。

BA: Bus Available

通常は low に在り、high になると MPU が活動を停止し、アドレス・バスが利用できることを他の MPU などに知らせる。多プロセッサ系に利用できる。

TSC: Three-State Control

MPU のアドレス・ラインと R/W ラインを OFF、すなわち高インピーダンスにする。DMA (Direct Memory Address) に利用される。

DBE: Data Bus Enable

MPU のデータ・バスに対し three-state 制御信号を与える。high のとき bus driver を enable にする。

Ø1, Ø2: 互に重なることのない 2 相のクロックであり、MC6800ではオペレーション周波数が 0.1~1.0 MHz である。

AO-A15: Address Bus

DO-D7: Data Bus

将来、メモリの追加または周辺素子の接続が必要の際バス容量の増大に対処できるよう、アドレス端子・データ端子共に MPU の出口でそれぞれバッファを通し、システムアドレス・バス、データ・バスに接続する方式をとった。しかし、MPU の各端子は、それぞれ 1TTL の接続容量があるので、8~10個の MOS—LSI を MPU とバッファの間に直接並列接続することは勿

\* 島根大学教育学部技術研究室



第1表 システムの番地割当

素子	アドレス・ビット																番地 (16進数)
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
2K BYTE STATIC RAM	0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0000 ~ 07FF
ACIA	1	1	1	1	1	1	0	0	1	1	1	1	0	1	0	X	FCF4 ~ FCF5
ROM	1	1	1	1	1	1	1	0	X	X	X	X	X	X	X	X	FE00 ~ FEFF
RAM # 0	1	1	1	1	1	1	1	1	0	X	X	X	X	X	X	X	FF00 ~ FF7F
RESTART	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	X	FFFE ~ FFFF
SWI	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	X	FFFA ~ FFFB
IR	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	X	FFF8 ~ FFF9

注×: 0または1,  : Chip Select または Decode に利用

これによりアドレス・ゼナレータ回路を第3図に示すように定めた。

### 3.3 ACIA データ転送用クロック回路

第3図のクロック (B) において、可変抵抗器 R1, R2 は、それぞれ発振周波数がテラタイプ (TTY) の定める  $110 \text{ [ボー]} \times 16 = 1,760 \text{ [kHz]} = 0.570 \text{ [mSec]}$  となるように設定する。ただし Clock Division=16とする。なおR1, R2の調整はシンクロスコープによる調整で十

第2表 アドレス・ゼナレータの入出力信号

MPU 入力	アドレス・バス MPU 出力	ゼナレータ出力
Restart	{FFFF, FFFF}	FE D6
Software Interrupt	{FFFA, FFFB}	FF 40
Interrupt	{FFF8, FFF9}	FF 50

第3表 アドレス・ゼナレータ入出力真理値表

デコーダ入力 (アドレス・バス)								デコーダ出力 (データ・バス)								備 考
15	14	9	8	7	2	1	0	7	6	5	4	3	2	1	0	
1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	0	} Restart
1	1	1	1	1	1	1	1	1	1	0	1	0	1	1	0	
1	1	1	1	1	0	1	0	1	1	1	1	1	1	1	1	} Software Interrupt
1	1	1	1	1	0	1	1	0	1	0	0	0	0	0	0	
1	1	1	1	1	0	0	0	1	1	1	1	1	1	1	1	} Interrupt
1	1	1	1	1	0	0	1	0	1	0	1	0	0	0	0	

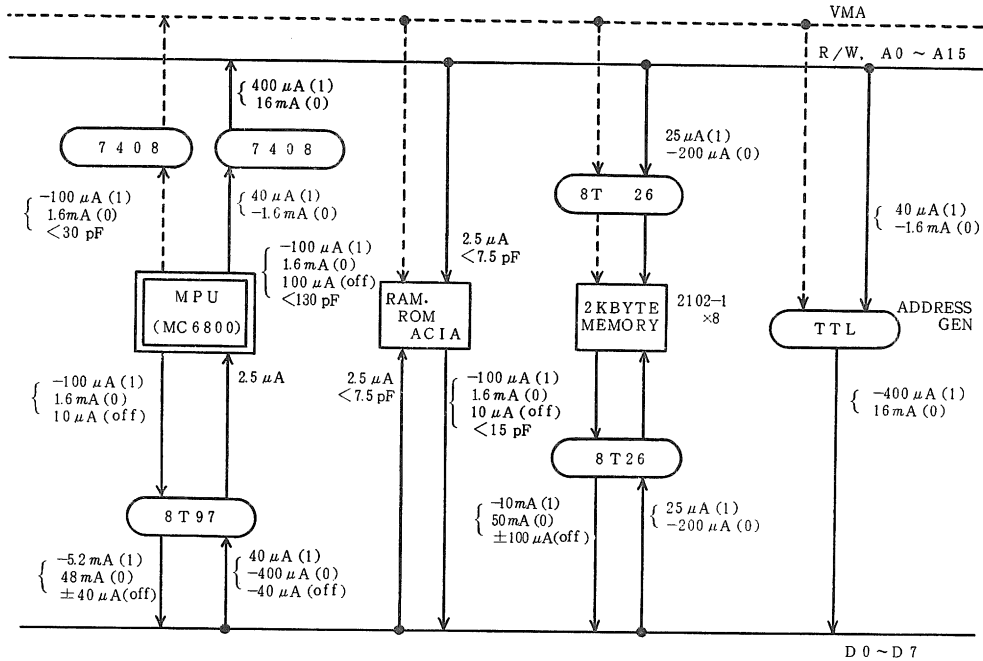
分できる。MA-1号の場合、R1, R2を垂直なカードの上部に組込むことで外部からの再調整を容易ならしめた。もし周波数の安定を更に必要とする場合は、水晶振動子を用いればよい。

### 3.4 データ・バス・エクステンダ

情報転送時のゲート信号には、Write, Readのそれぞれのラインに対し  $\overline{R/W} \cdot \overline{VMA} \cdot \phi 2$ ,  $\overline{R/W} \cdot \overline{VMA} \cdot \phi 2$  を用いた。ここで  $\overline{R/W}$  と  $\overline{VMA} \cdot \phi 2$  との AND を取ったのは、雑音などによる誤動作を防ぐためであるが、開ゲート条件が少し厳しすぎるので、 $\overline{R/W}$  信号だけで済ませることも考えられる。

### 3.5 ファン・アウトについて

マイクロ・プロセッサ MPU に接続できる負荷は、VMA, BA以外の端子の場合、130pF および 1TTL 負荷に規定されている。第4図に示すように、負荷として Mos-LSI を接続する場合は、静電容量およびシンク電流、出力電圧の制限により、ファン・アウトは8~10である。MA-1号では、前述のごとく、MPUの出口でアドレスおよび VMA,  $\overline{R/W}$  ラインには TTL7408 を、データ・ラインには TTL8T97をバッファとして入れており、しかもメモリには2Kバイト・RAM モジュールを用い、モジュール内のインタフェースには TTL



第4図 (最大入出力電流および静電容量)

8T26 が使っているため、このシステムの許容バス容量は極めて大きいことになる。各素子間の許容シンク電流、入出力電流、漏洩容量は第4図の通りである。

#### 4 電源その他

電源には高砂製作所製 PUP5-3 (端子電圧 4~6 VDC, 最大負荷電流3A) …1台, PUP12-1 (11~13VDC, 最大負荷電流1A) …2台, 各ファン付を用い、基板にはKEL CORP. MODEL 5710-412-044を2枚用い、素子間はラッピング接続を行った。電源抵抗を十分低くすることが発振を防ぐための大切な要件であり、電源回路には十分な太さの導線を用いると共に、必要箇所には周波数特性を考えた上で適当なコンデンサを並列接続しなければならない。

#### 5 あとがき

MA-1号を組立てて使用した結果、マイクロ・コンピュータ構成素子の出現により、単にマイクロ・コンピュータを組むだけならば、仕様書・手順書に従って組めば何人でも、回路に関する専門知識はそれほど必要としないように思われる。調整についてもラジオやテレビを調整するほどの専門的知識は要しないようである。勿論LSIの機能を十分に駆使して計測制御機器を充実したい場合などは当然電子部品や電子回路に関する専門的知識

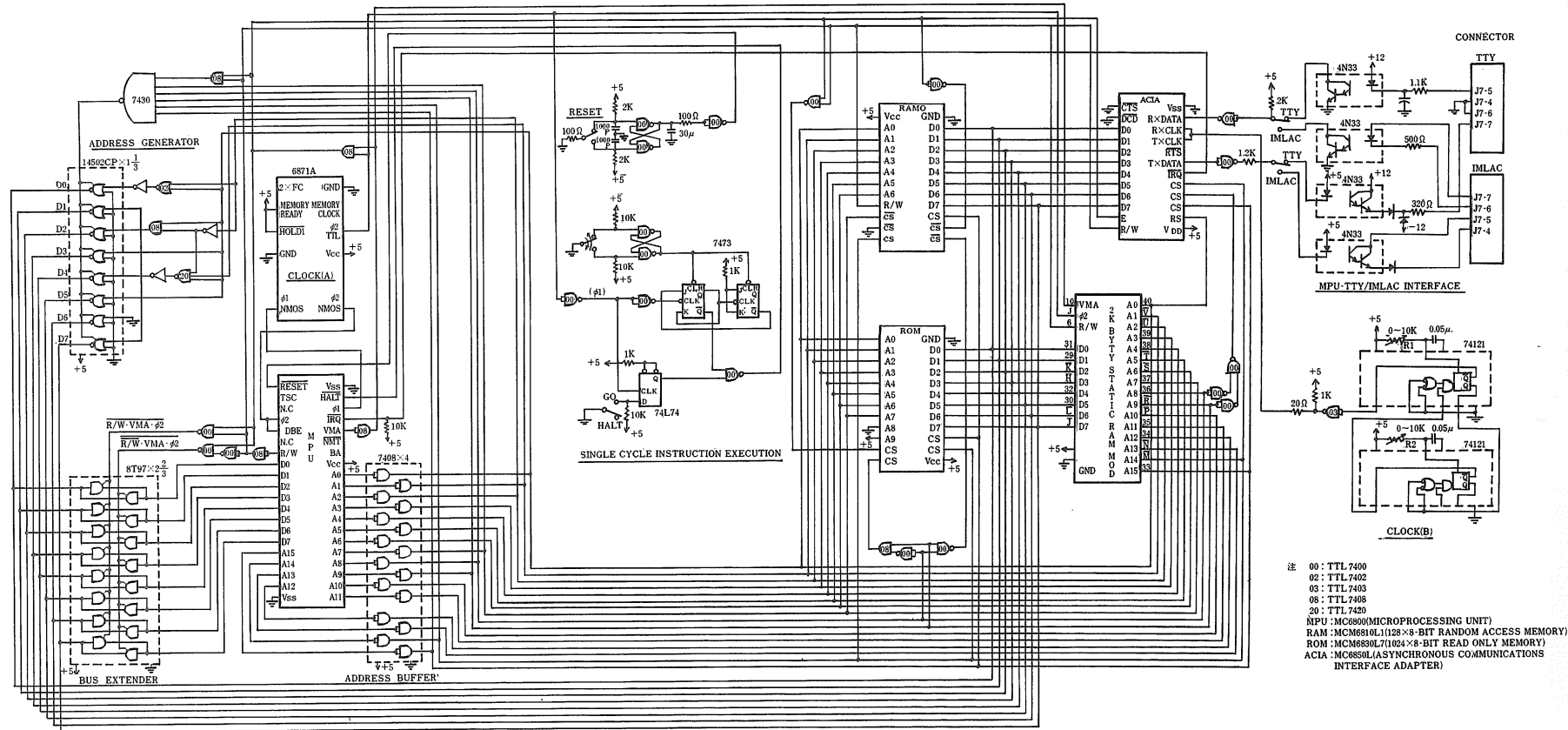
が要求されようが、非専門家でも踏込んで行ける世界がここには存在するに思う。そしてソフトウェアの世界が広大に存在するのに気が付く。ソフトウェアの世界はもはや電子工学とは無縁の世界であり、言語学あるいは数学の世界である。

MA-1号を利用した制御学習装置については次の機会に述べたい。

最後に、この研究を通じ、終始暖かい御指導を頂いた東大・電気工学科・元岡達教授に深い感謝を表すると共に、田中英彦助教授をはじめ同研究室の職員、院生各位の御助言、御協力に深く謝意を表する次第である。

#### 参考文献

- 1) M6800 Systems Reference and Data Sheets (MOTOROLA Semiconductor Products Inc., U. S. A.) 1975.
- 2) MCM 6830L7 MIKBUG/MINIBUG ROM (MOTOROLA Semiconductor Products Inc., U. S. A., EngineerNote 100) 1975.
- 3) M6800 Microprocessor Applications Manual (MOTOROLA Semiconductor Products Inc., U. S. A.) 1975.



第3図 マイクロ・コンピュータ-MA-1号回路

注 00: TTL7400  
 02: TTL7402  
 03: TTL7403  
 08: TTL7408  
 20: TTL7420  
 MPU: MC6800(MICROPROCESSING UNIT)  
 RAM: MC6880L(1024×8-BIT RANDOM ACCESS MEMORY)  
 ROM: MC6880L(1024×8-BIT READ ONLY MEMORY)  
 ACIA: MC68850(ASYNCHRONOUS COMMUNICATIONS INTERFACE ADAPTER)