

EDLC シミュレータの提案 —原理と動作—

児玉信介* 船曳繁之 山本真義
(島根大学)

1. はじめに

エネルギー貯蔵装置として、二次電池、フライホイール、超電導エネルギー貯蔵装置など様々あるが、コンデンサもまた電力を貯蔵することが可能である。従来のコンデンサはエネルギー密度の低さから貯蔵装置として用いられなかったが、電気二重層を用いた電気二重層コンデンサ (EDLC) により可能となった。

しかし、EDLC は非常に高価であり、研究室レベルで EDLC を用いた実験を行う場合、任意の EDLC を用いることが困難となる。そこで、エネルギー貯蔵模擬システムとして EDLC シミュレータを提案する。

本論文では、まず、提案する EDLC シミュレータの原理を説明し、シミュレーションにより本シミュレータの有効性を確認する。

2. EDLC シミュレータ

2.1 EDLC シミュレータの原理

EDLC を電流 i_s で充電したときの電圧 v_{EDLC} は次式となる。

$$v_{EDLC} = \frac{1}{C_{EDLC}} \int i_s dt \quad \dots \dots \dots (1)$$

図 1 に EDLC シミュレータの原理図を示す。コンデンサを電流源により充電し、回生機能付きの電流源により制御を行う回路である。 v_{EDLC} をコンデンサ電圧の指令値としたとき、電流源 2 の出力 i_c は v_{EDLC} とコンデンサ電圧 v_c の差を K_p 倍することによって得られる。

$$i_c = K_p (v_{EDLC} - v_c) \quad \dots \dots \dots (2)$$

また、回路図より次式が求まる。

$$i_s + i_c = C \frac{d}{dt} v_c \quad \dots \dots \dots (3)$$

(1), (2), (3) 式をラプラス変換し、EDLC の伝達関数を求めると次式となる。

$$Z(s) = \frac{1}{sC_{EDLC}^*} \cdot \frac{sC_{EDLC}^* + K_p}{sC + K_p} \quad \dots \dots \dots (4)$$

ここで、 K_p が C_{EDLC}^* 、 C より十分大きな場合、(4) 式は次式となる。

$$Z(s) = \frac{1}{sC_{EDLC}^*} \quad \dots \dots \dots (5)$$

したがって、(5) 式の伝達関数は EDLC の伝達関

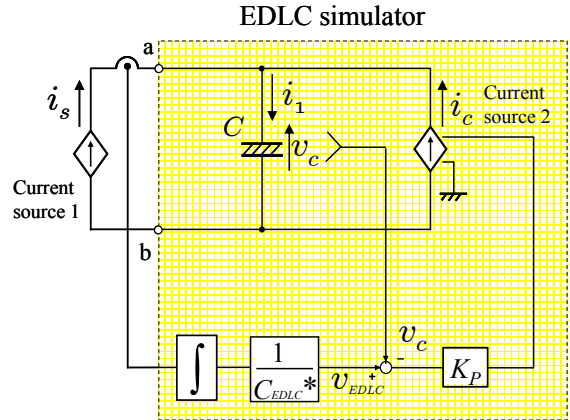


図 1 EDLC シミュレータの原理図

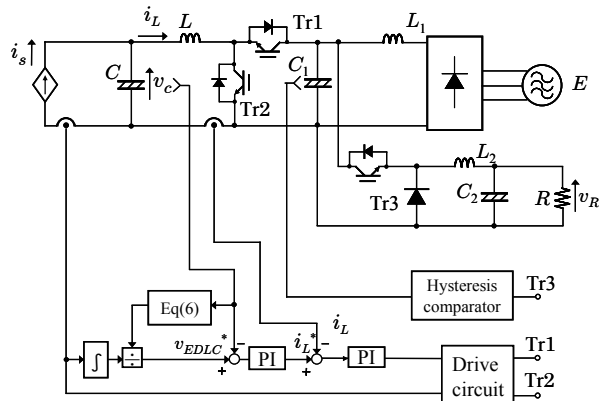


図 2 EDLC シミュレータ回路

数と等しくなり、図 1 の回路は EDLC シミュレータとして動作することが分かる。EDLC シミュレータの静電容量は、 C_{EDLC}^* を変えることにより、任意に設定可能である。

2.2 EDLC シミュレータ回路

図 1 に示した動作のパワーエレクトロニクス回路を図 2 に示す。提案する EDLC シミュレーション回路は、コンデンサと図 1 の電流源 2 に相当する二象限チョッパで構成される。二象限チョッパは電流制御形の回路である。コンデンサ C にエネルギーを供給するための三相電源と整流回路、コンデンサ C が充電時に余分なエネルギーを消費するために整流回路と並列に降圧チョッパを

接続する。

コンデンサ C の充電時、二象限チョップの Tr1 は常に OFF し、Tr2 のみ動作する。このとき二象限チョップは昇圧チョップとして動作し、 i_s の大部分はチョップ側に流入する。このとき流入したエネルギーは Tr3 の動作により抵抗で消費される。以上の動作により、コンデンサ電圧 v_c は (1) 式で表される EDLC の電圧となる。

コンデンサ C の放電時、二象限チョップの Tr2 は OFF し、Tr1 が動作する。このとき、二象限チョップは降圧チョップとして動作し、電流が三相電源から整流器、二象限チョップを通過してコンデンサ C に流入する。コンデンサ電圧 v_c は、充電時と同様に、(1) 式で表される EDLC の電圧となる。

したがって、充放電時においてコンデンサ電圧 v_c は (1) 式で表される EDLC の電圧と同じになるため、EDLC シミュレータは EDLC 容量 C_{EDLC}^* を模擬することができる。

EDLC はその静電容量に電圧依存性がある^{(1),(2)}。この特性は電圧上昇とともに静電容量が増加する。定格電圧 120V、定格静電容量 1F の EDLC における静電容量変化は次の近似式で表される。

$$C = -0.0000168v_c^2 + 0.00706v_c + 0.615 [\text{F}] \quad (6)$$

本シミュレータは、図 2 で示すように(6)式の静電容量の電圧依存性を考慮している。

3. シミュレーション

図 2 の EDLC シミュレータの計算機シミュレーションを行った。コンデンサ $C = 0.1\text{F}$ を用いて、10 倍の EDLC 容量 $C_{EDLC}^* = 1\text{F}$ を模擬する。入力電流 i_s として $\pm 10\text{A}$ の方形波を流した。表 1 はシミュレーションに用いた回路定数であり、このときのシミュレーション結果を図 3 に示す。上から入力電流 i_s 、コンデンサ電圧 v_c とコンデンサ電圧指令値 v_{EDLC}^* 、インダクタ L を流れる電流 i_L 、インダクタ L_1 を流れる電流 i_{L1} 、インダクタ L_2 を流れる電流 i_{L2} である。入力電流 i_s が $+10\text{A}$ の区間が充電期間であり、入力電流 i_s が -10A の区間が放電期間である。

図 3 のシミュレーション結果より、コンデンサ電圧 v_c が指令値 v_{EDLC}^* に一致していることが確認でき、コンデンサ電圧波形は非線形性をもつ充放電カーブとなっていることが確認できる。また、コンデンサ C には充電時 1A の電流が流れており、この値は入力電流 i_s の 1/10 である。したがって、ゲインが 10 倍、すなわち 1F の EDLC を模擬できていることが確認できる。また、 i_{L1} は放電期間のみ電流が流れ、 i_{L2} は充電期間のみ電流が流れている。

表 1 回路定数

Source current	i_s	$\pm 10\text{A}$
Source frequency	f_s	0.05Hz
Three-phase voltage	E	200V
Three-phase frequency	f_E	60Hz
Capacitance	C	0.1F
Inductance	L	3mH
Capacitance	C_1	330 μF
Inductance	L_1	3mH
Load resistance	R	20 Ω
Capacitance	C_2	1000 μF
Inductance	L_2	15mH
EDLC capacitance	C_{EDLC}^*	1F

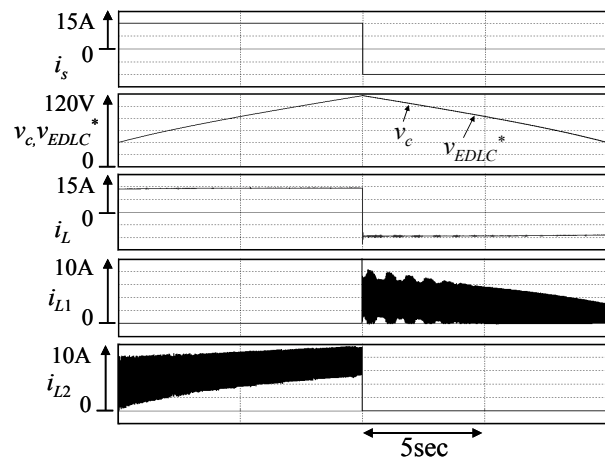


図 3 シミュレーション結果

4. むすび

本論文では、EDLC シミュレータの提案を行った。EDLC シミュレータの原理を説明し、EDLC シミュレータが EDLC を模擬できることを確認した。今回、シミュレーションにより EDLC シミュレータの有効性の確認を行ったが、今後は実際に実験装置を製作し有効性を実証する。

参考文献

- (1) 内田寿幸ほか:「鉄道への電気二重層キャパシタ適用を考えた蓄積エネルギー電圧依存性の検討」,平成 17 年電気学会産業応用部門大会, 3-35 (2005)
- (2) Luis Zubieta and Richard Bonert, "Characterization of double-layer capacitors for power electronics applications" IEEE Trans. on industry applications, Vol.36, No.1 pp.199-205, 2000